В.П. Шелохвостов, В.Н. Чернышов

ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

• ИЗДАТЕЛЬСТВО ТГТУ •

Министерство образования и науки Российской Федерации ГОУ ВПО "Тамбовский государственный технический университет"

В.П. Шелохвостов, В.Н. Чернышов

ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Рекомендовано Учебно-методическим объединением по образованию в области радиотехники, электроники, биомедицинской техники и автоматизации в качестве учебного пособия

Издание второе, стереотипное



Тамбов Издательство ТГТУ 2008

УДК 621.3.049.771(07) ББК **Ç**844.15-02я73-5 Ш44

Рецензенты:

Доктор технических наук, профессор *А.А. Чуриков* Доктор технических наук, профессор *Д.А. Дмитриев*

Шелохвостов, В.П.

Проектирование интегральных микросхем : учеб. пособие / В.П. Шелохвостов, В.Н. Чернышов. – 2-е изд., стер. – Тамбов : Изд-во Тамб. гос. техн. ун-та, 2008. – 208 с. – 100 экз. ISBN 978-5-8265-0745-2

Приведены конструкции основных активных и пассивных элементов и компонентов микросхем и микросборок. Дана характеристика основных технологических процессов изготовления полупроводниковых и пленочных микросхем, показаны блок-схемы этих процессов. Рассмотрены основные вопросы проектирования микросхем и микросборок и расчета активных полупроводниковых элементов (биполярные и полевые транзисторы), пассивных пленочных и полупроводниковых резисторов и конденсаторов, элементов с распределенными параметрами, индуктивных катушек.

Предназначено для студентов специальностей "Конструирование и производство радиоэлектронных средств" и "Конструирование и производство электронно-вычислительной аппаратуры", а также может быть использовано студентами других специальностей при изучении соответствующих вопросов микроэлектроники.

> УДК 621.3.049.771(07) ББК **Ç**844.15-02я73-5

ISBN 978-5-8265-0745-2 © ГОУ ВПО "Тамбовский государственный технический университет" (ТГТУ), 2008

Учебное издание

ШЕЛОХВОСТОВ Виктор Прокопьевич ЧЕРНЫШОВ Владимир Николаевич

ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

Учебное пособие

Издание второе, стереотипное

Редактор Т.М. Глинкина Инженер по компьютерному макетированию М.Н. Рыжкова

Подписано в печать 14.11.2008 Формат 60 × 84/16. 12,09 усл. печ. л. Тираж 100 экз. С. 509

Издательско-полиграфический центр Тамбовского государственного технического университета 392000, Тамбов, Советская, 106, к. 14

Ш44

Одним из основных достижений микроэлектроники является создание на основе фундаментальных и прикладных наук новой элементной базы – интегральных микросхем.

Развитие вопросов проектирования и совершенствование технологии позволило в короткий срок создать высокоинтегрированные функциональные узлы, например в виде больших (БИС), сверхбольших (СБИС), ультрабольших (УБИС) микросхем и программируемых устройств – микропроцессоров.

Интегральные изделия имеют малые габариты, экономное потребление энергоресурсов, низкую стоимость и высокую надежность, что позволило развить электронику в интегральную и функциональную микроэлектронику, далее в наноэлектронику.

Это в свою очередь создает базу интенсивного развития современного общества во всех сферах (медицина, информатика, автоматизация техпроцессов и др.).

Курсовой проект по дисциплине "Проектирование микросхем и микропроцессоров" выполняется с целью закрепления приобретенных при изучении курса знаний и получения практических навыков конструирования интегральных микросхем (ИМС).

Осуществляется практика анализа электрических схем с целью выявления возможностей миниатюризации и выполнения рассматриваемого узла как единого функционального узла с учетом реальных конструкторскотехнологических ограничений и требований. Приобретаются навыки в расчетах полупроводниковых активных и пассивных элементов, пленочных пассивных элементов, выбора активных навесных компонентов, общей компоновки узла и оформления конструкторско-технологической документации.

Курсовой проект состоит из пояснительной записки и графического материала.

Объем пояснительной записки в пределах 25 – 30 страниц с приведенным обязательным перечнем разделов:

- титульный лист;

- задание на курсовой проект;

- содержание;

 – анализ задания, включающий проработку электрической схемы с необходимыми расчетами электрических параметров входящих элементов и выбор типа проектируемой микросхемы;

– технико-экономическое обоснование выбора технологического процесса изготовления ИМС (полупроводниковая, тонко- или толстопленочная, гибридная или микросборка), материалов подложки, резисторов, обкладок и диэлектрика конденсаторов, проводников и контактных площадок;

 расчет геометрических размеров активных и пассивных полупроводниковых элементов, пленочных пассивных элементов и площади платы ИМС;

– разработка топологии ИС в соответствии с выбранной технологией ее изготовления.

- разработка конструкции ИМС в целом с обоснованием выбора конструкционных материалов и защитных покрытий;

расчет теплового режима ИМС;

- расчет показателей надежности;
- заключение;
- список литературы;
- приложения.

Текст каждого раздела пояснительной записки должен содержать ссылку на литературный источник, материал которого использовался в данном разделе. Методика расчета размеров пленочных элементов должна приводиться в тексте только один раз и иллюстрироваться одним примером. Остальные результаты расчетов по этой методике должны сводиться в таблицы.

Изложение материала в пособии соответствует последовательности выполнения работ по проектированию вне зависимости от типа проектируемой ИМС. Особенности проектирования той или иной ИМС всегда отмечаются.

В основу пособия положен многолетний опыт курсового проектирования ИМС на кафедрах "Конструирование радиоэлектронных средств и микропроцессорных систем" и "Материалы и технология" Тамбовского государственного технического университета.

Авторы выражают благодарность коллективам кафедр, в особенности А.П. Королеву, С.Н. Баршутину за полезные советы и помощь при написании и подготовке данного пособия.

Проектирование электронных средств, в том числе и микросхем, связано с необходимостью обеспечивать определенные общие для всех требования.

Эти требования являются результатом опыта эксплуатации изделий электронной техники, в частности проектируемых микросхем, в различных условиях. Опыт отражается стандартами фирм, отраслевыми и государственными стандартами и носит не только рекомендательный, но и обязательный характер.

Технические условия на интегральные микросхемы

Технические условия (ТУ) на интегральные микросхемы (как и на другие изделия электронной техники) представляют собой комплекс основных требований, которым они должны удовлетворять. В состав требований входят выходные параметры, условия эксплуатации, хранения и др. Технические условия могут быть общие (ОТУ), частные (ЧТУ), временные (ВТУ) и некоторые другие. Общие ТУ устанавливают требования ко всем типам ИМС опытного, серийного и массового производства. Частные ТУ регламентируют нормы и параметры каждого типа и серии ИМС, устанавливают (уточняют) параметры и режимы испытаний, специальные и дополнительные требования. Для вновь проектируемых ИМС (отсутствие опыта эксплуатации) устанавливают временные требования для опытной партии или установленного объема выпуска. ОТУ и ЧТУ взаимосвязаны, поскольку дополняют друг друга. Они являются едиными для предприятия-заказчика, предприятия-разработчика и завода-изготовителя.

ОТУ на интегральные микросхемы широкого применения (ГОСТ 18725–73) содержат требования к электрическим параметрам, конструкции, устойчивости к механическим и климатическим воздействиям, надежности, долговечности и сохраняемости.

Электрические параметры ИМС при изготовлении, хранении и эксплуатации в режимах и условиях, допускаемых в технической документации для конкретных типов микросхем, должны соответствовать установленным в этой документации нормам.

В частности, для напряжения питания предпочтительным следует считать показанный ряд номинальных значений: 1,2; 2,4; 3,0; 4,0; 5,2; 6,0; 9,0; 12,0; 15,0; 24,0; 30,0; 48,; 100; 150; 200 В.

Требования к конструкции относятся к габаритным и присоединительным размерам, внешнему виду и массе ИМС. Бескорпусные ИМС должны быть стойкими к процессу сборки. Выводы ИМС должны выдерживать растягивающие усилия и изгибы, допускать сварку и пайку.

Устойчивость к механическим воздействиям должна быть высокой и сохранять параметры в пределах норм, установленных технической документацией в соответствии с группой жесткости согласно ГОСТ 16962–71 в процессе и после воздействия механических нагрузок: выбрационных с частотой 1...2000 Гц и максимальным ускорением 10...20 g, многократных ударов длительностью 2...6 мс с ускорением 75...150 g, линейных (центробежных) нагрузок с максимальным ускорением 25...2000 g.

Требования к устойчивости при климатических воздействиях. Интегральные микросхемы должны сохранять параметры в пределах норм, установленных технической документацией, в процессе и после воздействия на них следующих климатических факторов: температуры воздуха с верхними значениями +55, +75, +85, +100, +125, +155 °C и нижними значениями -10, -25, -40, -45, -55, -60 °C, изменения температур от верхнего до нижнего пределов (пределы выбирают из указанного ряда значений в соответствии с ТУ на конкретную микросхему), относительной влажности окружающей среды (имеются ввиду корпусные ИМС) 98 % при температуре 35 °C. Интегральные микросхемы должны допускать эксплуатацию после их транспортировки при температуре -50 °C. ИМС в корпусном исполнении, предназначенные для эксплуатации в условиях тропического климата, должны быть устойчивыми к длительному воздействию влаги, соляного тумана и среды, зараженной плесневыми грибами.

Требования к надежности. Минимальная наработка ИМС в указанных режимах и условиях должна быть не менее 15 000 ч.

Интенсивность отказов ИМС в режимах и условиях работы, соответствующих ТУ, не должна превышать $3,7\cdot10^{-5}$ ч⁻¹ для ИМС первой и второй степеней интеграции и $5\cdot10^{-5}$ ч⁻¹ для ИМС третьей-шестой степени интеграции.

Срок хранения ИМС в корпусном исполнении, размещенных в упаковке предприятия-изготовителя в отапливаемых помещениях – не менее шести лет; для ИМС в бескорпусном исполнении, размещенных в негерметичной упаковке в цеховых условиях при влажности не более 65 % и нормальной температуре, – не менее

двух лет; для ИМС, установленных в герметизируемые объемы, – как для корпусных микросхем. Срок хранения ИМС исчисляют с момента изготовления.

Маркировка. На каждом корпусе интегральной микросхемы должны четко обозначены (нанесены): товарный знак предприятия-изготовителя; условное обозначение типа ИМС; месяц и две последние цифры года изготовления обозначение первого вывода, если он не указан другим способом. Маркировка должна оставаться устойчивой и разборчивой при эксплуатации ИМС в режимах и условиях, оговоренных в технической документации.

Упаковка. Каждая бескорпусная ИМС должна быть упакована в индивидуальную тару, защищающую ее от механических нагрузок. Тара должна обеспечивать возможность измерения электрических параметров, а также возможность извлечения ИМС без повреждений. Все ИМС должны быть упакованы в потребительскую тару (индивидуальную или групповую), исключающую возможность их повреждения и деформацию выводов, и уложены в картонные коробки с вложением паспорта.

Цели, задачи и этапы выполнения курсового проекта

Целью работы над курсовым проектом является приобретение практических навыков решения инженерной задачи на примере создания конкретного микроэлектронного изделия. Закрепляются, углубляются и обобщаются теоретические знания, достигается уровень владения информацией.

Задачей выполнения курсового проекта (КП) является проектирование (разработка) по заданной в техническом задании (ТЗ) электрической схеме конструкции ИМС и технологического маршрута изготовления интегральной микросхемы (вторая степень интеграции).

Этапы выполнения курсового проекта включают:

- анализ технического задания для выявления сущности предстоящей задачи (работы), составление плана работ;

– предварительный выбор технологии изготовления, которая может иметь решающее влияние на последующий анализ технического задания (функции, объем производства, условия эксплуатации), в том числе тип и конструкцию ИМС;

– расчет элементов (резисторы, конденсаторы, транзисторы) согласно электрической принципиальной схеме и выбор компонентов (навесных транзисторов, конденсаторов) в случае гибридных ИМС;

– разработка топологии и выбор корпуса (или способа герметизации для бескорпусных ИМС); топология выполняется в соответствии с конструкторско-технологическими ограничениями для каждого из типов ИМС (полупроводниковые, пленочные, гибридные); корпус выбирается из числа унифицированных, исходя из: размера кристалла полупроводниковой микросхемы или платы ГИС, числа внешних выводов (число внешних контактных площадок на топологическом чертеже), эффективности герметизации (от условий эксплуатации);

- проверочные расчеты по качеству разработки (тепловые расчеты, надежность, влагозащита);

- корректировка топологии и конструкции в соответствии с проверочными расчетами (при необходимости);

– оформление расчетно-пояснительной записки объемом 20–30 страниц, которая должна содержать титульный лист, оглавление (содержание), техническое задание (за подписью руководителя), описание принципа действия проектируемой ИМС, выбор и обоснование конструктивно-технологического варианта производства ИМС, описание технологии со структурной схемой процесса, расчет конструктивных и электрических параметров элементов ИМС, обоснованный выбор компонентов, способа герметизации (выбор корпуса), проверочные расчеты, исследовательскую часть (по усмотрению руководителя), выводы, список использованной литературы и ГОСТов, приложения (маршрутную или операционные карты технологического процесса);

– оформление конструкторской документации объемом 2–3 листа А1: электрическая схема принципиальная, чертеж топологии (суперпозиция слоев), сборочный чертеж платы с навесными компонентами (для гибридных ИМС), чертежи фотошаблонов слоев, структурная схема технологического процесса (или маршрутно-технологическая карта); при использовании программ типа ACAD, PICAD для графических разработок может применяться принтерная распечатка чертежей.

Этапы выполнения курсового проекта в нужной последовательности практически содержатся в предлагаемом пособии.

1. ЭЛЕКТРИЧЕСКАЯ ПРИНЦИПИАЛЬНАЯ СХЕМА

Исходным документом при курсовом проектировании является **техническое задание**, включающее схему электрическую принципиальную, перечень элементов, функциональное назначение узла, его выходные электрические параметры.

Начальным этапом работы над проектом является анализ технического задания в отношении назначения узла, его выходных параметров, рассматривается его возможная техническая реализация.

Проводятся расчеты по электрической схеме принципиальной с целью получения данных для последующих конструктивных расчетов элементов и выбора компонентов.

Тип микросхемы. В первую очередь рассматривается возможность реализации элементов электрической схемы по полупроводниковой технологии. Массовость и крупносерийность, являвшиеся ранее основным критерием в пользу полупроводниковой ИМС, в настоящее время не являются основными. Современные методы элионной обработки (электронная литография, имплантация) создают приемлемые условия для выполнения малых и больших партий ИМС. Однако производство ИМС с использованием фотолитографии оказывается дешевле с увеличением размера партии.

В случае затруднений выполнения каких-либо элементов предлагаемого узла по полупроводниковой технологии (значительные номиналы емкостей, индуктивностей) рассматриваются другие варианты. В первую очередь это возможности, которые можно реализовать исходя из имеющегося оборудования. Наиболее доступно оборудование, необходимое для выполнения гибридных тонко- и толстопленочных микросхем и микросборок.

Анализ схемы электрической принципиальной проводится с целью определения предпочтительных режимов работы элементов и компонентов. В этом случае для резисторов рассчитываются максимальные значения рассеиваемой мощности (P_{max}) для наихудшего случая выхода из строя какого-либо элемента или компонента: короткое замыкание или обрыв транзистора, диода, конденсатора, отдельного *p*-*n*-перехода. Для конденсаторов определяют максимальное рабочее напряжение (*U*_{раб}), рассчитывая на наиболее неблагоприятный режим работы. При оценке предельных режимов активных компонентов (транзисторов, диодов) определяют максимально возможные токи и напряжения, максимальную мощность на основе анализа работы устройства в критических случаях.

Минимально необходимая информация для последующих расчетов включает

– для резисторов: номинальное значение сопротивления R_i , Ом; допуск на номинал γ_{R_i} , %; мощность рассеивания P_i , мВт; максимальное значение рабочей температуры (обычно $T_{\text{max}} = 85$ °C);

– для конденсаторов: величина емкости конденсаторов *C*, пФ; допустимое отклонение емкости от номинала γ_C , %; рабочее напряжение U_p , B; максимальное значение рабочей температуры $T_{\text{max}} = 85$ °C; тангенс угла диэлектрических потерь на рабочей частоте tg δ ; максимальная рабочая частота *f*, Γ ц; погрешность воспроизведения удельной емкости γ_{C_0} , %; погрешность старения $\gamma_{C \text{ cr}}$, %.

Примерная последовательность анализа и необходимые расчеты можно проследить на приведенном примере, для которого исходные данные:

- схема электрическая принципиальная показана на рис. 1.1;
- перечень элементов приведен в табл. 1.1;
- данные по электрической схеме табл. 1.2.

Анализ режимов работы по постоянному току проводится с целью определения предпочтительных режимов работы элементов и компонентов. Используется информация, приведенная в табл. 1.1 и 1.2.



Рис. 1.1. Схема электрическая принципиальная усилителя

1.1. Перечень элементов схемы усилителя

Обозначение на схеме	<i>R</i> 1	<i>R</i> 2	R3	<i>R</i> 4	<i>R</i> 5	R6	<i>C</i> 1	<i>VT</i> 1– <i>VT</i> 4
Номинал	1,4 кОм	5,6 кОм	9,8 кОм	4,0 кОм	0,6 кОм	4,8 кОм	1500 пФ	КТ369А

1.2. Данные по электрической схеме

Напряжение питания, В	Полная относительная погрешность <i>R_i</i> , %	Максимальная рабочая температура, <i>T</i> _{max}	Полная относительная погрешность C ₀ , %	Максимальная рабочая частота <i>f</i> , МГц
15	10	85	25	1,0

Минимально необходимая информация для последующих расчетов приведена в табл. 1.2 и включает:

– для резисторов: номинальное значение сопротивления R_i , Ом; допуск на номинал γ_{R_i} , %; мощность

рассеивания P_i , мВт; максимальное значение рабочей температуры (обычно $T_{\text{max}} = 85 \text{ °C}$);

– для конденсаторов: величина емкости конденсаторов C, п Φ ; допустимое отклонение емкости от номинала γ_C , %; рабочее напряжение $U_{\text{раб}}$, B; максимальное значение рабочей температуры $T_{\text{max}} = 85$ °C; тангенс угла диэлектрических потерь tgδ; максимальная рабочая частота f, к Γ ц; погрешность воспроизведения удельной емкости γ_{C_0} , %; погрешность старения $\gamma_{C \text{ ст}}$, %.

В этом случае для резисторов рассчитываются максимальные значения рассеиваемой мощности ($P_{\rm max}$) для наихудшего случая выхода из строя какого-либо элемента или компонента: короткое замыкание или обрыв транзистора, диода, конденсатора, отдельного *p*–*n*-перехода. Для конденсаторов определяют максимальное рабочее напряжение ($U_{\rm pa6}$), рассчитывая наиболее не благоприятный режим работы. При оценке предельных режимов работы активных компонентов (транзисторов, диодов) определяют максимально возможные токи и напряжения, максимальную мощность на основе анализа работы устройства в критических случаях.

Руководствуясь вышеперечисленными соображениями режима работы, когда все транзисторы в схеме заменены проводниками и в цепи течет постоянный ток:

1. Транзистор на эквивалентной схеме заменяют узлом, объединяющим проводники, подключенные к коллектору и эммитеру (рис. 1.2).

2. На следующем этапе минимизации просто избавимся от участков цепи, содержащих параллельное соединение резистора и проводника, заменяя их проводником, а также удаляем базовые цепи (рис. 1.3).

3. Влияние входов "коррект.", "Вход 1", "Вход 2" и выхода "Выход 1" можно не учитывать, так как они считаются в данном случае цепями переменного тока (рис. 1.4).





4. Заменим последовательное соединение резисторов R1 и R2 на один резистор сопротивлением $R_{_{3KB}} = R1 + R2 = 1,4 + 5,6 = 7$ кОм; произведем расчет общего тока, проходящего по эквивалентному резистору $R_{_{3KB}}$. $I = U / R = 15 / 7 \cdot 10^3 = 2,1 \cdot 10^{-3}$, А.

5. Вернемся к схеме на рис. 1.4 и рассчитаем мощность на каждом из резисторов:

$$P_1 = R_1 I^2 = 1.4 \cdot 10^3 \cdot (2.1 \cdot 10^{-3})^2 = 1.134 \cdot 10^{-3}, \text{Br};$$

$$P_2 = R_2 I^2 = 5.6 \cdot 10^3 \cdot (2.1 \cdot 10^{-3})^2 = 4.536 \cdot 10^{-3}, \text{ BT}$$

Мощность, рассеиваемая на резисторе *R*2, больше, поэтому принимаем ее за максимальную мощность рассеивания для всех остальных резисторов.

Таким образом, известны минимально необходимые параметры для расчета геометрических размеров резисторов и конденсатора (табл. 1.3 и 1.4).

Обозна чение на схеме	Номиналь ное значение <i>R_i</i> , кОм	Допуск на номинал _{ү_{Ri}, %}	Мощность рассеиван ия <i>P_i</i> , мВт	Максимально е значение рабочей температуры T _{max} , °C
<i>R</i> 1	1,4	10	4,536	85
<i>R</i> 2	5,6	10	4,536	85
R3	9,8	10	4,536	85
<i>R</i> 4	4,0	10	4,536	85
R5	0,6	10	4,536	85
R6	4,8	10	4,536	85

1.3. Расчетные данные для резисторов

1.4. Расчетные данные для конденсаторов

С, пФ	<i>U</i> , B	<i>f</i> , кГц	tgδ	<i>C</i> ₀ , %	T_{\max} , °C
1500	15	1000	0,03	25	85

2.1. ТИПЫ ИМС, КОНСТРУКЦИИ ЭЛЕМЕНТОВ И КОМПОНЕНТОВ

2.1.1. Интегральные микросхемы и их классификация

Интегральная микросхема (ИМС) – вполне установившийся термин, означающий конструктивно законченное изделие микроэлектронной техники, выполняющее определенную функцию преобразования и обработки информации (сигнала), изготовленное в едином технологическом цикле, воспринимаемое (неразделимой частью) как компонент в устройстве электронной техники.

Интегральные микросхемы чаще всего имеют ряд общих конструктивных признаков (рис. 2.1.1).



Рис. 2.1.1. Конструкция интегральной микросхемы: 1 – подложка или кристалл; 2 – корпус; 3 – крышка; 4 – внешние выводы; 5 – гибкие выводы

Основной, определяющей тип ИМС, частью является подложка или кристалл 1. В ней или на ее поверхности формируются элементы, реализующие схемотехническую задачу. Корпус 2, крышка 3, внешние 4 и гибкие 5 выводы выполняют ряд вспомогательных задач: защиту от внешних воздействий, коммутацию входных и выходных сигналов, удобство монтажа и т.п.

В зависимости от типа подложки и способа реализации элементов^{*} различают полупроводниковые и пленочные ИМС.

В полупроводниковых ИМС элементы выполняются непосредственно в поверхностном слое на небольшом расстоянии друг от друга с коммутацией в виде тонкопленочных дорожек на поверхности (рис. 2.1.2, *a*).



Рис. 2.1.2. Полупроводниковые элементы ИМС:

1 – подложка кремния; *2* – планарный транзистор; *3* – интегральный резистор

В полупроводниковых ИМС выполняются с хорошей воспроизводимостью выходных параметров активные элементы (транзисторы, диоды и др.), в то же время нерационально из-за большой площади изготавливать пассивные элементы.

Эта особенность позволяет выполнять множество различных устройств типа генераторов, пускателей, детекторов и др. Применение таких ИМС дает существенное уменьшение веса (массы), габаритов, снижения

^{*} Под элементом понимается активная или пассивная единица реализованной электрической схемы, неразрывно связанная с подложкой и выполненная в едином технологическом цикле (транзисторы, диоды и др.).

энергопотребления, повышения надежности. На полупроводниковых ИМС удается организовать наиболее компактные устройства.

В пленочных ИМС элементы выполняются на поверхности пассивной подложки (стекло, керамика, ситалл и др.) в виде тонких^{**} и толстых пленок.

Пример пленочных элементов приведен на рис. 2.1.3.









Рис. 2.1.3. Элементы пленочных ИМС: *а*, *б* – тонко- и толстопленочные резисторы соответственно

В пленочных ИМС затруднительно получение активных элементов, однако есть прекрасные возможности для формирования всего набора пассивных (резисторы, конденсаторы, катушки индуктивности и др.) элементов достаточно широкого диапазона номиналов с хорошей воспроизводимостью.

Указанные типы микросхем не взаимозаменямые или конкурирующие, а скорее дополняющие друг друга. В частности, на поверхности полупроводниковых ИМС могут выполняться в виде пленок пассивные элементы (резисторы, конденсаторы и др.). Такие ИМС называют совмещенными, однако они не распространены из-за малого диапазона номиналов пассивных элементов. Комбинация пленочных пассивных электрорадиоэлементов (ЭРЭ) на диэлектрической подложке с активными полупроводниковыми бескорпусными компонентами (транзисторами, диодами, полупроводниковыми ИМС) позволила создать так называемые гибридные ИМС (ГИС). Это дает возможность выполнять сложнейшие микроустройства, используя полупроводниковые планарные ЭРЭ и ИМС, выпускаемые серийно по сложной технологии. Разработка и изготовление гибридных ИМС доступна большему числу предприятий как с точки зрения конструкторской проработки, так и по технологической реализации небольших серий множества **устройств**. В особенности это относится к гибридным толстопленочным ИМС, технология которых не требует сложного оборудования.

Гибридные интегральные ИМС, включающие навесные пассивные компоненты (конденсаторы, резисторы индуктивности и др.), активные полупроводниковые ЭРЭ и бескорпусные полупроводниковые ИМС, обычно называют микросборками.

2.1.2. Система обозначения микросхем

Конструктивно-технологические варианты ИМС регламентируются ГОСТ 18682–73, ОСТ 11.073.915–80 по группам, подгруппам и видам.

Обозначение интегральной микросхемы включает ряд элементов:

– первый элемент – цифра, обозначающая группу (1, 2, 3, ..., 8); группа определяет конструктивнотехнологический вариант: 1, 5, 6, 7 – полупроводниковые; 2, 4, 8 – гибридные; 3 – пленочные и другие;

второй элемент – две (от 00 до 99) или три цифры (от 000 до 999), означают порядковый номер разработки ИМС;

- третий элемент – две буквы, обозначающие подгруппу и вид ИМС.

Подгруппа дает представление о функциональном назначении и обозначается одной буквой; внутри подгруппы идет разделение на виды. Ниже приведена справочная информация в виде перечислений наименований подгрупп с их буквенным обозначением; в скобках даны обозначения и наименования видов:

Генераторы (Г) [ГС – гармонических сигналов; ГГ – прямоугольных; ГЛ – линейно изменяющихся; ГФ – специальной формы; ГМ – шума; ГП – прочие]; логические элементы (Л) [ЛИ – элемент И; ЛЛ – ИЛИ; ЛН – НЕ; ЛМ – И-ИЛИ; ЛБ – НЕ/ИЛИ-НЕ, ЛР – И-ИЛИ-НЕ; ЛК – И-ИЛИ-НЕ/И-ИЛИ; ЛА – И-НЕ; детекторы (Д) [ДА – амплитудные; ДИ – импульсные; ДИ – частотные; ДФ – фазовые; ДП – прочие]; коммутаторы и ключи (К) [КТ – тока; КН – напряжения, КП – прочие]; многофункциональные схемы (Х) [ХК – комбинированные, ХП – прочие]; модуляторы (М) [МА – амплитудные; МС – частотные; МФ – фазовые; МИ – импульсные; МП – прочие]; наборы элементов (Н) [НД – диодов; НТ – транзисторов; НР – резисторов; НЕ –

^{**} Пленки толщиной менее микрометра считаются тонкими, их свойства зависят от толщины.

конденсаторов; НК – комбинированные; НП – прочие]; преобразователи (П) [ПС – частоты; ПФ – фазы; ПД – длительности; ПН – напряжения; ПМ – мощности; ПУ – уровня (согласователи); ПА – код-аналог; ПВ –аналогкод; ПР – код-код; ПП – прочие]; схемы вторичных источников питания (Е) [ЕВ – выпрямители; ЕМ – преобразователи; ЕН – стабилизаторы напряжения; ЕТ – стабилизаторы тока; ЕП – прочие]; схемы задержки (Б) [БМ – пассивные; БР – активные; БП – прочие]; схемы селекции и сравнения (С) [СА – амплитудные (уровня и сигнала); CB – временные; CC – частотные; C Φ – фазовые; CП – прочие]; триггеры (T) [ТВ – типа В; ТР – типа Р; ТМ – типа М; ТТ – типа Т; ТП – динамические; ТЛ – Шмидта; ТК – комбинированные; ТП – прочие]; усилители (У) [УВ – высокой частоты; УР – промежуточной; УИ – импульсных сигналов; УЕ – повторители; УЛ - считывания и воспроизведения; УМ - индикации; УТ - постоянного тока; УД операционные и дифференциальные; УП – прочие]; фильтры (Ф) [ФВ – верхних частот; ФН – нижних частот; ФБ – полосовые; ФР – режекторные; ФП – прочие]; формирователи (А) [АГ – импульсов прямоугольной формы; АФ – импульсов специальной формы; АА – адресных токов; АР – разрядных токов; АП – прочие]; элементы запоминающих устройств (Р) [РМ – матрицы-накопители оперативных запоминающих устройств; РВ – матрицы-накопители постоянных запоминающих устройств; РУматрицы-накопители оперативных запоминающих устройств со схемами управления; РЕ – матрицы-накопители постоянных запоминающих устройств со схемами управления; РП – прочие]; элементы арифметических и дискретных устройств (И) [ИР – регистры; ИМ – сумматоры; ИЛ – полусумматоры; ИЕ – счетчики; ИВ – шифраторы; ИД – дешифраторы; ИК – комбинированные; ИП – прочие];

– четвертый элемент – условный номер разработки ИМС по функциональному признаку в данной серии, ставится в сериях разработок ИМС, предназначенных для совместного применения в аппаратуре и имеющих единое конструкторско-технологическое исполнение.

На рис. 2.1.4 в качестве примера приведена структура условного обозначения ИМС 140УД11, а в табл. 2.1.1 – пример разбора этого обозначения.



Рис. 2.1.4. Условное обозначение ИМС по ГОСТ 18682-73

2.1.1. Структура условных обозначений и маркировки ИМС

N⁰	Условное	Группа по конструктивно-	Copug	Под- группа	Вид	Порядковый номер в данной серии по	
п/п	ИМС	техно- логическому признаку	техно- Серия — логическому признаку	По функци назнач	юнальному чению	функциональному признаку	
1	140УД11	Полупроводникова я	140	"У" усилитель	"Д" операционный	11	

Следует иметь ввиду то, что до введения ГОСТ 18682–73 маркировка отличалась буквенным обозначением подгрупп и видов (рис. 2.1.5).



Рис. 2.1.5. Условное обозначение ИМС до введения ГОСТ 18682-73

П р и м е р ы: 1) 1800ВБ2 – микросхема синхронизации микропроцессорного комплекта с серией 1800, с порядковым номером разработки 2 в данной серии (по функциональному признаку); 2) 133ЛА1 – полупроводниковая ИМС серии 133, логический элемент И-НЕ с порядковым номером 1 в серии по функциональному признаку.

В маркировке ИМС, кроме основных признаков, могут вводиться условно дополнительные сведения:

– добавление в конце маркировки одной из букв (исключая 3) М, О, Т, Ш, П, Ч, Ы, Ъ характеризует отличие данного вида по электрическим характеристикам;

– для ИМС широкого применения в начале обозначения добавляется буква К (пример – К1800ВБ1, К133ЛА1);

- при обозначении бескорпусных полупроводниковых ИМС вводятся дополнительно два элемента: в начале обозначения ставится буква Б (бескорпусная ИМС); в конце обозначения – через дефис цифры обозначающие вариант конструктивного до 6. исполнения выводов от 1 (1 - с гибкими выводами, 2 - с ленточными (паучковыми) выводами и выводами, выполняемыми в полиимидной пленке, 3 - с жесткими выводами в виде шариков и столбиков, 4 - на общей подложке без разделения друг от друга, 5 – на подложке с разделением без потери ориентации (наклеенные на пленки), 6 – кристаллы с контактными площадками без выводов) (пример – Б106ЛБ1А-1 – полупроводниковая, бескорпусная, серии Б106-1, логический элемент И-НЕ/ИЛИ-НЕ, с гибкими выводами);

– перевод ИМС с исполнения в металлостеклянном корпусе в пластмассовый сопровождается добавлением буквы Р в начале маркировки (пример – Р140УД1А);

 микросхемы повышенного качества дополнительно перед цифровым обозначением имеют буквы ОС (при малом выпуске – ОСМ);

– экспортные ИМС имеют в начале букву Э (пример – ЭК1500ЛА1 – полупроводниковые ИМС серии К1500, логический элемент И-НЕ в экспортном исполнении);

Более подробные сведения приведены в ГОСТ 18682-73, учебной [I], [2] и справочной литературе.

2.1.3. Элементы полупроводниковых ИМС на биполярных транзисторах

Биполярный транзистор (БТ) является основным схемным (базовым) элементом одной из групп полупроводниковых микросхем. Остальные элементы (диоды, резисторы, конденсаторы) проектируются с учетом их совместимости с этой структурой и технологией.

Наибольшее распространение при средней степени интеграции получил БТ типа n^+-p-n со скрытым подколлекторным n^+ -слоем (рис. 2.1.6).



Рис. 2.1.6. Структура вертикального БТ *n⁺-p-n*-типа:

I – подложка Si *p*-типа (200...400 мкм); 2 – эпитаксиальный слой *n*-типа
 (1...10 мкм); 3 – защитный слой SiO₂ (~ 1,0 мкм); 4 – область эмиттера n⁺-типа; 5 – область базы *p*-типа; 6 – область коллектора n⁺-типа; 7 – область изоляции встречно включенными *p*–*n*-переходами; 8 – скрытый подколлекторный слой n⁺-типа; 9 – пленочная металлическая разводка (алюминий); 10 – области соседних транзисторов; W – активный участок – база транзистора

№ п/п	Наименование области	Концентрация примеси <i>N</i> , см ⁻ ³	Толщина слоя <i>d</i> , мкм	Удельное объемное сопротивление р, Ом · см	Удельное поверхностное сопротивление ρ _s , Ом/□
1	Подложка <i>р-</i> типа	$1,5 \cdot 10^{15}$	20400	10	—
2	Эпитаксиальный слой	$10^{15}10^{16}$	110	—	—
3	Пленка оксида SiO ₂	—	0,30,6	—	—
4	Эмиттерная область	10 ²¹	0,52,0	_	215
5	Базовая область	$5\cdot 10^{18}$	1,52,5	-	100300
6	Коллекторная область	10 ¹⁶	2,510	0,155,0	—
7	Изолирующая область	_	3,512	_	610
8	Скрытый <i>п</i> ⁺ -слой	_	2.510	_	1030
9	Металлическая пленка	_	0,61,0	$1,7.10^{-6}$	0,060,1

2.1.2. Параметры областей интегрального транзистора *n-p-n*-типа

На рис. 2.1.6 приведены основные топологические размеры, а в табл. 2.1.2 показаны параметры областей транзистора.

Транзистор выполняется в эпитаксиальном слое 2 и ограничивается областями 7, 8. Границы области 7 (два встречновключенных

p-*n*-перехода) обеспечивают электрическую изоляцию с соседними транзисторными структурами 10. Подколлекторный слой 8 служит для уменьшения сопротивления на участке от границы базовой области 5 до коллекторной области 6. Дополнительное введение примеси под коллекторным контактом в виде области 6 необходимо для уменьшения переходного сопротивления на контакте. Рабочие характеристики транзистора зависят от величины активного участка – базы W между границами эмиттерной 4 и базовой 5 областей, которая составляет единицы микрометров; при $W \approx 1$ мкм коэффициент усиления *B* может достигать 6 · 10³.

На базе биполярного вертикального транзистора n^+ –p–n-типа можно представить достаточно большое число конструктивных решений в зависимости от поставленных задач. В частности при проектировании мощных транзисторов в области базы располагают несколько узких эмиттерных областей, объединенных общей шиной, а между ними располагают несколько контактов и выводов из базовой области. Предпочтение отдают симметричному расположению областей относительно друг друга.

Параметры интегральных транзисторов типа *n*⁺-*p*-*n* для средней степени интеграции приведены в таблице 2.1.3.

№ п/п	Параметры Номина		Допуск Δ, %	Температурный коэффициент, 1/°С
1	Коэффициент усиления В	100200	±30	5 10 ⁻³
2	Предельная частота $f_{\rm T}$, МГц	200500	±20	5 · 10
3	Пробивное напряжение $U_{\kappa\delta}$, В	4050	±30	$(2, 0)$ 10^{-3}
4	Пробивное напряжение $U_{\mathfrak{s}\mathfrak{6}}$, В	78	±5	(20) · 10

2.1.3. Параметры интегральных транзисторов типа $n^+ - p - n$

К этому следует добавить, что транзисторы с более тонкой базой (W = 0, 2...0, 3 мкм) имеют коэффициент усиления B = 2000...5000 при коллекторном токе $I_{\kappa} = 20$ мкА и уровне напряжения в пределах 1...2 В.

В качестве основного элемента могут использоваться также БТ *p*-*n*-*p*-типа, уступающие по коэффициенту усиления и предельной рабочей частоте. Однако при их совмещении с БТ *n*-*p*-*n*-типа на одной подложке усложняется технологический процесс, а соответственно уменьшается выход годных.

В случае необходимости совмещения этих двух типов БТ без усложнения технологии транзистор *p*–*n*–*p*-типа выполняют горизонтальным (рис. 2.1.7).

Особенностью конструкции этого БТ является организация тока между эмиттером 4 и коллектором 6 вдоль поверхности и регулирование движения носителей потенциалом базы 5, передаваемым через скрытый подколлекторный слой 8. Недостатком горизонтального БТ является необходимость использования широкой базы для уменьшения относительной технологической погрешности. На выходные параметры влияет также неоднородность распределения примесей по глубине области между эмиттером и коллектором.



Рис. 2.1.7. Конструкция горизонтального транзистора *р-п-р*-типа:

1 – подложка кремния *p*-типа; *2* – эпитаксиальный слой *n*-типа; *3* – защитная пленка оксида кремния SiO₂; *4* –эмиттер *p*-типа; *5* – база *n*⁺-типа; *6* – коллектор *p*-типа; *7* – область изоляции встречновключенными

p-*n*-переходами; 8 – скрытый подколлекторный слой *n*⁺-типа; 9 – пленочная металлическая разводка (алюминий); *10* – области соседних транзисторов Устранение недостатков может организовываться введением в базовую область дополнительных контактов и созданием в базовой области дополнительного электрического поля, за счет которого уменьшается время переноса инжектированных дырок, уменьшается инжекция носителей с донной части эмиттера (дрейфовый транзистор).

Интегральные диоды могут формироваться на базе биполярного транзистора путем использования для этого одного из *p*-*n*-переходов. Варианты структур диодов показаны на рис. 2.1.8, а их параметры приведены в табл. 2.1.4.

Наиболее удобны для схемных применений переходы база-эмиттер, база-коллектор. Как следует из таблицы, наибольшие пробивные напряжения U_{np} в варианте с коллекторным переходом, наибольшие паразитные емкости C_0 и обратные токи $I_{oбp}$ в диодах с эмиттерным переходом. Емкость диода между катодом и анодом C_{d} оказывается наименьшей в варианте Б-Э. Время восстановления обратного тока t_{b} , характеризующее время переключения диода из открытого состояния в закрытое, минимально для подключения БК-Э.



Рис.-2.1.8.-Конструкцин-интегральных диодов:-¶ а — переход база-эмиттер; б — переход коллек тор-база с замкнутым ↔ на базу эмиттером; в — параплальное включение обоих переходов; ↔ г — переход база-эмиттер с разомкнутой цепью коллектора; ↔ д — переход база-коллектор с разомкнутой цепью эмиттера¶ ¶

2.1.4. Параметры интегральных диодов в рамках структуры БТ

	Вариант включения	Номинальные значения параметров							
№ п/п		Пробивное напряжение U_{np} , В	Обратный ток І _{обр} , нА	Емкость диода С _д , пФ	Паразитная емкость на подложку С ₀ , пФ	Время восстановления обратного тока t _в , нс			
1	БК–Э	78	0,51,0	0,4	3	10			
2	БЭ–К	4050	1530	0,7	3	50			
3	Б–ЭК	78	2040	!.2	3	100			
4	Б–Э	78	0,51,0	0,5	1,2	50			
5	Б–К	4050	1530	0,7	3	75			

Оптимальными вариантами можно считать включения БК-Э, Б-Э, несмотря на самые низкие пробивные напряжения (7...8 В).

Интегральные резисторы формируют в слоях БТ с базовой или эмиттерной диффузией, в эпитаксиальном слое или дополнительным ионным легированием.

На основе базовой области формируют резисторы с номиналом до 60 кОм, что в основном определяется возможностями выделения площади на обычно малых размеров кристалле. Конструктивно резистор выполняется в виде полоски или меандра с контактными выводами (рис. 2.1.9, *a*).



Рис. 2.1.9. Конструкции диффузионных резисторов: *а* – резистор на базовой области; *б* – резистор на эмиттерной области

Диффузионные резисторы на основе эмиттерной области выполняют только небольших номиналов [3...100 Ом с TKC = $(1...2) \cdot 10^{-4} \ 1/^{\circ}$ C] ввиду значительного легирования эмиттерного слоя и его низкого поверхностного сопротивления ρ_S (рис. 2.1.9, δ).

При необходимости создания резисторов больших номиналов используют так называемые пинч-резисторы (по другому – канальные, закрытые). Их формирование осуществляется в донной части базовой области. Сопротивление таких резисторов может достигать 200...300 кОм при сравнительно невысокой точности (≈ 50 %). Конструкция такого резистора на основе базовой области представлена на рис. 2.1.10, *а*. Существуют также конструкции пинч-резисторов на основе эпитаксиальной области, которая имеет наименьшую концентрацию и более однородное распределение легирующей примеси. Эпитаксиальные резисторы имеют высокое напряжение пробоя (>100 В), большой ТКС, но значительный разброс номиналов.

У пинч-резистора n^+ - и *p*-слои закорочены металлизацией и соединены с выводом резистора, находящимся под большим положительным потенциалом в сравнении с остальными областями структуры. Это соединение обеспечивает обратное смещение на всех переходах пинч-резистора и линейную вольтамперную характеристику при 1...1,5 В, пробивное напряжение составляет 5...7 В.

Ионно-легированые резисторы (рис. 2.1.10, δ) по конструкции аналогичны диффузионным, но глубина слоев, в которых они сформированы, составляет 0,1...0,3 мкм. Ионная имплантация может обеспечить малую концентрацию легирующей примеси в слое. При соответствующем выборе дозы легирования и параметров отжига (500...600 °C в течение 10...20 мин) можно получить поверхностное сопротивление $\rho_S = 0,5...20$ кОм/ \Box при *p*-типе проводимости, если же тело резистора выполняется *n*-типа, то $\rho_S = 500...1000$ Ом/ \Box

Характеристики интегральных резисторов приведены в табл. 2.1.5.



Рис. 2.1.10. Конструкции полупроводниковых резисторов: *а* – пинч-резистор; *б* – ионно-легированный резистор

2.1.5. Характеристики интегральных резисторов различных конструкций

№ п/п	Тип резистора	Тол- щина слоя, мкм	Поверхностное сопротив- ление р _s , Ом/□	Допуск, %	TKC (α_R), 1/°C	Паразитная емкость, пФ/мм ²
1	Диффузион- ный резистор на основе базовой области	2,5 3,5	100300	±(520)	±(0,53)× ×10 ⁻³	150 350
2	Пинч-резистор	0,5 1,0	$(215) \times \times 10^3$	±50	$\pm (1,53) \times \times 10^{-3}$	1000 1500
3	Диффузион- ный резистор на основе эмиттерной области	1,5 2,5	110	±20	$\pm (15) \times \times 10^{-4}$	1000 1500
4	Эпитаксиаль- ный резистор	7 1,0	$(0,55) \times (10^3)$	±(1525)	±(24)× ×10 ⁻³	80 100
5	Ионно-легиро-ванный резис- тор <i>п</i> -типа	0,1 0,2	$(510) \times \\ \times 10^2$	±50	±(1,55)× ×10 ⁻³	200 350

Топологии резисторов могут быть весьма разнообразны, наиболее часто встречающиеся показаны на рис. 2.1.11.



Рис. 2.1.11. Топологии полупроводниковых диффузионных резисторов:

а – полосковый с коэффициентом формы < 1; б – полосковый с коэффициентом формы > 1; в – составной резистор; *г* – с

симметрично расположенными

контактами; $\partial - c$ несимметрично размещенными контактами;

е-меандр; ж-пинч-резистор

Интегральные конденсаторы имеют небольшой диапазон номинальных значений, занимают значительные площади дорогой полупроводниковой подложки и по этой причине при проектировании ИМС их стараются избегать.

Чаще применяют диффузионные конденсаторы (ДК), для формирования которых используют один из *p*-*n*-переходов. Несколько вариантов структур ДК показаны на рис. 2.1.12.



Рис. 2.1.12. Структуры интегральных диффузионных конденсаторов: l – коллектор–подложка (C_1); 2 – база–коллектор (C_2); 3 – эмиттер–база (C_3); 4 – переход из *p*-области изолирующей диффузии к скрытому n^+ -слою (C_4)

В случае удельных сопротивлений исходной подложки 10 Ом/□, базы 200 Ом/□ и слоя эмиттера 2 Ом/□, а также при глубине *p*-*n*-пере-хода эмиттер-база 2,3 мкм, база-коллектор 2,7 мкм и коллектор-подложка 12,5 мкм удельные емкости *p*-*n*-переходов имеют приблизительно следующие значения:

– коллектор–подложка 100 пΦ/мм², боковая стенка 250 пΦ/мм², пробивное напряжение перехода до 100 В; удельная емкость *p*–*n*-перехода база–коллектор 350 пΦ/мм² с пробивным напряжением 30...70 В;

удельная емкость дна *p*−*n*-перехода эмиттер–база 600 пФ/мм², боковой стенки 1000 пФ/мм² с пробивным напряжением 7 В.

Ориентировочные параметры интегральных конденсаторов на БТ приведены в табл. 2.1.6.

№ п/п	Тип конденсатора	Удельная емкость $C_0,$ $\pi \Phi/{ m MM}^*$	Максимальная емкость С _{тах} , пd Допуск δ, %		TKC(α _C)×10 ⁻³ , 1/°C	Пробивное напряжение U _{пр} , В	Добротность*		
1	ДК на пере- ходе Б–К	150 (350)	300	±1520	-1,0	3070	50100		
2	ДК на пере- ходе Э–Б	600 (1000)	1200	±20	-1,0	78	120		
3	ДК на пере- ходе К–П	100 (250)	_	±1520	_	3570	_		
* На ** В ходов.	* На частоте 1 МГц. ** В скобках указаны значения емкости для боковых стенок <i>p</i> - <i>n</i> -пере- кодов.								

2.1.6. Параметры диффузионных интегральных конденсаторов на БТ

2.1.4. Элементы полупроводниковых ИМС на полевых транзисторах

Основным элементом ИМС на полевых структурах является МДП-транзистор. В нем проводимость регулируется внешним электрическим полем, направленным перпендикулярно протеканию тока. Упрощенно такой прибор можно представить как тонкую пластину полупроводника, заключенную между более широкими слоями с высокой концентрацией примеси противоположного типа. Различают МДП-транзисторы с объемным и приповерхностным каналами (рис. 2.1.12).

В случае приповерхностного канала различают две разновидности – со встроенным и индуцированным каналами (2.1.12, *a*).

Транзистор выполняется на подложке *n*- или *p*-типа в виде приповерхностных областей истока 9 и стока 7, между которыми организуется приповерхностный канал 6 одинаковой с ними проводимости, который называют встроенным. Над каналом располагается тонкий (0,1...0,02 мкм) слой диэлектрика 8 и металлический пленочный контакт 4 затвора. Между затвором и контактом 10 подложки создается электрическое поле, вектор которого направлен перпендикулярно оси



Рис. 2.1.12. Структуры элементов на полевом эффекте:

a – индуцированный (встроенный) приповерхностный канал; б – объемный канал: l – подложка;

2 – защитный диэлектрический слой; 3 – контакт стока; 4 – контакт затвора; 5 – контакт истока; 6 – область встроенного или индуцированного канала; 7 – область стока; 8 – подзатворный диэлектрик; 9 – область истока; 10 – контакт к подложке; 11 – обедненная область канала 6.

При напряжении на затворе U₃ = 0 канал имеет наибольшую проводимость. Увеличение напряжения на затворе создает большее сопротивление в канале за счет эффекта поля. Таким образом, возможно регулирование выходного параметра транзистора в сторону его уменьшения, т.е. транзистор в исходном состоянии является нормально открытым.

В отличие от показанного на рис. 2.1.12, а, в структуре с индуцированным каналом между истоком 9 и стоком 7 сохраняется проводимость подложки, т.е. р-тип проводимости. Создание на затворе 4 положительного смещения приводит к отталкиванию дырок из области канала и накоплению здесь электронов, а соответственно появлению проводимости между истоком и стоком.

Приведенные структуры называют n-канальными, поскольку ток в них организуется за счет электронов от донорных примесей. Транзисторы p-канальные выполняются на подложке n-типа созданием p+-областей истока и стока, между которыми организуется либо индуцированный канал с носителями дырками за счет соответствующего смещения на затворе, либо проводится дополнительное легирование области канала акцепторами для изменения типа проводимости (встроенный канал p-типа).

Транзисторы с объемным каналом (рис. 2.1.12, б) выполняются на подложках с малым сопротивлением и конструктивно отличаются тем, что под затвором создается область противоположной проводимости. При определенном смещении на затворе вокруг этой области создается обедненный основными носителями слой. За счет этого уменьшается или увеличивается сечение проводящего объема транзистора и меняется выходной параметр.

Униполярные транзисторы имеют ряд преимуществ перед биполярными, поскольку в них меньше уровень шумов, большая стойкость к радиационным излучениям, они более устойчивы в отношении перегрузок, имеют высокое входное сопротивление. Из недостатков следует отметить меньшее быстродействие, большую временную нестабильность, худшую технологическую воспроизводимость параметров.

Резисторы больших номиналов в МДП-микросхемах используются в качестве нагрузочных. Их проектирование следует считать нецелесообразным из-за того, что резисторы даже с номиналами в десятки килоом оказываются в несколько раз больше площади всей микросхемы. Далее между резистором и подложкой образуется значительная паразитная емкость и это ухудшает частотные свойства схемы.

По указанным выше причинам в качестве резисторов нагрузки используют так называемые нагрузочные МДП-транзисторы. От активных элементов они несколько отличаются геометрией канала, кроме того выходной параметр достигается подбором потенциала на затвор.

Конденсаторы на базе МДП-транзисторов проектируются с использованием емкости затвор-подложка, сток(исток)-подложка (рис. 2.1.13). Наиболее часто встречающиеся электрические параметры показаны в табл. 2.1.7.



Рис. 2.1.13. Структуры интегральных конденсаторов в МДП ИМС: *а* – диффузионный с использованием областей стока-истока;

 δ – с использованием области стока (истока);

1 – подложка; 2 – диэлектрик; 3 – вывод от верхней обкладки; 4 – вывод от нижней обкладки; 5 – область *p*-типа; 6 – область *n*⁺-типа; 7 – коллекторная область (эпитаксиальный слой); 8 – контакт к подложке

2.1.7. Параметры интегральных конденсаторов в МДП ИМС

№ п/п	Тип конденсатора	Удельная емкость С ₀ , пФ/мм	Максимальная эмкость С _{тах} , пФ	Допуск δ, %	TKC(α_c)×10 ⁻³ , 1/°C	Пробивное нап- ряжение U _{пр} , В	Добротность
1	МДП с диэлектриком оксид кремния SiO ₂	400600	500	±20	0,015	3050	2580
2	МДП с диэлектриком нитрид кремния Si ₃ N ₄	8001600	1200	±20	0,01	50	20100

2.1.5. Элементы пленочных ИМС

Пленочные транзисторы использовались до настоящего времени ограниченно ввиду низкой воспроизводимости выходных параметров. Развитие молекулярно-лучевой эпитаксии, проработка технологии активных элементов на поликристаллическом и аморфном кремнии позволят в дальнейшем восполнить этот пробел. Однако в настоящее время в пленочных ИМС используются полупроводниковые транзисторы и диоды как компоненты, т.е. сборочные единицы, выполняемые в отдельном технологическом процессе.

Пленочные резисторы как элементы различаются большим конструктивным разнообразием и частично представлены на рис. 2.1.14.



Рис. 2.1.14. Пленочные резисторы: *a* – полосковый; *б* – *z*-образный; *в* – меандр; *г*, *д* – составные



Рис. 2.1.15. Конфигурации плавно подгоняемых тонкопленочных резисторов

При использовании различных резистивных материалов и выбранных топологий в пленочном исполнении можно выполнять широчайший диапазон номинальных значений. Если требуется высокая точность выходных параметров, то можно использовать последующую подгонку. Обычно в этих случаях применяют удобные для подгонки конфигурации, например приведенные на рис. 2.1.15.

Подгонка выходного параметра осуществляется удалением резистивной пленки в направлении, показанном на рисунке стрелкой. Грубая подгонка достигается подрезкой перпендикулярно продольной оси, плавная — параллельно. Точность плавной подгонки может составлять сотые доли процента и более рационально ее применять для тонкопленочных структур.

В толстопленочной технологии отклонения номиналов после вжигания могут достигать 30...40 %. Поэтому конструкции резисторов должны позволять проведение ступенчатой и плавной подгонок. Конфигурации резисторов, удобных для ступенчатой подгонки, показаны на рис. 2.1.16.

Технология строится таким образом, чтобы получаемые номиналы резисторов отклонялись в основном в сторону уменьшения. В таком варианте при подгонке последовательно удаляют дополнительные контакты 3 в местах, показанных стрелками, и тем самым добиваются увеличения сопротивления до нужного значения (рис. 2.1.16, a, δ). Возможен вариант увеличения сопротивления при удалении в местах по стрелкам перемычек в самом теле резистора (рис. 2.1.16, a). Реже планируется подгонка в сторону уменьшения сопротивления, обычно в сопротивлениях 1...3 Ом. В конструкции резистора (рис. 2.1.16, c) предусматриваются дополнительные контакты 3, последовательное подсоединение которых перемычками 4 увеличивает ширину, а соответственно уменьшает сопротивление.



Рис. 2.1.16. Топологии резисторов для ступенчатой подгонки номинала: *a*, *б*, *в* – с увеличением сопротивления; *г* – с уменьшением сопротивления; *1*, *2* – основные контактыые площадки; *3* – дополнительные контакты; *4* – перемычки

Пленочные конденсаторы являются распространенными элементами пленочных и гибридных ИМС и обеспечивают номинальные значения емкости до 5000 пФ. Основные конструкции представляют собой трехслойные структуры метал-диэлектрик-металл, различающиеся топологией. Некоторые из конструкций показаны на рис. 2.1.17.



Рис. 2.1.17. Конструкции пленочных конденсаторов: *а* – трехслойный с выводами в разные стороны; *б* – трехслойный с компенсатором; *в* – в виде пересекающихся дорожек; *г* – гребенчатый; *д* – в виде последовательно включенных конденсаторов; *е* – в виде параллельно расположенных проводящих пленок; *I* – подложка; *2* – нижняя обкладка; *3* – диэлектрик; *4* – верхняя обкладка; *5* – компенсатор Базовой конструкцией следует считать вариант, показанный на рис. 2.1.17, *а*.

Особенностью такой конструкции является то, что контур диэлектрика выходит за пределы обкладок, а верхняя обкладка вписывается в контур нижней. По этой причине неточность совмещения мало влияет на номинальное значение емкости. Это позволяет выполнять нижнюю обкладку и диэлектрик более простым масочным методом. Активная площадь обкладок может достигать 5 мм². Диапазон получаемых емкостей – в пределах $(3...5)\cdot 10^3$ пФ. Выводы выполняют также в одну сторону или под прямыми углами. Конфигурация обкладок принимается чаще прямоугольной, но может быть и произвольной в зависимости от конфигурации свободных мест на микросхеме.

При малых емкостях погрешность совмещения оказывается значительной и в этом случае (рис. 2.1.17, б) с противоположной стороны от вывода предусматривается компенсатор 5.

В случае емкостей в десятки пикофарад достаточно пересечения проводящих пленок, разделенных диэлектриком (рис. 2.1.17, в). Эта конструкция малочувствительна к взаимным смещениям элементов.

Гребенчатые конденсаторы (рис. 2.1.17, *г*) используют в высокочастотных устройствах. В них роль диэлектрика выполняют подложка и воздушный зазор между обкладками 2 и 4. Диапазон емкостей не превышает 30 пФ.

Если необходимо выполнение емкостей малых номиналов, то можно воспользоваться конструкцией последовательно включенных конденсаторов (рис. 2.1.17, *д*), а при емкостях в единицы или доли пикофарад использовать как конденсатор два проводника, расположенных на близком расстоянии (рис. 2.1.17, *e*).

2.1.6. Компоненты гибридных ИМС и микросборок

Компонентами считают составляющие микросхем, выполняемые вне рассматриваемого процесса и являющиеся в данном случае сборочными единицами. В качестве компонентов могут выступать резисторы, конденсаторы, диоды, транзисторы, транзисторные матрицы, полупроводниковые ИМС, индуктивности, дроссели, трансформаторы. Особенностью компонентов является их монтаж в ИМС, который должен обеспечивать сохранение параметров самих компонентов и элементов, рядом с которыми они находятся, сохранение целостности микросхемы в процессе эксплуатации в условиях вибраций, циклических изменений температуры и др.

Выбор компонентов производится по параметрам, декларируемым и регламентируемым производителями. К ним относятся система обозначений, геометрические, технологические характеристики, электрические параметры и другие свойства.

Транзисторы и диоды обозначаются группой букв и цифр.

Первая буква в обозначении определяет материал прибора, например Г – германий и его соединения; К – кремний и его соединения.

Вторая буква характеризует тип прибора: Т – транзисторы биполярные; П – транзисторы полевые; Д – диоды.

Третий, четвертый и пятый элементы обозначения характеризуют качественные свойства или назначение прибора, порядковый номер разработки.

Шестой элемент обозначения буквенный от А до Я, обозначает особенности прибора в серии.

Пример. КТ315Б: К – кремниевый, Т – биполярный транзистор, 315 – серия малой мощности. Разделение по мощности:

- 101…199; 201…299; 301…399 малая мощность $P_{\text{max}} ≤ 0,3$ Вт;
- 401...499; 501...599; 601...699 средняя мощность 0,3 Вт $< P_{max} ≤ ≤ 1,5$ Вт;
- 701...799; 801...899; 901...999 большая мощность $P_{\text{max}} > 1,5$ Вт.

Способы установки на плату, электрические параметры, габаритные и присоединительные размеры транзисторов приведены в табл. 2.1.8 и на рис. 2.1.18.



Рис. 2.1.18. Способы установки, габаритные и присоединительные размеры транзисторов (по табл. 2.7)

Способ		C)	лектричес	кие параме	тры	Габари	гные размо	еры, мм		
установки	Тип	<i>I</i> _{к max} , мА	Р _{к max} , мВт	$U_{\kappa 2}, \mathbf{B}$	h_{219}	а	b	Н	<i>t</i> _{раб} , °С	Масса, г
Рис.	КТ120А-КТ120В	10	10	60	20200	1,0	1,0	1,0	-10+56	0,020
2.1.18, <i>a</i>	КП201Е-КП201Л	20	150	20	2090	1,2	1,2	0,6	-40+85	0,005
	КТ202А-КТ202Г	10	15	15	40150	0,83	0,83	0,5	-60+85	0,012
	КТ307А-КТ317Г	20	15	10	20	0,86	0,86	0,8	26085	0,002
	КТ317А-КТ317В	15	15	5	25250	1,3	1,3	1,1	-60+85	0,010
	KT318A-KT318B	20	15	10	70280	1,0	1,0	1,0	-60+85	0,010
	ТК324А-КТ324Е	20	15	10	20250	0,66	0,66	0,6	-55+85	0,002
	КТ331А-КТ331Г	20	15	15	40120	1,2	1,2	0,8	-60+125	0,003
	КТ332А-КТ332Д	20	15	15	20120	1,2	1,2	0,8	-60+125	0,003
	КТ354А-КТ354В	20	20	10	40400	1,2	1,0	0,8	-60+85	0,001
	КТ360А-КТ360В	20	10	15	80240	1,29	1,2	0,8	-40+55	0,005
	КТ369А-КТ369Г	250	50	45	40200	2,0	2,0	1,0	-60+85	0,020
Рис. 2.1.18, б	2T364A-2T364B	200	30	20	40240	1,25	3,0	1,0	-60+85	0,006
Рис.	2E333A-2T333E	20	15	10	50280	0,75	0,75	0,34	-60+85	0,010
2.1.18, в	КТ348А-КТ348В	15	15	5	25250	0,75	0,75	0,34	-40+85	0,010
	КТ359А-КТ359В	20	15	15	50280	0,75	0,75	0,34	-50+85	0,010
Рис. 2.1.18, г	2T205A	20	40	200	1040	1,25	1,25	0,37	-60125	0,003

Примечание: $I_{\kappa \max}$ – максимальный ток коллектора; $P_{\kappa \max}$ – максимальная мощность в цепи коллектора; U_{κ_3} – постоянное напряжение коллектор–эмиттер при $R_{36} \le 10$ кОм; h_{21_3} – коэффициент усиления по току в системе с общим эмиттером.

Способы установки на плату, электрические параметры, габаритные и присоединительные размеры диодов, безкорпусных диодных матриц, диодных сборок приведены в табл. 2.1.9 и на рис. 2.1.19.



Рис. 2.1.19. Способы установки диодных матриц и сборок на плату

2.1.9. Способы установки, электрические параметры, габаритные и присоединительные размер	ы
бескорпусных диодных матриц, диодных сборок, диодов	

Способ	Tur	Электрические параметры					Габаритные размеры, мм, не более			
установки	ТИП	U _{обр тах} , В	<i>I</i> _{пр max} , мА	Количество диодов	Схема соединения	а	b	Н	более	
Рис. 2.1.19,	2Д918Б, 2Д918Г	40	50	4	С общим анодом	1,15	1,15	1,0	0,005	
а	КД907Б, Д907Г	40	50	4	С общим анодом	1,15	1,15	1,0	0,006	
Dres 2 1 10	КД901А-Д901Г	10	_	6	С общим катодом	1,1	1,3	0,8	0,005	
Рис. 2.1.19, б	2Д904А-Д904Е	12	5	6	С общим катодом	1,3 1,0	1,1 1,0	1,0	0,010	
Рис. 2.1.19,	2ДС408А, 2ДС408Б	12	20	4	Диоды не соединены между собой	0,9	1,1	0,7	0.006	
Рис. 2.1.19,	2Д910А-Д910В	5	10	3	С общим катодом	1,0	1,0	1,0	0,01	
г	2Д911А-2Д911Б	5	10	3	С общим катодом	1,0	1,0	1,0	_	
Рис. 2.1.19,	2Д912А	10	5	3	С общим анодом	0,75	0,75	0,34	0,01	
в	2Д913А	10	5	3	С общим анодом	0,75	0,75	0,75	0,002	

Примечание: $U_{\text{обр max}}$ – постоянное обратное напряжение в интервале температур –60...+85 °C; $I_{\text{пр max}}$ – суммарный средний прямой ток через все диоды или один диод в интервале температур –60...+85 °C.

Конденсаторы для ГИС предпочтительны в миниатюрном исполнении. Более приемлемы керамические конденсаторы К10-17, К10-9, выпускаемые с посеребренными и лужеными торцами (рис. 2.1.20). Нелуженые монтируются к контактным площадкам гибкими выводами (рис. 2.1.20, *a*), луженые располагаются непосредственно на контактных площадках обкладками и монтируются пайкой (рис. 2.1.20, *б*).

Конденсаторы из высокочастотной керамики по виду диэлектрика подразделяются на группы ПЗЗ, М47, М75, М750, М1500, М2200, в обозначении которых буквы означают: П – положительный, М – отрицательный ТКС; цифра указывает среднее значение ТКС на частотах мегагерцового диапазона. Допустимое отклонение емкости в этих группах составляет ± 5, 10, 20 %. Их основные электрические и массогабаритные размеры приведены в табл. 2.1.10.



Рис. 2.1.20. Способы установки миниатюрных конденсаторов

Пределы номинальных емкостей для групп ТКС, пФ		льная сть, вар	Габа	Габаритные размеры, мм							
П33	M47	M75	Дополните)еактив- ная мощно	L	В	Н	L_1	B_1	H_1	т	Macca, r
2268	2282	33100	1	1,5	1,2	1,0	1,5	1,4	1,2	0,20,5	0,1
75150	91180	110200	2	2	1,7	1,0	2	1,9	1,2	0,20,7	0,1
160510	200620	220910	3,5	4,0	2,7	1,0	4	3,0	1,2	11,5	0,2
560910	6901000	10001200	5	5,5	2,7	1,0	5,5	3,0	1,2	1,52	0,3
10001800	11002000	13002400	10	5,5	4,3	1,0	5,5	4,6	1,2	1,52	0,4
560820	6801000	10001500	7	4	2,7	1,8	4	3,0	2,0	11,5	0,3
10001500	11001800	16002000	10	5,5	2,7	1,8	5,5	3,0	2,0	1,22	0,4
20003000	24003600	27003900	20	5,5	4,3	1,8	5,5	4,6	2,0	1,52	0,5

2.1.10. Параметры конденсаторов К10-17

Конденсаторы К10-17 имеют номинальное напряжение 25 В, интервал рабочих температур -60...80 °С, сопротивление изоляции не менее 10 МОм.

Конденсаторы с диэлектриком из низкочастотной керамики имеют ненормированный ТКС. К ним относятся К10-9 групп Н30, Н50, Н70, Н90, в которых допустимое отклонение емкости от номинала ±30, ±50, -70...50, - 90...50 %. Они работают при напряжениях до 16 В в интервале –60...125 °C с сопротивлением изоляции не менее 10 МОм. Основные характеристики конденсаторов К10-9 приведены в табл. 2.1.11.

Типора		CC	ительная ивная сть, вар		Габ раз	бариті меры,	ные мм		не более			
змер	П33, М47	M75	M1500	H30	H90	Дополни реакт мощно	L	В	S	B_1	S_1	Масса, г,
1	2,210	1124	36 1000	1501000	10003300	1,25	2	2	0,6	2		0,1
2	1127	2751	110200	1500 4700 2,		2,5	2	4	0.6	4		0,15
3	3051	56120	220390	22003300	680010000	5	4	4		4	1,2	0,3
4	1051	22120	180390	6803300	100010000	5	2,5		0.6	5,5		0,3
5	56120	130270	4301000	47006800	150002200	10	6 5,5		0,0			0,6
6	1124	2762	110340	15002200	47001000	1,25	2	2	1	2		0,1
7	3062	56120	220470	22004700	680015 000	2,5	2	4	1	Λ		0,15
8	68120	130270	5201000	680010 000	22 00033 000	5	4	4	1	4	1,5	0,3
9	56120	130270	4302000	470010 000	15 00033 000	5	2,5	5.5	1	5 5		0.6
10	130330	300620	11002400	15 00033 000	57 00068 000	10	6	5,5	1	5,5		0,0
11	2738	6891	273390	3300	15 000	2,5	2	2	1,4	2		0,2
12	68100	130200	510750	6800	22 000	5	2	4	1 4			0,3
13	110200	220430	8201500	100015 000	33 00047 000	10	4	4	1,4	4	2	0,5
14	130200	300430	1101500	15 000	47 000	10	2,5	5 5	1.4	5 5		0,5
15	220560	4701200	16004700	22 00047 000	68 000100 000	20	6	5,5	1,4	5,5		1,0
16	110150	220430	8201500	10 00015 000	33 00047 000	5	2	4	2.5	4		0,3
17	160330	470820	16003000	22 00033 000	68 000100 000	10	5	4	2,3	4		0,5
18	220330	470820	16003000	22 00033 000	68 000100 000	10	2,5	5 5	2.5	5,5	3	0,5
19	360820	9102200	33008200	47 00068 000	15 00022 000	20	6	5,5	2,3			1,0
20	9102200	24003900	910015 000	10 00015 000	33 00047 000	30	8	8	2,5	8		1,5
В	ГИС используются малогабаритные оксидно-полупрово						одни					

2.1.11. Параметры конденсаторов К10-9

ковые конденсаторы K53-15 и K53-16, рассчитанные на температуры –60...85 °C и рабочее напряжение до 30 В. Различие между K53-15 и K53-16 в конструкции выводов (рис. 2.1.21). Конденсатор K15-15 имеет шариковые выводы и может использоваться для автоматизированного монтажа (рис. 2.1.21, *a*). Конденсатор K53-16 имеет гибкие выводы и монтируется на плату с помощью проволочного монтажа. Параметры конденсаторов K53-15 приведены в табл. 2.1.12, для K53-16 – в табл. 2.1.13.

Номинальное	Номинальная емкость, мкФ	Габарити	Габаритные размеры, мм					
напряжение, В		L	В	Н	A	более		
	2,2;3,3	2,5	1		2.2	0,15		
3	4,7; 6,7	5.0	4	2	2,5	0,25		
	10; 15	5,0	8	2	5 5	0,65		
	22; 33	10,0	0		5,5	1,5		
	1,5; 2,2	2,5	4		2.3	0,15		
6.2	3,3; 4,7	5.0	4	2	2,5	0,25		
0,5	6,8	5,0	0	2	5 5	0,65		
	10; 15	10,0	0		5,5	1,5		
10	1,0; 1,5	2,5	4	2	2.2	0,65		
	2,2; 3,3	5,0	4	2	2,5	1,5		
	0,68; 1,0	2,5	4		2,3	0,15		
16	1,5; 2,2	5.0	4	2		0,25		
10	3,3; 4,7		0	2		0,65		
	6,8; 10	10,0	8		5,5	1,5		
	0,47;0,68	2,5	4		2.2	0,15		
20	1,0; 1,5	5.0		2	2,3	0,25		
20	2,2; 3,3	5,0	0	2	5.5	0,65		
	4,7; 6,8	10,0	8		5,5	1,5		
	0,1; 0,15; 0,22	2,5		1,6	2.2	0,12		
	0,68; 1,0	5.0	4		2,3	0,25		
30	1,5; 2,2	5,0		2	5.5	0,65		
	3,3; 4,7	10,0	0	2	2,2	1,5		
	0,33; 0,47	2,5	8		2,3	0,15		

2.1.12. Параметры конденсаторов К53-15

2.1.13. Параметры конденсаторов К53-16

Номинальное	Номинальная	Габаритные раз	Масса, г, не		
напряжение, В	емкость, мкФ	L _{max}	$B_{\rm max}$	H _{max}	более
	1,5; 2,2	1,9	3,4	3,4	0,05
1,6	4,7	2,3	3,7	1,6	0,075
	6,8; 10	2,3	5,0	1,6	0,1
	1,0	1,9	3,4	1,2	0,05
3	3,3	2,3	3,7	1,6	0,075
	4,7	2,3	5,0	1,6	0,1
4	2,2	2,3	3,7	1,6	0,075
4	3,3	2,3	5,0	1,6	0,1
	0,68	1,9	3,4	1,2	0,05
6,3	1,5	2,3	3,7	1,6	0,075
	2,2	2,3	5,0	1,6	0,1
	0,47	1,9	3,4	1,2	0,05
10	1,0	2,3	3,7	1,6	0,075
	1,5	2,3	5,0	1,6	0,1
	0,33	1,9	3,4	1,2	0,05
16	0,68	2,3	3,7	1,6	0,075
	1,0	2,3	5,0	1,6	0,01
20	0,22	1,9	3,4	1,2	0,05

	0,47	2,3	3,7	1,6	0,075
	0,68	2,3	5,0	1,6	0,1
	0,01; 0,015			1,2	
	0,022; 0,033				
	0,047	1,9	3,4		0,05
30	0,1				
	0,15				
	0,22; 0,33	2,3	3,7	1,6	0,075
	0,47	2,3	5,0	1,6	0,1



Рис. 2.1.21. Конструкции электролитических конденсаторов:

а – конденсаторы К53-15; б – конденсаторы К53-16

Конструкции пассивных элементов (резисторов, конденсаторов) и активных (пассивных) компонентов не исчерпываются приведенными выше типами, типоразмерами и выходными параметрами. Спектр элементов и компонентов постоянно расширяется, что следует иметь ввиду и не ограничиваться только приведенным рядом.

2.2. ХАРАКТЕРИСТИКА ТЕХНОЛОГИЧЕСКИХ ПРОЦЕССОВ ИЗГОТОВЛЕНИЯ ИМС

При выборе конструкции ИМС уже необходимо определиться с типом технологического процесса. В одних случаях конструкция выбирается исходя из имеющейся на предприятии технологии. Например, есть участок тонкопленочных гибридных ИМС. В других случаях рассчитывают на изготовление ИМС в условиях специализированного предприятия с освоенными техпроцессами изготовления полупроводниковых ИМС. В любом из этих случаев должны быть известны основные технологические операции, возможный маршрут изготовления.

В данном случае приведены несколько типовых технологических процессов ИМС на полупроводниковых материалах, процессов изготовления гибридных ИМС.

2.2.1. Технологический маршрут изготовления ИМС на биполярных транзисторах (изоляция *p*-*n*-переходами)

Планарно-эпитаксиальный процесс является наиболее употребительным, хорошо освоенным и используется для изготовления интегральных полупроводниковых микросхем малой и средней степени интеграции. На рис. 2.2.1 приведена последовательность выполнения биполярного транзистора с изоляцией *p*–*n*-переходами.

Структура этого транзистора приведена на рис. 2.1.6 и для ее выполнения требуется наибольшее число операций и переходов. Менее сложные элементы (резисторы, емкости и др.) могут создаваться в рамках этого наиболее полного технологического процесса путем исключения для этих элементов каких-либо операций или изменения топологии на фотошаблоне.

Первым этапом технологии является подготовка подложки. Обычно это пластина кремния КДБ 10/0,1 с ориентацией (111). Рабочая поверхность шлифуется, полируется до 14-го класса чистоты, предусматривается стравливание нарушенного слоя. Чаще пластины с такой подготовкой являются покупными компонентами.

На предприятии-изготовителе ИМС производится очистка и окисление рабочей поверхности, создаваемый оксидный слой имеет толщину порядка 1,0 мкм. Эта операция включена в первый этап техпроцесса.



Рис. 2.2.1. Последовательность выполнения ИМС на базе биполярного транзистора (планарно-эпитаксиальная технология)

Ко второму этапу отнесена фотолитография-1, в рамках которой за счет материала оксидного слоя создается высокотемпературная маска с топологией, соответствующей скрытому подколлекторному слою. Фотолитография включает нанесение фоторезиста, например ФП-383, его сушку при 90...120 °C; далее производится совмещение фотошаблона и экспонирование слоя фоторезиста в потоке ультрафиолетового света. Последующее проявление в данном случае растворяет с большей скоростью засвеченный участок фоторезиста и тем самым открывает площадь, отведенную под подколлекторный слой. Дубление представляет нагрев пластины до 120...150 °C, выдержку 40 мин для дополнительной полимеризации уже сформированной маски и для увеличения ее кислотостойкости. В последующих литографиях приведенная информация подразумевается, но не указана.

Третий этап технологии – диффузия в приповерхностный слой донорной примеси, изменение за счет этого проводимости с дырочной на электронную. Поскольку в последующем используются неоднократные нагревы до высоких температур, то существует опасность при этом нежелательного расширения по глубине подколлекторного слоя. По этой причине в качестве примеси выбирается донор с малым коэффициентом диффузии. Чаще для этого используют мышьяк.

Четвертая группа операций связана с созданием эпитаксиального слоя. Для описываемого процесса получают слой с электронной проводимостью (*n*-эпитаксиальный слой), толщина его находится в пределах нескольких микрометров. Температура эпитаксиального наращивания находится в районе 1200...1300 °C. При этом примесь из подколлекторного слоя диффундирует в эпитаксиальный слой.

После эпитаксии производится окисление и проводится вторая фотолитография для создания на поверхности пластины окон в оксиде кремния, соответствующих конфигурации будущего разделительного (электрически изолирующего) слоя *р*-типа (пятая группа операций).

Разделительная диффузия проводится на всю глубину эпитаксиального слоя, сопровождается диффузией в боковые стороны. На слой электрической изоляции отводится до тридцати процентов площади пластины. Этим шестым этапом завершается процесс получения изолированных областей под каждый из элементов электрической схемы.

Фотолитография-3 с предварительным удалением предыдущей маски и последующим окислением необходима как седьмой этап для вскрытия в пленке оксида окон под базовую диффузию.

Базовая диффузия (восьмая группа операций) связана с внедрением акцепторной примеси, обычно бора, и необходима для создания области базы, проводится при температурах 1260...1270 °С в газовой среде.

Далее производится удаление с поверхности уже существующей маски и последующее окисление. В созданной пленке оксида кремния вскрываются окна под области эмиттера и коллектора. В схеме техпроцесса это обозначено как девятая группа операций – литография-4.

Десятый блок операций включает диффузию примеси *n*-типа (фосфор), которая проводится при температурах 1260...1270 °C таким образом, чтобы между границами области эмиттера и базы по глубине достигался заданный размер. Эта величина и определяет коэффициент усиления. Коллекторная область по глубине соответствует эмиттерной, но это не критично, поскольку назначением области является дополнительное легирование приповерхностного слоя под коллекторным контактом для уменьшения переходного сопротивления (устранения возможности возникновения диода Шоттке).

В одиннадцатую группу операций включены удаление маски от предыдущих операций, окисление и литография-5 для вскрытия окон под контакты к областям эмиттера, базы и коллектора.

В двенадцатый блок операций включена только металлизация поверхности алюминием, в процессе которой создаются контакты к эмиттерной, базовой и коллекторной областям. Обычно металлизация поверхности проводится напылением в вакууме из резистивного испарителя.

Последующий блок операций содержит фотолитографию-6, в результате которой формируется межэлементная металлическая разводка. Для уменьшения переходного сопротивления на контактах проводится также отжиг пластин (вжигание) при температурах 240...245 °C. Кроме того возможно создание защитного слоя поверх металлической разводки.

В результате выполнения приведенных выше блоков операций в пластине кремния по сути заканчивается создание микросхемы. Последующие контроль на функционирование, разрезка пластины на кристаллы, монтаж кристаллов в корпус, герметизация, маркировка и упаковка мало отличаются во всех рассматриваемых процессах и в данном случае не показаны.

2.2.2. Технологический маршрут изготовления ИМС на полевых транзисторах

Полупроводниковые элементы на полевых транзисторах (рис. 2.1.12, 2.1.13) не требуют электрической изоляции и в этой связи технологический процесс содержит меньшее число операций.

В качестве примера ниже приведен технологический процесс ИМС, выполняемых на базе МДПтранзисторов *n*-*p*-*n*-типа с индуцированным каналом (рис. 2.1.12, *a*).

Последовательность выполнения операций и связанные с этим структурные изменения в поперечных разрезах подложки показаны на рис. 2.2.2.



Рис. 2.2.2. Последовательность операций изготовления ИМС на базе МДП-транзисторов *n*-*p*-*n*-типа с индуцированным каналом

Используется подложка кремния *p*-типа диаметром от 60 до 250 мм. После очистки и последующего окисления выполняется фотолитография (первое маскирование) с травлением, открывающим всю площадь будущего элемента.

Далее осуществляется второе окисление до толщины 0,1...0,3 мкм в площади элемента. На созданном оксиде производится вторая литография, в процессе которой над затвором оксид сохраняется, площадь над будущими областями стока и истока от оксида освобождается.

После соответствующей подготовки производится диффузия бора, создаются тем самым области стокаистока. Температура процесса 1000...1100 °C, в качестве источника бора может использоваться диборан B₂H₆ или галогениды бора BCl₃ и BBr₃. В случае использования галогенидов ведут окислительную диффузию для устранения эрозии поверхности. При этом в газовую смесь добавляют кислород и на поверхности кремния образуется слой SiO₂B₂O₃. Из этого слоя и производится загонка примеси, что позволяет более точно регулировать необходимый профиль концентрации носителей на заданной глубине.

Третья фотолитография проводится для вскрытия окон в диэлектрике над областью затвора с целью последующего прецизионного окисления для создания диэлектрического оксидного слоя толщиной порядка 0,02 мкм.

В дальнейшем выполняется четвертая литография для вскрытия окон под омические контакты стока–истока, производится напыление слоя алюминия по всей площади и последующая пятая литография с целью получения топологии межэлементных соединений и контактных площадок.

Основные обрабатывающие процессы заканчиваются напылением или осаждением защитного слоя (пассивация).

2.2.3. Технологический маршрут изготовления ИМС на биполярных и полевых структурах

Приводимая (рис. 2.2.3) последовательность выполнения ИМС наиболее рационально решает вопросы совмещения в едином цикле биполярных и полевых транзисторов.

В качестве исходного материала (подложки) выбирается обычно низкоомный (1...3 Ом · см) кремний с ориентацией (111), используемой чаще для биполярных транзисторов. При расчетах МДП-транзисторов в этом случае следует использовать экспериментальные данные, поскольку приводимые в литературе данные относятся к ориентации (100).

Элементы выполняются в карманах с диэлектрической изоляцией. Такие "карманы" выполняются в первых группах операций, включающих окисление, фотолитографию-1 для вскрытия окон в оксиде кремния, травление разделительных канавок глубиной 28...30 мкм.

После удаления оксидной маски в рамках третьего блока операций осуществляется ионная имплантация сурьмы на глубину порядка 0,2...0,3 мкм для получения скрытого подколлекторного n^+ -слоя. Следом за окислением рельефного слоя пластины производят наращивание слоя поликристаллического кремния толщиной до 200...300 мкм (четвертая группа операций).

Шлифование пластины в дальнейшем ведется на такую глубину, чтобы образовались разделенные диэлектриком области для будущих элементов (пятая группа операций).

При последующем окислении и фотолитографии-2 вскрываются окна в местах областей стока, истока и базы. На этом этапе ионной имплантацией бора создают на глубину несколько десятых микрона указанные области. Необходимость в использовании имплантации связана с тем, что при этом формируется длина канала МДП-транзисторов и соответственно необходима более высокая точность. Шестой этап заканчивается удалением оксидной маски.

Следующий (седьмой) блок операций включает окисление, литографию-3 для вскрытия окон под эмиттер, ионную имплантацию примеси *n*-типа (фосфор). При необходимости выполнения встроенного канала в полевых транзисторах операции повторяются, но используется примесь *p*-типа (бор).

На восьмом этапе выполняется подзатворный диэлектрик МДП-транзисторов, что связано с необходимостью удаления оксида над областью канала (фотолитография-4) и прецизионным окислением поверхности над каналом с образованием качественного слоя оксида толщиной 0,02 мкм.



Рис. 2.2.3. Последовательность изготовления ИМС с биполярными и полевыми транзисторами:

1 – подложка; 2 – оксидный слой; 3 – разделительные канавки

Следующий блок операций (девятый) включает вскрытие окон под контакты ко всем областям (фотолитография-5) и напыление сплошного слоя алюминия толщиной порядка 1,0 мкм.

Заключительный этап работы с пластиной – фотолитография-6, при этом формируется топология межэлементных соединений и контактных площадок (десятый блок операций).

2.2.4. Технологический маршрут изготовления тонкопленочных гибридных микросхем (ГИМС)

Технология содержит ряд операций выполнения тонкопленочных пассивных элементов (резисторы, конденсаторы, индуктивные катушки и др.) методами нанесения материала на поверхность неактивной подложки.

Активные составляющие выполнены в виде компонентов, изготовленных по технологии полупроводниковых ИМС и после создания пассивной части микросхемы производится их монтаж на поверхность подложки.

Основные этапы выполнения пленочных элементов (резисторов, конденсаторов) гибридных тонкопленочных микросхем приведены на рис. 2.2.4.

Используемые подложки – стекло, керамика, ситалл, например CT50-1 с односторонней рабочей поверхностью. Их очистка включает обезжиривание изопропиловым спиртом, трихлорэтиленом, промывка деионизованной водой, сушка центрифугой.

На первом этапе выполняют пленочные резисторы. Для этого производят напыление слоя выбранного резистивного материала с требующимся для лучшей адгезии подслоем. Далее первой литографией формируется топология резисторов: центрифугой наносится фоторезист; после сушки поверхность экспонируется через фотошаблон в ультрафиолетовом световом потоке; при последующей химической обработке сохраняются участки, прикрывающие площадь с конфигурацией будущих резисторов; последующее дубление окончательно формирует кислотостойкую маску; пленка, не закрытая маской, удаляется при травлении и тем самым формируется топология резисторов; заканчивается этот блок операций удалением маски с поверхности тела резисторов.

Второй блок операций включает изготовление межэлементной разводки, нижних обкладок конденсаторов и контактных площадок. На поверхность подложки напылением наносится слой алюминия с подслоем хрома. В этом слое и формируются указанные элементы второй литографией.



Рис. 2.2.4. Технологический маршрут тонкопленочных элементов гибридной ИМС

На третьем этапе напылением через свободную маску создается качественный диэлектрик. Применение свободной маски оправдано тем, что в этом случае точность конфигурации не является критичной.

В противоположность этому верхние обкладки после напыления сплошного слоя алюминия выполняют третьей фотолитографией (четвертый блок операций). Далее производится осаждение защитного слоя SiO₂– Al₂O₃ в реакторах из газовой фазы (пятый этап).

На шестом этапе четвертой литографией вскрываются окна в местах контактных площадок и производится их наращивание напылением.

2.2.5. Технологический маршрут изготовления толстопленочных ИМС

Толстопленочная технология привлекательна с одной стороны кажущейся простотой, несложным оборудованием и возможностью налаживания рентабельного производства для небольших партий ИМС. С другой стороны физико-химические процессы в технологии столь сложны, трудно контролируемы, что получение однозначных выходных параметров проблематично. Практически процесс строится таким образом, чтобы была возможность подгонки номинальных значений элементов.

Последовательность изготовления ИМС с толстопленочными резисторами и конденсаторами для двух несколько различающихся маршрутов (I и II) показана на рис. 2.2.5.

В качестве подложек используются керамические пластины различного состава с односторонней полировкой – M7, 22XC и др.

Предварительной подготовкой является изготовление трафаретов на каждый из слоев (I вариант). В варианте II – подготовка фотошаблонов и трафаретов.

Первый блок операций (вариант I) включает нанесение пасты в соответствии с конфигурацией проводников, нижних обкладок конденсаторов, контактных площадок. В этом же блоке операций

производится сушка нанесенного слоя и обжиг при температурах 1100...1150 °C. Результатом будет выполнение части металлической межэлементной разводки и контактных площадок.



Рис. 2.2.5. Технологический маршрут изготовления толстопленочных пассивных элементов ИМС

В случае использования фотолитографии (вариант II) на поверхность подложки наносится сплошной слой проводящей пасты с фоторезистом, сушка повышает чувствительность фоторезиста. Далее производится экспонирование слоя через фотошаблон, при проявлении экспонированного слоя формируется топология металлической разводки, нижних обкладок конденсаторов, контактных площадок. Окончательно свойства проводников формируются при обжиге. Точность в этом варианте достигается более высокая.

Второй блок операций включает выполнение слоя диэлектрика для конденсаторов и может быть одинаковым для обоих вариантов: печать через трафарет (шелкография), сушка, обжиг при 1000...1100 °C. Точность выполнения конфигурации этого слоя существенной роли не играет и литография может не применяться.

В третьем блоке операций формируются верхние обкладки конденсаторов, точность выполнения которых существенно влияет на выходной параметр. По варианту I они наносятся трафаретной печатью с последующей сушкой и обжигом. Во II варианте площадь обкладки предусматривается несколько больших размеров и дополнительно может применяться фотолитография для более точного выполнения конфигурации.

На четвертом этапе выполняются резисторы. В отличие от тонкопленочных технологий резисторы наносятся поверх контактных площадок. Такая конструкция определяется в основном низкой температурой обжига резистивного слоя – порядка 900 °C. В этом же блоке операций может производиться фотолитография для увеличения точности конфигурации (II вариант). Однако в обоих случаях предусматривается подгонка номинальных значений резисторов, выполняемая после лужения контактных площадок.

Окончательными операциями являются установка компонентов, выполнение защиты, производится также контроль и испытание.

Приведенные выше схемы технологических процессов являются лишь общим примером. Реальный технологический маршрут в рамках показанных технологий определяется спроектированной структурой элементов и компонентов. Он будет отличаться в той или иной степени. Например, в случае планирования диэлектрической изоляции биполярных структур вместо блока операций по созданию разделительной диффузии встречно включенным *p*–*n*-переходом будет встраиваться блок операций выполнения диэлектрической изоляции (может предусматриваться различная конструкция изоляции или тип).

2.3. ВЫБОР КОНСТРУКЦИИ ИМС И ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ

Конструкцию ИМС определяют исходя из ряда разноплановых исходных данных, к наиболее важным среди них относятся следующие.

1. Физические возможности выполнения заданных функций в одном из вариантов известных конструкций (пленочные, полупроводниковые, гибридные): имеется в виду реализация номинальных значений элементов электрической схемы в каком-либо из вариантов конструкций.

2. Технологические возможности: имеются освоенные технологические процессы, есть возможность размещения заказа на предприятиях с теми или иными техпроцессами и т.д.

3. Экономическая целесообразность: нужна достаточно большая партия изделий для полупроводниковых ИМС, наличие элементной базы и ее стоимость для гибридных ИМС и др.

4. Совместимость с общей конструкцией конечной продукции.

Во всех случаях находится компромиссный вариант структуры изделия и конструкции разрабатываемого узла из традиционно сложившейся цепочки: печатный узел на плате с дискретными элементами, с полупроводниковыми ИМС общего назначения, со специально разрабатываемыми микросборками или полузаказными полупроводниковыми ИМС.

В первую очередь рассматривается вариант разработки полупроводниковой ИМС, имеющей меньшие габариты, энергопотребление, большую надежность и компактность. При этом следует учитывать, что специализированные предприятия выполняют практически любую партию величиной более количества ИМС на одной пластине.

В случае определенных затруднений с разработкой и производством полупроводниковой ИМС рассматриваются варианты разработки пленочной микросхемы, а в случае, если в электрической схеме имеются активные элементы (транзисторы, диоды), принимается вариант разработки гибридной тонко- или толстопленочной ИМС.

Выбор конструкции ИМС тесно связан с технологией изготовления, а потому должен производиться с учетом анализа различных технологических решений.

3. РАСЧЕТ АКТИВНЫХ ЭЛЕМЕНТОВ ИМС

К активным элементам относят обычно транзисторы и диоды, выполняемые по полупроводниковой или пленочной технологии.

Менее распространены пленочные транзисторы, поскольку существующие и широко используемые технологии не позволяют получать устойчивые выходные параметры. Современный достигнутый уровень пленочной технологии (например, молекулярно-лучевая эпитаксия и др.) этот недостаток устраняет. Но эти технологии еще не являются массовыми.

К полупроводниковым активным элементам следует отнести биполярные и полевые транзисторы, а также диоды, выполняемые на их основе.

Биполярные транзисторы имеют высокое быстродействие, коэффициент усиления может достигать 6 · 10³ (супербета-транзистор). Их меньшее распространение связано с более сложной конструкцией и технологией, большими габаритами.

Широкое распространение нашли в настоящее время полевые транзисторы из-за простой конструкции, менее сложной технологии и высокой востребованности в отношении их функциональных свойств (приборы и устройства с цифровой обработкой сигнала). На полевых транзисторах достигнуты рекордно малые размеры, реализовано множество устройств высокой степени интеграции.

Корректный (полный) расчет транзисторов достаточно сложен и трудоемок, не гарантирует необходимой точности. Ввиду этого чаще производится упрощенный расчет и последующие экспериментальные уточнения. При этом пользуются обычно накапливаемым банком данных о топологиях, с помощью которого выбирается подходящая топология для конкретного случая. Обычно вносимые в банк топологии ранее реализовывались, экспериментально проверялись и уточнялись. В большей степени приведенное выше относится к биполярным транзисторам.

Несмотря на некоторые различия расчетов биполярных и полевых транзисторов, есть много общего, что связано с наличием определенных диффузионных слоев и переходов, непосредственно образующих эти интегральные элементы.
Для полной характеристики электрических параметров слоев и переходов необходимо иметь информацию о толщине пространственных зарядов p-n-переходов Δd , удельную емкость C_0 и ее зависимость от напряжения, удельные сопротивления слоев R_S , тепловые токи I_0 и разброс всех этих величин. Эти характеристики или методики расчетов приводятся ниже при описании расчетов конкретных структур.

3.1. РАСЧЕТ БИПОЛЯРНЫХ ТРАНЗИСТОРОВ

Проектирование биполярных транзисторов связано с расчетом коэффициента усиления (передачи) тока и его температурного разброса, сопротивления базы и тела коллектора, емкости эмиттерного и коллекторного переходов, паразитной емкости изоляции, напряжения пробоя коллекторного перехода и участка эмиттер–коллектор, расчета максимального рабочего тока, граничных частот ω_{α} и ω_{B} .

При расчетах параметров элементов используются уравнения Пуассона, непрерывности, переноса носителей, распределения концентрации примесей.

Основные электрические константы и параметры наиболее часто используемых материалов приведены в табл. 3.1.1.

Наибольшее число диффузионных слоев требуется при изготовлении дискретных биполярных транзисторов. Структура такого транзистора приведена на рис. 3.1.1. Основными топологическими параметрами для него являются глубина залегания эмиттера d_3 , распространение по глубине коллекторного перехода d_k ; толщина эпитаксиального слоя d_3 ; ширина металлургической базы ω_0 , ширина собственной базы ω ; длина эмиттера L(слои распределения собственных зарядов показаны на рисунке штриховыми линиями).

3.1.1. Электрические константы и параметры некоторых материалов

№ п/п	Константы и параметры	Значения
1	Элементарный заряд q, Кл	$1,6 \cdot 10^{-19}$
2	Постоянная Больцмана k, Дж/°С	$1,37 \cdot 10^{-23}$
3	Диэлектрическая проницаемость вакуума ε_0 , Φ /см	$8,85 \cdot 10^{-14}$
4	Магнитная проницаемость вакуума μ ₀ , Гн/см	$4\pi \cdot 10^{-9}$
5	Ширина запрещенной зоны кремния, В:	
	при $T = 0$ К, φ_{30}	1,21
	при <i>T</i> = 300 К, φ ₃	1,12
6	Собственная концентрация n_i , см ⁻³	$1,5 \cdot 10^{10}$
7	Диэлектрическая проницаемость ε	
	при $T = 300$ K, относительные единицы:	
	кремний Si	11,7
	оксид кремния SiO ₂	3,9
	монооксид кремния SiO	56
	нитрид кремния Si ₃ N4	7,5
	оксид алюминия Al ₂ O ₃	89



Рис. 3.1.1. Структура-дискретного-биполярного-транзистора¶

При расчетах можно ориентироваться на примерное результирующее (сплошные линии) распределение примесей по глубине и распределение примесей при базовой и эмиттерной диффузиях, приведенные на рис. 3.1.2.



-

Показанные на рис. 3.1.2 величины N_{S_3} , N_{S_6} – поверхностные концентрации примесей соответственно при эмиттерной и коллекторной диффузиях; N_{κ} – концентрация примесей в коллекторной области; толщины пространственных зарядов обозначены: Δd_{3n} – со стороны эмиттера, Δd_{3p} – в базовой области у эмиттера, Δd_{n3} – в базовой области у коллектора, Δd_{kn} – в коллекторной области на границе с базовой.

Распределение примесей определяется по выражению:

 $N(x) = N_a - N_{\pi} = N_{S_3} \operatorname{erfc} (x / d_{0_3}) + N_{S_6} \exp [-(x / d_{0_6})^2] - N_{\kappa}$. (3.1.1a) Здесь d_{0_3} , d_{0_6} являются постоянными, которые могут определяться с учетом заданных параметров d_3 , d_{κ} , N_{S_3} , N_{κ} .

Величина d_0 определяется как $d_0 = \sqrt{Dt}$ (D – коэффициент диффузии; t – время).

Приведенное на рис. 3.1.2 распределение | N(x) | соответствует данным $N_{S_9} = 5 \cdot 10^{20} \text{ см}^{-3}$; $N_{S_6} = 5 \cdot 10^{18} \text{ см}^{-3}$, $d_9 = 1,7$ мкм; $d_{\kappa} = 2,4$ мкм; $d_{09} = 0,683$ мкм; $d_{06} = 0,964$ мкм.

Результирующее распределение в соответствии с (3.1.1а) можно с небольшой погрешностью представить в виде

$$N(x) = -N_{S_{9}} \exp[-(x/d_{0_{9}}^{2})] + N_{S_{6}} \exp[-(x/d_{0_{6}})^{2}] - N_{\kappa}. \quad (3.1.16)$$

Из соотношения (3.1.1б) определяются

$$d_{05} \approx d_{\kappa} \left[\ln \left(N_{S5} / N_{\kappa} \right) \right]^{-1/2};$$
 (3.1.2a)

$$d_{0_3} \approx d_9 [(N_{S_3} / N_1)]^{-1/2},$$
 (3.1.26)

здесь величина N_1 определяется по $N_1 = N_{S0} \exp[-(d_3/d_{00})^2] - N_{\kappa}$.

При описании выражением (3.1.2) величины $d_{0_3} = 0,612$ мкм, $d_{0_6} = 0,964$ мкм.

Возможно использование приближенной зависимости в виде обыкновенной экспоненциальной функции

$$N(x) = N_0 \exp(-x/d_0).$$
 (3.1.3)

При этом погрешность аппроксимации в большинстве не превышает 50 %.

Удельная барьерная емкость *p*-*n*-перехода определяется как

Электрофизические параметры полупроводниковой структуры (рис. 3.1.1) включают ряд параметров слоев и переходов, а также другие характеристики. Необходимо знать толщины слоев пространственных зарядов p-*n*-переходов Δd , удельную емкость C_0 и ее зависимость от напряжения, удельное сопротивление слоев R_s , тепловые токи I_0 , необходимо также знать разброс значений перечисленных параметров.

$$C_0 = \varepsilon_{\rm n} \varepsilon_0 / \Delta d \tag{3.1.4a}$$

или в другом варианте

$$C_0(U) = C_0(0) / (1 - U/\Delta \varphi_0)^{1/n}, \qquad (3.1.46)$$

где ε_n – относительная диэлектрическая проницаемость полупроводника; ε_0 – абсолютная диэлектрическая проницаемость вакуума; *U* – напряжение на переходе; $\Delta \varphi_0$ – контактная разность потенциалов; $C_0(0)$ – удельная барьерная емкость при $U_0 = 0$; *n* – постоянная величина.

Для ступенчатого перехода выбирается n = 2, в случае плавного перехода с линейным распределением концентрации примесей в слое пространственного заряда n = 3. При реальном переходе 2 < n < 3.

Величина Δφ₀ определяется выражением

$$\Delta \varphi_0 = \varphi_{\rm T} \ln \left[\left| N \left(d - \Delta d_{p0} \right) N \left(d + \Delta d_{n0} \right) \right| / n_i^2 \right], \tag{3.1.5}$$

где d – глубина залегания перехода; Δd_{n0} , Δd_{p0} – толщины слоев пространственного заряда при напряжении U = 0; $\varphi_{T} = kT / q$ – температурный потенциал (k – постоянная Больцмана; T – температура, K), значение его при T = 300К соответствует 0,026 В; n_i – собственная концентрация. Величина $\Delta \varphi_0$ для эмиттерного перехода 0,78...0,82, для коллекторного – 0,6...0,7.

Поскольку в (3.1.4б) барьерная емкость обращается в бесконечность при $U = \Delta \varphi_0$, то завышают $\Delta \varphi_0$ или применяют полуэмпирическую формулу (3.1.6):

$$C_0(U) = \frac{C_0(0)}{\left[\left(1 - U/\Delta\phi_0\right)^2 + b\right]^{1/2n}} \left\{ 1 + \frac{b}{(n-1)\left[\left(1 - U/\Delta\phi_0\right)^2 + b\right]} \right\}, \quad (3.1.6a)$$

где *b* << 1 – постоянная.

Из выражения (3.1.6) следует максимальная барьерная емкость при $U = \Delta \phi_0$:

$$C_{0\max}(\Delta\varphi_0) = n C_0(0) / [(n-1)b^{1/2n}].$$
 (3.1.66)

Если $U > \Delta \varphi_0$, то барьерной емкостью можно пренебречь. Для малого прямого и обратного напряжений на переходе формулы (3.1.6а) и (3.1.6б) дают близкие значения барьерной емкости.

Наиболее сложным является вычисление коэффициента *n* при решении уравнения Пуассона для каждого конкретного перехода. В этой связи на практике чаще пользуются номограммами Лоуренса–Уорнера, которые построены на основе численного решения уравнений (рис. 3.1.3).



С помощью монограмм можно определить толщины слоев пространственных зарядов и удельные емкости переходов при различных напряжениях смещения.

Напряжение пробоя *p*-*n*-перехода можно определить с помощью других номограмм Лоуренса-Уорнера (рис. 3.1.4), полученных из решения уравнения Пуассона.



Рис. 3.1.4. Номограмма Лоуренса-Уорнера для определения напряжения пробоя плавного *p*-*n*-перехода

Кривые построены для плоского перехода в диапазоне $10^{-5} \le U_n$ / $N_{ucx} \le 10^{-2}$ В · см². При наличии искривлений перехода увеличивается напряженность поля в этих местах и полученные по номограмме значения будут занижены. Однако для оценочных расчетов при d = 2...10 мкм и $N_{\text{исх}} \ge 10^{16}$ см⁻³ полученное по номограмме напряжение пробоя $U_{\text{пр}}$ оказывается достаточным. Типичные напряжения пробоя для эмиттерного перехода – 6...9 В, для коллекторного – 10...90 В, для изолирующего перехода – 15...100 В.

Удельное сопротивление слоев при известных удельном сопротивлении ρ (или проводимости σ) и толщине области d_0 определяется выражением

$$R_{S} = \rho / d_{0} = 1 / (\sigma d_{0}). \tag{3.1.7}$$

В случае неизвестного удельного сопротивления ρ (или проводимости σ) необходимо использовать дополнительные расчетные соотношения или номограммы, связывающие параметры диффузионного процесса с электрофизическими характеристиками материала подложки. Изменение параметров диффузионного процесса в достаточно больших пределах меняет удельное поверхностное сопротивление поверхностных слоев: базовый слой – 100...300 Ом/□ (при ограничении эмиттерным слоем – 5...20 кОм/□), скрытый подколлекторный *n*⁺-слой – 5...15 Ом/□, эмиттерный – 2...5 Ом/□.

Базовый слой. Удельное сопротивление его может находиться через определение удельной проводимости как

$$G_{S} = q \int_{0}^{d_{x}} \mu_{p}(N_{a})N_{a}(x)dx, \quad (3.1.8)$$

µ_p (N_a) – зависимость подвижности дырок от концентрации акцепторной примеси; $N_a(x)$ – зависимость подвижности от координаты.

Приведенная на рис. 3.1.5 зависимость подвижности носителей $\mu_p(N_a)$ от концентрации линейна для базовой *p*-области в пределах концентраций акцепторов $10^{15} \le N_a \le 10^{18}$ см⁻³. В логарифмическом виде она запишется от концентрации примесей в

$$\ln \mu_p \approx \ln K + m \ln N_a , \qquad (3.1.9)$$

где μ_p – подвижность дырок, см²/(B · c); N_a – концентрация акцепторов, см⁻³; *K* и *m* – постоянные величины.

Из приведенного в (3.1.9) зависимость подвижности от концентрации выразится

$$\mu_p = K N_a^m \,. \tag{3.1.10}$$

Если произвести подстановку (3.1.10) в (3.1.8) с учетом (3.1.1) при условии $N_{ap} >> N_{\kappa}$, то получается выражение

$$G_{S} = qKN_{S<}^{m+1} \int_{0}^{d_{K}} \exp[-(m+1)(x/d_{06})^{2}] dx. \qquad (3.1.11)$$

Интеграл в выражении (3.1.11) не имеет аналитического решения и для интегрирования следует заменить пределы (d_{κ} на ∞).



Рис. 3.1.5. Зависимость

подвижности носителей

$$G_{S} = (qKd_{06}N_{S6}^{m+1} \cdot 2)\sqrt{\pi/(m+1)}.$$
 (3.1.12a)

С учетом выведенного выражения для удельной проводимости (3.1.12) удельное сопротивление слоя

$$R_{S} = \left[\frac{2}{9qKd_{06}N_{S6}^{m+1}}\right]/\sqrt{(m+1)/\pi}.$$
(3.1.126)

Удельное сопротивление слоя можно получить также из номограмм Ирвина [3, с. 35]. По этим номограммам можно производить расчет удельного сопротивления для базового слоя, ограниченного эмиттерным слоем, однако в этом случае получается несколько заниженный результат. В этом смысле предпочтительней аналитический расчет, приведенный в [4, с. 123-125].

Тепловые токи *р*-*n*-переходов и подсчет разброса параметров слоев показаны в [3, с. 125–129].

3.1.1. Проектирование интегральных биполярных транзисторов в составе ИМС

Наиболее часто используются БТ транзисторы *п-р-п*-типа. Конструктивным их отличием от дискретных является вывод электродов на одну сторону и наличие изолирующего *p*-*n*-перехода (рис. 2.1.2 и 2.1.6). Именно эти отличия обусловливают появление паразитного *п-р-п*-транзистора за счет коллекторного *р-п*-перехода самого транзистора и изолирующего *р*-*n*-перехода, а также увеличение сопротивления тела коллектора.

Необходимость минимизировать работу паразитного транзистора диктует установление минимального потенциала в схеме на области *p*-типа, а также введение скрытого n^+ -слоя для устранения ответвления коллекторного тока на подложку (при наличии идеального $n-n^+$ -перехода $\alpha_p = 0$).

Сопротивление тела коллектора определяет быстродействие БТ и падение напряжения на нем в насышенном состоянии

$$U_{\rm oct} = \varphi_{\rm T} \ln \frac{\alpha_I (1 - 1/S)}{1 + B (1 - \alpha_I)/S} + I_{\rm K.H} r_{\rm K.K}, \qquad (3.1.13)$$

где S = BI₆ / I_{к. н} – степень насыщения транзистора; I₆ и I_{к. н} – его базовый и коллекторный токи. Для уменьшения сопротивления тела коллектора $r_{\kappa,\kappa}$ вводится скрытый n^+ -слой.

Расчет r_{к.к} ведется после разбивки коллекторной области на простые конфигурации (рис. 3.1.6) с последующим суммированием результатов расчета по каждому участку. Каждый из участков в плане выглядит как прямоугольник или прямая трапецеидальная призма.

Сопротивление выражается через рассеиваемую мощность

$$r_0 I_0^2 = \int_0^l I^2(x) dr_0, \qquad (3.1.14)$$

 I_0 – полный протекающий где ток, через рассматриваемый элемент; I(x) – ток, протекающий через нормальную плоскость элемента с координатой x; dr_0 – сопротивление элемента длиной *dx*.

слоем



Напряжение пробоя необходимо просчитывать и в связи с еще одним возможным механизмом пробоя, связанным с увеличением α из-за лавинного умножения носителей в коллекторном переходе при определенных условиях (включение по схеме с общим эмиттером, $\alpha = 1$, т.е. $B = \infty$). Пробой будет происходить при

$$U_B = U_{\text{пр.к}} / \sqrt[n]{1+B}, \qquad (3.1.15)$$

где *U*_{пр. к} – напряжение пробоя коллекторного перехода; *n* = 5 для базовой *n*-области, *n* = 3 для *p*-области.

Частотные характеристики интегрального транзистора отличаются от частотных характеристик дискретного тем, что изменяется вклад структурных областей в каждую из анализируемых характеристик [4, с. 133–134].

Для приближенных оценок барьерных емкостей переходов (также быстродействия) можно использовать табл. 3.1.2.

Эмиттерная область существенно влияет на процессы в базовой области. Модуляция проводимости базовой области транзистора дает изменение коэффициента передачи и сопротивления самой базовой области. Степень модуляции проводимости зависит от уровня инжекции, определяемой

$$\delta = (n_p / p_{p0})_{x'=0}, \qquad (3.1.16)$$

где n_p и p_{p0} (рис. 3.1.2) – концентрация неосновных и равновесная концентрация основных носителей на границе обедненного эмиттерного перехода в базовой области.

		Удельное сопротивление области коллектора, Ом/□								
№ п/п	Перехол	0,1		0,5		1,2				
	T	C_0 , п Φ /мм ²	U _{пр} , В	<i>C</i> ₀ , пФ/мм ²	U _{пр} , В	<i>C</i> ₀ , пФ/мм ²	<i>U</i> _{пр} , В			
1	Эмиттер–база: боковая часть лонная часть	1000 600	7 7	1000 450	7 7	1000 350	7 7			
2	База-коллектор	350	25	200	50	150	70			
3	Коллектор-подложка: боковая часть донная часть	250 100	35 35	150 100	70 70	100 100	100 100			

3.	1.2	2.	Электрические	параметры	<i>р-п</i> -переходов
----	-----	----	---------------	-----------	-----------------------

Коэффициент усиления тока

$$B = \alpha / (1 - \alpha) \tag{3.1.17}$$

будет достигать максимального значения при

 $\delta \approx 1. \tag{3.1.18}$

С увеличением уровня инжекции ($\delta >> 1$) происходит уменьшение *B*. Если условие (3.1.18) выполняется при максимальном эмиттерном токе I_{2} , то обеспечивается работа схемы при максимальной величине коэффициента усиления *B*.

3.2. РАСЧЕТ ПОЛЕВЫХ ТРАНЗИСТОРОВ

Общими вопросами при проектировании полевых транзисторов различных типов являются анализ, выбор и расчеты электрофизических параметров исходной полупроводниковой подложки, конструктивных и электрических параметров МДП-транзисторов.

3.2.1. Основные параметры МДП-структур и транзисторов

Электрофизическими параметрами материала (кремний) подложки, влияющими на характеристики полевых структур, являются:

- тип электропроводности (*p* или *n*-проводимость);
- концентрация примеси в пластине N_0 , см⁻³ или удельное объемное сопротивление ρ_V , Ом · см;
- подвижность носителей заряда в канале μ_n или μ_p , см²/(B · c); концентрация поверхностных состояний $N_{\text{пов}}$, см⁻²;
- диэлектрическая проницаемость ε_п.

Основными конструктивными параметрами МДП-транзистора, разрез структуры которого приведен на рис.

3.2.1, являются: длина канала *l*_к, мкм; ширина канала *b*_к, мкм; толщина затворного диэлектрика *h*_д, мкм.



Рис. 3.2.1. Конструктивные параметры МДП-транзистора

Остальные конструктивные параметры, к которым относятся размеры областей стока-истока, ширина и длина затвора, толщина диэлектрика за пределами затвора и др., являются вспомогательными и определяются при проектировании по конструктивно-технологическим ограничениям (табл. 5.1.2).

Основными электрическими параметрами и характеристиками МПД-транзисторов обычно считаются: стоковая характеристика $I_c = f(U_c)$ при $U_3 = \text{const}$; стоково-затворная характеристика $I_c = f(U_3)$ при $U_c = \text{const}$; пороговое напряжение U₀, B; крутизна S, A/B, и удельная крутизна S₀, A/B²; дифференциальное сопротивление канала $R_{\rm k}$, Ом; входное сопротивление $R_{\rm bx}$, МОм; паразитные межэлектродные емкости $C_{\rm 3n}$, $C_{\rm 3u}$, $C_{\rm 3c}$, $C_{\rm cu}$, $C_{\rm un}$, $\pi\Phi$; постоянная времени канала т_к, нс.

Анализ основных параметров U₀, S, S₀, R_к проводится обычно исходя из предполагаемого соотношения между основными макро-характеристиками (закон Ома) по стоковым и стоково-затворным характеристикам МДП-транзистора (рис. 3.2.2) без учета токов утечки при схеме включения с общим истоком (наиболее часто употребляется в цифровых ИМС).



Рис. 3.2.2. Характеристики МЛП-траизисторов: а – схемы включения; б, в – стоковые и стоково-истоковые статические характеристики д и p-канальных транзисторов

Стоковые характеристики здесь представлены в виде двух участков (рис. 3.2.2, б): крутой между – U_{си} и U_{си}, а также пологий за этими границами. Эта граница насыщения соответствует напряжению насыщения

$$U_{\rm cu} = U_9 - U_0. \tag{3.2.1}$$

Семейство стоково-затворных характеристик приведено на рис. 3.2.2, *в*. Начало всех характеристик соответствует пороговому напряжению U_0 . При режиме насыщения по стоку ($U_c > U_{cu}$) все эти характеристики практически одинаковой величины (сливаются кривые).

Стоковая характеристика может представляться в виде выражения:

при $U_{\rm c} < U_{\rm 3} - U_0$ (для крутого участка)

$$I_{\rm c} = \frac{\mu C_{30} b_{\rm K}}{2 l_{\rm K}} [2 U_{\rm c} (U_{\rm 3} - U_{\rm c}^2)]; \qquad (3.2.2)$$

при $U_{\rm c} > U_3 - U_0$ (для пологого участка)

$$I_{\rm c} = \frac{\mu C_{30} b_{\rm K}}{2 l_{\rm K}} (U_3 - U_0)^2 , \qquad (3.2.3)$$

где C₃₀ – удельная емкость затвора относительно канала, которая определяется выражением

$$C_{30} = \varepsilon_0 \varepsilon_{\pi} / h_{\pi}, \qquad (3.2.4)$$

где ε_{a} – диэлектрическая проницаемость затворного диэлектрика.

Усилительные свойства МДП-транзистора определяются крутизной стоково-затворной характеристики:

$$S = \frac{\partial I_{\rm c}}{\partial U_3} \Big|_{U_{\rm c} = {\rm const}}$$

После дифференцирования выражений (3.2.2) и (3.2.3) находятся значения крутизны для крутого и пологого участков стоковой характеристики соответственно:

при $U_{\rm c} < U_{\rm 3} - U_{\rm 0}$

при $U_{\rm c} > U_{\rm 3} - U_{\rm 0}$

$$S = \frac{\mu C_{30} b_{\kappa}}{l_R} U_c = S_0 U_c ; \qquad (3.2.5)$$

$$S = \frac{\mu C_{30} b_{\kappa}}{l_R} (U_3 - U_0) = S_0 (U_3 - U_0), \qquad (3.2.6)$$

где *S*₀ – удельная крутизна.

Как следует из (3.2.5) и (3.2.6) крутизна не является однозначным параметром, поскольку зависит от напряжений на электродах. В этой связи целесообразно введение удельного параметра, который выражался бы через электрофизические и конструктивные составляющие:

$$S_0 = \mu C_{30} \, b_{\rm K} / \, l_{\rm K} \,. \tag{3.2.7}$$

Если дифференцировать (3.2.2), то можно получить сопротивление канала для крутого участка характеристики транзистора:

при $U_{\rm c} \le U_{\rm 3} - U_{\rm 0}$

$$R_{\kappa} = \frac{1}{\partial I_{c} / \partial U_{c}} = \frac{1}{S_{0}(U_{3} - U_{c} - U_{0})}.$$
 (3.2.8)

Для определения сопротивления канала в пологой области стоковой характеристики существует эмпирическая формула

$$R_{\rm K} = \frac{1}{S_0'(U_{\rm g} - \Gamma_0)^m},\tag{3.2.9}$$

где S'_0 – удельная крутизна, определяемая опытным путем; n = 1...2 – коэффициент, зависящий от технологии изготовления.

Связь порогового напряжения с электрофизическими параметрами

для *р*-канального МДП-транзистора

$$U_{0} = -\left(\left| \phi_{\rm MII} \right| + \frac{Q_{SS}}{C_{30}} + \frac{Q_{\rm II}}{C_{30}} + 2\phi_{\Phi i} \right); \qquad (3.2.10)$$

- для *п*-канального МДП-транзистора

$$U_0 = -\left|\phi_{\rm MII}\right| - \frac{Q_{SS}}{C_{30}} + \frac{Q_{\rm II}}{C_{30}} + 2\phi_{\Phi i}, \qquad (3.2.11)$$

 $N, \text{ cm}^{-3}$

где $\phi_{\rm MII}$ – разность потенциалов, выхода полупроводника и материала графику на рис. 3.2.3, если известна пластине N_0 и тип плотности заряда поверхностных диэлектрика и пространственного

При этом плотности зарядов

 $Q_{SS} = q N_{\Pi OB};$

 $Q_{\rm II} = \sqrt{2\varepsilon_0 \varepsilon_{\rm II} N_0 \varphi_{\Phi i}},$

 $\phi_{\rm MII}, \mathbf{B}$ -0,4 -0,8 -1,2

Рис. 3.2.3. Зависимость

которая определяется разницей в работах затвора (для алюминия определяется по концентрация примеси в полупроводниковой электропроводности); Q_{SS} , Q_{Π} – соответственно состояний на границе полупроводника и заряда в полупроводнике.

определяют по выражениям 3.2.12 и 3.2.13:

разности потенциалов ф_{мп} для системы Al–Si от концентрации примеси в ней

(3.2.13)

где *q* – заряд электрона; $\phi_{\Phi i}$ – потенциал, зависящий от положения уровня Ферми в полупроводнике относительно середины запрещенной зоны:

$$\varphi_{\Phi i} = \varphi_{\rm T} \ln N_0 / n_i, \qquad (3.2.14)$$

где $\varphi_{\rm T}$ – температурный потенциал (~0,026 В); n_i – собственная концентрация носителей в полупроводнике, равная для кремния $2 \cdot 10^{10}$ см⁻³.

Анализ соотношений 3.2.10 и 3.2.11 свидетельствует о том, что пороговое напряжение *n*-канального транзистора ниже, поскольку в формуле (3.2.11) две составляющие имеют отрицательный знак. Возможно уменьшение порогового напряжения также за счет подбора материала затвора и уменьшения плотности поверхностных состояний полупроводника из-за улучшения качества поверхности и подбора соответствующей ориентации.

Определение входного сопротивления и паразитных межэлектродных емкостей МДП-транзистора может выполняться на основе анализа конструкции (рис. 3.2.1) и с привлечением эквивалентной схемы, приведенной на рис. 3.2.4.

Входное сопротивление $R_{\rm BX}$ определяется сопротивлением утечки конденсатора затвор–сток (исток) или затвор–подложка. Эта величина составляет от десятков до сотен мегаом. Сопротивления закрытых *p*–*n*-переходов обозначены для исток–подложки $R_{\rm ип}$, для стока–под-ложки – $R_{\rm cn}$.



Рис. 3.2.4. Эквивалентные схемы МДП-транзисторов: *а* – полная; *б* – упрощенная

Паразитные межэлектродные емкости МДП-транзистора, показанные на эквивалентной схеме (рис. 3.2.4) зависят от геометрических размеров стока, истока, затвора. Эти емкости можно определить из соотношений: – емкость затвор–исток (сток)

$$C_{_{3H}} = C_{_{3H}} = C_{_{30}} b_{_{\rm K}} (l_{_3} - l_{_{\rm K}}) / 2; \qquad (3.2.15)$$

- емкость затвор-подложка

$$C_{3\Pi} = C_{30} \, b_{\kappa} \, l_{\kappa} \, ; \tag{3.2.16}$$

- емкость сток(исток)-подложка

$$C_{\rm cn} = C_{\rm \mu n} = C_{j0} \left[b_{\rm \kappa} l_{\rm c} + 2(b_{\rm \kappa} + l_{\rm c}) h_j \right]; \qquad (3.2.17)$$

-емкость сток-исток

$$C_{\rm cu} = C_{\rm cn} C_{\rm un} / (C_{\rm cn} + C_{\rm un}) = C_{\rm cn} / 2.$$
 (3.2.18)

В схеме с общим эмиттером, показанной на рис. 3.2.2:

$$C_{\rm cu} \approx C_{\rm cn} \,. \tag{3.2.19}$$

Удельная емкость обратно смещенного перехода сток-подложка *С*_{*j*0} можно определить по эмпирической формуле

$$C_{j0} = \sqrt{\frac{2q\varepsilon_{\rm A}\varepsilon_0 N_0}{U_{\rm AU\Phi} + U_{\rm cmin}}},\qquad(3.2.20)$$

где $U_{\text{диф}}$ – диффузионный потенциал перехода сток–исток (~0,7 В); $U_{\text{с min}}$ – минимальное напряжение стока.

При проектировании цифровых МДП-ИМС удобнее оперировать входной и выходной емкостями МПДтранзистора, которые легко выразить через межэлектродные емкости для схемы с общим истоком:

$$C_{\rm BX} = C_{\rm 3II} + C_{\rm 3II} \,, \tag{3.2.21}$$

$$C_{\rm Bbix} = C_{\rm cfi}$$
. (3.2.22)

Один из важных вопросов – быстродействие проектируемого транзистора. Оно ограничивается временем релаксации заряда в активной области транзистора. Оно характеризуется постоянной времени канала τ_{κ} : $\tau_{\kappa} = C_{3\pi} R_{\kappa}$.

Если в эту формулу подставить соответствующие выражения (3.2.8), (3.2.7), (3.2.16), то конечное выражение будет выглядеть следующим образом:

$$\tau_{\kappa} = \frac{l_R^2}{\mu(U_3 - U_0 - U_c)} \quad \text{при } U_c \le U_3 - U_0 \,.$$
(3.2.23)

Реально постоянная времени канала МДП-транзистора соответствует $10^{-9}...10^{-10}$ с. Это много меньше постоянных времени внешних цепей транзистора, определяющих частотные характеристики.

В случае аналитических расчетов в статическом режиме в пренебрежении инерционностью канала используют упрощенную схему, приведенную на рис. 3.2.4, б.

3.2.2. Режимы работы и конструктивно-технологические параметры МДП-транзисторов цифровых ИМС

В настоящее время наиболее широко распространены цифровые ИМС, основной (базовой) логической схемой которых является инвертор (функция инвертирования входного сигнала – логическая операция НЕ).

оскольку электрические и конструктивные параметры транзисторов тесно связаны, то имеет смысл рассматривать при расчетах цифровых МДП-ИМС малой и средней степени интеграции **статический и динамический режимы**, по крайней мере, трех наиболее распространенных инверторов. Они отличаются схемой включения нагрузочного транзистора. Если нагрузочный транзистор выполняет роль резистора, то это пассивный режим, если он выполняет функцию активного элемента, то это инвертор с активной нагрузкой.

В случае **статического режима** работы инвертора с пассивной нагрузкой (рис. 3.2.5) МДП-транзистор T₁ выполняет роль пассивной нагрузки, T₂ является ключевым транзистором.



Рис. 3.2.5. Схема инвертора (*a*) и вольт-амперные характеристики (б) нагрузочного транзистора: $1 - U_3 = U_{\text{ип}}; 2 - U_{\text{ип}1} + U_0; 3 - U_p > U_{\text{ип}1}$

Затвор нагрузочного транзистора T_1 объединен с истоком. Вольт-амперной характеристикой такого двухполюсника является геометрическое место точек, в которых выполняется условие $U_c = U_3$. Это парабола, описываемая выражением

$$I_{\rm c} = \frac{S_0}{2(U_3 - U_0)^2}, \qquad (3.2.24)$$

с характеристиками, лежащими в пологой области стоковой зависимости.

Основной статической характеристикой инвертора является его передаточная характеристика $U_{\text{вых}} = f(U_{\text{вх}})$, по которой можно рассчитать такие статические характеристики схемы как потребляемую мощность, статическую помехоустойчивость, амплитуду логического перепада ($U_{\text{вых max}} - U_{\text{вых min}}$). Передаточная характеристика инвертора с нелинейной нагрузкой приведена на рис. 3.2.6. Рассмотрение упрощается, если принять пороговые напряжения транзисторов одинаковыми: $U_{01} = U_{02} = U_0$.



Рис. 3.2.6. Передаточная характеристика инвертора с нелинейной нагрузкой

На передаточной ха рактеристике можно выделить три участка. На участке *AB* клю¹ евой транзистор закрыт, а напряжение на выходе инвертора

$$U_{\rm BMX} = U_{\rm H,II} - U_{01} = U_{\rm H,II} - U_0. \qquad (3.2.25)$$

Участок *BC* являе ся переходным, здесь транзисторы T₁ и T₂ открыты и работают в пологой области стоковых характеристиі.

На участке *CD* раб чая точка Т₂ находится в области стоковых характеристик с большой кривизной.

Закон изменения і ыходного напряжения для участка $C \square$ можно получить из условия равенства токов транзисторов T_1 и T_2 :

$$S_{01} (U_{\text{и.п}} - U_{\text{вых}} - U_0)^2 = S_{02} [2U_{\text{вых}} (U_{\text{вх}} - U_0) - U_{\text{вых}}^2]. \quad (3.2.26)$$

Отсюда уравнение решается относительно $U_{\text{вых}}$

$$U_{\text{bbix}} = \frac{U_{\text{и.п}} + mU_{\text{bx}} - (m+1)U_0 - }{m+1} \rightarrow$$

$$\rightarrow \frac{-\sqrt{[U_{\mu,\Pi} + mU_{BX} - (m+1)U_0]^2 - (m+1)(U_{\mu,\Pi} - U_0)^2}}{m+1}, \quad (3.2.27)$$

где $m = S_{02}/S_{01}$ – отношение значений удельной крутизны транзисторов инвертора.

Чаще статический режим инвертора рассчитывают так, чтобы при заданных значениях

$$U_{\rm BX1} \ge U_{\rm BX}^0 \quad \text{if} \quad U_{\rm BX2} \le U_{\rm BX}^1 \tag{3.2.28}$$

получились выходные напряжения, удовлетворяющие неравенствам

$$U_{\text{Bbix}1} \ge U_{\text{Bbix}}^1$$
 и $U_{\text{Bbix}2} \le U_{\text{Bbix}}^0$. (3.2.29)

Выражение для расчета отношения значений удельной крутизны ключевого и нагрузочного транзисторов получается в случае подстановки вторых неравенств (3.2.28), (3.2.29) в (3.2.27). При этом выполняется заданный статический режим:

$$m \ge \frac{(U_{\mu,\Pi} - U_0 - U_{\text{BbIX}}^0)^2}{2U_{\text{BbIX}}^0 (U_{\text{BX}}^1 - U_0) - (U_{\text{BbIX}}^0)^2}.$$
(3.2.30)

Следует учитывать влияние подложки при концентрации примесей в ней более 10^{15} см⁻³ из следующих соображений. При рассмотрении схемы (рис. 3.2.5, *a*) можно выяснить, что между истоком и подложкой нагрузочного транзистора T₁ существует разность потенциалов, которая изменяет пороговое напряжение U_{01} транзистора. Далее это сказывается на выходном напряжении, которое определяется выражениями (3.2.25) и (3.2.27) и может рассчитываться с учетом первого неравенства в (3.2.29) по формуле:

$$U''_{\rm Bbix} \le U_{\rm Bbix} - K_{\rm m} U_{\rm Bbix} = U_{\rm Bbix} (1 - K_{\rm m}), \qquad (3.2.31)$$

где $U_{\text{вых}}$ – напряжение без учета влияния подложки, определяемое (3.2.25); $K_{\Pi} = \frac{\xi}{\sqrt{U_{\mu,\Pi} - U_0 - \xi \sqrt{U_{\mu,\Pi} - U_0}}}$ – коэффициент влияния подложки; $\xi = \sqrt{2\varepsilon_0 \varepsilon_{\Pi}} qN/C_{30}$ – постоянная величина для

данного транзистора.

Потенциал подложки участвует в формировании области объемного заряда в транзисторе. В случае изменения этого потенциала происходит и изменение тока стока *I*_c. Подложку в таком варианте можно считать дополнительным затвором.

Статический режим работы инвертора с пассивной нагрузкой и двумя источниками питания. Использование второго источника питания связано с возможностью повышения быстродействия инвер-При на затвор нагрузочного транзистора T_1 (см. тора. ЭТОМ ниже рис. 3.2.7, *a*) подают напряжение от отдельного источника питания $U_{\mu,n2} > U_{\mu,n1} + U_0$. Тогда нагрузочная характеристика перемещается в область малых напряжений Uc1 и становится более крутой, как показано на рис. 3.2.5, б (кривые 2 и 3). Статическая характеристика нагрузочного транзистора в приведенном случае опишется уравнением

$$I_{c1} = S_{01} / 2 \left[(U_{u,n2} - U_{Bbix} - U_0)^2 - (U_{u,n2} - U_{u,n1} - U_0)^2 \right]. \quad (3.2.32)$$

С повышением напряжения $U_{и.n2}$ нелинейность статической характеристики уменьшается и быстродействие схемы в пределе стремится к быстродействию инвертора с линейной нагрузкой (резистором).



Рис. 3.2.7. Схема инвертора с пассивной нагрузкой и двумя источниками питания (*a*) и передаточная характеристика при условии $U_{u,n2} > U_{u,n1} + U_{01}$

Передаточная характеристика инвертора (рис. 3.2.7, б) имеет три участка и на каждом участке нагрузочный инвертор открыт, поскольку $U_{\mu,n2} > U_{\mu,n1} + U_0$. На участке *AB* ключевой транзистор T_2 закрыт и выходное напряжение $U_{\text{вых}} = U_{\mu,n1}$. На участке *BC* ключевой транзистор работает на пологой области, а на участке *CD* – в крутой области стоковой характеристики. Приравнивание токов транзисторов T_1 и T_2 для участка *CD* дает выражение

$$S_{01} \left[\left(U_{\mu,\Pi 2} - U_{Bbix} - U_0 \right)^2 - \left(U_{\mu,\Pi 2} - U_{\mu,\Pi 1} - U_0 \right)^2 \right] = S_{02} \left[2 U_{Bbix} \left(U_{Bx} - U_0 \right) - U_{Bbix}^2 \right].$$
(3.2.33)

Отсюда напряжение на выходе инвертора $U_{\text{вых}}$ с обозначением отношения удельной крутизны как $m = S_{02} / S_{01}$ будет соответствовать выражению

$$S_{\text{Bbix}} = \frac{m(U_{\text{BX}} - U_0) + (U_{\text{H},\text{II}2} - U_0) - \sqrt{[m(U_{\text{BX}} - U_0) + w_0]^2}}{m+1} \rightarrow \frac{\int + (U_{\text{H},\text{II}2} - U_0)]^2 - (m+1)[(U_{\text{H},\text{II}2} - U_0)^2 - (U_{\text{H},\text{II}2} - U_0 - U_{\text{H},\text{II}2})^2}{m+1}.$$
(3.2.34)

В формулах (3.2.32) и (3.2.33) можно учесть влияние подложки за счет уменьшения напряжения $U_{\mu,n2}$ на величину, соответствующую $K_{\Pi}U_{\text{вых}}$, что эквивалентно повышению порогового напряжения нагрузочного транзистора T_1 .

Расчеты можно упростить также подстановкой в формулу (3.2.33) вместо $U_{\mu,n2}$ значения $U_{\mu,n2} - (K_n U_{\mu,n1}) / 2$. Это будет достаточно точно для середины диапазона изменения выходного напряжения.

Обычно статический режим инвертора с двумя источниками питания рассчитывают аналогично схеме с одним источником. В этом случае подставляют вторые неравенства из формул (3.2.28) и (3.2.29) в формулу (3.2.33) и получают выражение для расчета соотношения значений удельной крутизны ключевого и нагрузочного транзисторов, при котором выполняется заданный статический режим:

$$m \ge \frac{(U_{\mu,\Pi 2} - U_{Bbix}^0 - U_0)^2 (U_{\mu,\Pi 2} - U_{\mu,\Pi 1} - U_0)^2}{2U_{Bbix}^0 (U_{Bx}^1 - U_0) - (U_{Bbix}^0)^2}.$$
 (3.2.35)

Статический режим работы инвертора с активной нагрузкой. Эта схема инвертора широко распространена в КМДП-ИМС, где одновременно используются *n*- и *p*-канальные МДП-транзисторы. Преимуществами подобных инверторов является отсутствие потребления мощности от источника питания в статическом режиме и лучшая форма передаточной.

Схема инвертора и его стоковые характеристики приведены на рис. 3.2.8. Из рис. 3.2.8, *а* следует, что затворы нагрузочного *р*-канального транзистора Т₁ и ключевого *n*-канального транзистора Т₂ соединены вместе. Исток каждого транзистора объединен с подложкой. Выходом инвертора являются объединенные стоки. При таком включении ключевой и нагрузочный транзисторы работают в противофазе. Это означает, что запирание одного из транзисторов связано с отпиранием другого и наоборот. В таком варианте улучшается быстродействие.



Рис. 3.2.8. Инвертор с активной нагрузкой: a – электрическая схема; б – стоковые характеристики в <u>открытом</u> (A) и закрытом (Б) состояниях; в – передаточная характеристика

Противофазный режим можно объяснить тем, что в схеме всегда выполняется условие $U_{3и1} + U_{3и2} = U_{\mu,\pi}$, так что уменьшение напряжения $U_{3и1}$ одного из транзисторов приводит к увеличению напряжения $U_{3и2}$ другого.

Передаточную характеристику инвертора можно проанализировать при условии одинаковых параметров транзисторов и пренебрежимо малых токов утечки. Если принять, что напряжение питания связано с пороговыми напряжениями транзисторов неравенством

$$U_{\text{и.п}} > |U_{01}| + U_{02}, \qquad (3.2.36)$$

то при условии $0 < U_{\text{вх}} < U_0$ транзистор T₂ закрыт, транзистор T₁ открыт и выходное напряжение $U_{\text{вых}} = U_{\text{и.п.}}$.

При увеличении $U_{\text{вх}}$ от U_{02} до $U_{\mu,\pi} - U_{01}$ происходит плавное запирание транзистора T_1 , отпирание транзистора T_2 и уменьшение напряжения $U_{\text{вых}}$. При достижении $U_{\text{вх}} = U_{\mu,\pi} - U_{01}$ транзистор T_1 окончательно запирается, и $U_{\text{вых}} = 0$.

Кроме того, следует отметить, что инвертор может работать и при $U_{\mu,\pi} < |U_{01}| + U_{02}$, но этот режим приводит к увеличению времени переключения, поскольку некоторый временной промежуток T_1 и T_2 будут закрыты. Полезность этого варианта – в экономии потребляемой мощности.

Чаще статический режим инвертора рассчитывают таким образом, чтобы при условиях (3.2.28) выполнялись условия (3.2.29). Это можно выяснить при проверке неравенства (3.2.36).

Помехоустойчивость (статическая) инвертора определяется из соотношения

$$U'_{\text{пом}} = \min \left\{ \frac{U_{\text{пом}}^{-}}{U_{\text{пом}}^{+}},$$
(3.2.37)

где $U_{\text{пом}}^+$, $U_{\text{пом}}^-$ – допустимые значения положительной и отрицательной статических помех.

Со значениями помех можно определиться по передаточной характеристике (рис. 3.2.8, в), а также по формулам

$$U_{\rm nom}^+ = U_{02} - U_{\rm BX}^0; \qquad (3.2.38)$$

$$U_{\text{пом}}^{-} = U_{\text{BX}}^{1} - U_{0}. \tag{3.2.39}$$

В случае расчета статического режима инвертора для обеспечения заданной помехоустойчивости в рабочем диапазоне температур ИМС пороговые напряжения ключевого и нагрузочного транзисторов необходимо определять при $U_{01} = U_{02} = U_0$ по выражению

$$U_{\text{nom}} = \begin{vmatrix} (U_0 - \text{TK}U_0 \Delta T_1) - U_{\text{BX}}^0; \\ U_{\text{BX}}^1 - (U_0 + \text{TK}U_0 \Delta T_2), \end{vmatrix}$$
(3.2.40)

где ТК U_0 – температурный коэффициент пороговых напряжений, составляющий примерно 4 мВ/°С; $\Delta T_1 = T_{\text{max}} - T_{\text{комн}}$; $\Delta T_2 = T_{\text{комн}} - T_{\text{min}}$; $T_{\text{комн}} = +20$ °С.

Динамический режим работы инверторов (ДРР). Анализ ДРР позволяет определиться с быстродействием при условиях, если входное напряжение изменяется скачкообразно от $U_{\text{вх min}}$ до $U_{\text{вх max}}$ и нагрузка имеет емкостной характер в виде $C'_{\text{н}} = C_{\text{н}} + C_{\text{вых}} \approx C_{\text{вых}}$ ($C_{\text{вых}}$ – выходная емкость транзистора).

Схема включения источника входного напряжения и конденсатора нагрузки для оценки быстродействия инвертора с нелинейной нагрузкой показана на рис. 3.2.9, *a*. На рис. 3.2.9, *б* приведены соответствующие временные диаграммы.



а – схема включения; б – временные диаграммы работы; є – схема для определения быстродействия

Чаще быстродействие инвертора определяют временами включения $t_{вкл}$, выключения $t_{выкл}$ и задержки $t_{зад}$. (уровни отсчета их показаны на рис. 3.2.9, δ). Их уровень определяется временем перезарядки $C_{\rm H}$ и емкостным током i_C . Быстродействие можно оценить при сравнении площадей под кривыми нагрузки и разгрузки на рис. 3.2.9, δ .

Можно определять время выключения $t_{\text{выкл}}$, поскольку время включения всегда меньше. Для этого составляется дифференциальное уравнение заряда конденсатора нагрузки C_{H} током i(t) от нагрузочного транзистора

$$C_{\rm H} = \frac{dU_C(t)}{dt} = i(t) . \tag{3.2.41}$$

При решении необходимо в случае инвертора с пассивной нагрузкой подставить в правую часть уравнение тока (3.2.3), а при двух источниках питания – уравнение тока (3.2.2), при работе с активной нагрузкой следует подставлять уравнения (3.2.2) и (3.2.3).

Для инвертора с пассивной нагрузкой

$$t_{\rm BLIKT} = \frac{18C_{\rm H}}{S_{01}(U_{\rm H,II} - U_0)}.$$
 (3.2.42)

Для инвертора с пассивной нагрузкой и двумя источниками питания

$$t_{\rm BLIKJI} = \frac{C_{\rm H}}{S_{\rm H}(1-K)(U_{\rm H,II2} - U_0)} \ln \frac{9(2-1,9K)}{2,0-1,1K},$$
(3.2.43)

где

$$K = U_{u.\pi 1} / (U_{u.\pi 2} - U_0).$$

Для инвертора с активной нагрузкой (схема на рис. 3.2.9)

$$t_{\rm BMKR} = \frac{C_{\rm H}}{S_{01}(U_{\rm H,\Pi} - U_0)} \left[\ln (20K - 1) + \frac{0.9 - K}{0.5K} \right].$$
(3.2-44)

Для сложных схем инверторов с активной нагрузкой

$$t_{\text{выкл}} = \frac{nC_{\text{H}}}{S_{01}(U_{\text{и.п}} - U_0)} \left[\ln (20K - 1) + \frac{0.9 - K}{0.5K} \right], \quad (3.2.45)$$

где *n* – число последовательных нагрузочных транзисторов;

$$K = (U_{\text{и.п}} - U_0) / U_{\text{и.п}}.$$

Важнейшие связи конструктивных и электрических параметров различных типов инверторов:

1) расчет толщины затворного диэлектрика h_{α} производят по формулам (3.2.4), (3.2.10), (3.2.11), (3.2.40) из условия получения заданной статической помехоустойчивости;

2) удельная крутизна S_0 для нагрузочного транзистора – расчет по формулам (3.2.42) – (3.2.45) – из условия получения заданного быстродействия однозначно определяет отношение ширины канала МДП-транзистора к его длине $b_{\kappa 1} / l_{\kappa 1}$;

3) расчет геометрии ключевого транзистора, т.е. отношение $b_{\kappa 2}/l_{\kappa 2}$, производят по формулам (3.2.30), (3.2.35) из условия обеспечения заданных выходных напряжений инвертора в статическом режиме.

4. РАСЧЕТ ГЕОМЕТРИЧЕСКИХ РАЗМЕРОВ ПАССИВНЫХ ЭЛЕМЕНТОВ ИМС

К пассивным элементам ИМС относятся резисторы, конденсаторы, индуктивные катушки и элементы с распределенными параметрами.

Резисторы выполняются в полупроводниковых и пленочных микросхемах в широком диапазоне номиналов. Однако для больших мощностей предпочтительнее их выполнять по тонко- или толстопленочным технологиям.

Конденсаторы предпочтительней включать в состав пленочных ИМС (до 5000 пФ). В полупроводниковых ИМС рационально выполнять лишь малые номиналы (10...30 пФ), что связано с большой площадью, отводимой для них на подложке, и значительным удорожанием самой ИМС. Конденсаторы микрофарадного диапазона обычно выполняются в виде дискретных компонентов, используются в гибридных ИМС и микросборках.

Катушки индуктивности и элементы с распределенными параметрами выполняются в пленочных и гибридных ИМС.

4.1. КОНСТРУКТИВНЫЙ РАСЧЕТ РЕЗИСТОРОВ

Исходными данными для расчета геометрических размеров резисторов являются номинальное сопротивление R_i , погрешность γ_{Ri} , рассеиваемая мощность P_i , максимальная допускаемая температура T_{max} .

Расчет резисторов полупроводниковых и пленочных ИМС имеет общие черты, однако есть и некоторые особенности. Потому целесообразно провести раздельное изложение этого материала.

4.1.1. Расчет полупроводниковых резисторов

Расчет этих резисторов привязан к базовой технологии, выбранной для изготовления ИМС (выбран материал, заданы поверхностные концентрации, глубины залегания *p*–*n*-переходов и другие параметры), т.е. далее необходим только выбор слоя, в котором будет выполняться данный резистор. При этом расчет резисторов может проводиться индивидуально по мере необходимости на различных этапах последующих расчетов.

Расчет полупроводниковых интегральных диффузионных резисторов привязан к базовой технологии, в рамках которой выполняется основной элемент – транзистор. В этом случае практически получаются заданными материал, поверхностные концентрации, глубина залегания *p*–*n*-переходов и прочие параметры.

Исходными данными для расчета геометрических параметров (размеров) резисторов являются:

– номинальная величина сопротивления R и его допуск ΔR ;

поверхностное сопротивление рассматриваемого слоя ρ_S;

- среднее значение мощности *P* и максимально допустимая удельная мощность рассеяния *P*₀;
- основные технологические и конструктивные ограничения.

Топология интегральных резисторов на базе биполярного транзистора приведена на рис. 2.1.9, 2.1.10; характеристика слоев, в которых может выполняться резистор, показана в табл. 2.1.5.

Полная относительная погрешность сопротивления диффузионного резистора определяется суммой погрешностей:

$$\Delta R/R = \Delta K_{\phi} / K_{\phi} + \Delta \rho_S / \rho_S + \alpha_R \Delta T; \qquad (4.1.1)$$

$$K_{\phi} = l / b = R / \rho_S, \qquad (4.1.2)$$

где K_{ϕ} – коэффициент формы резистора; $\Delta K_{\phi}/K_{\phi}$ – относительная погрешность коэффициента формы резистора; $\Delta \rho_S / \rho_S$ – относительная погрешность воспроизведения удельного поверхностного сопротивления легированного слоя (для типовых процессов $\Delta \rho_S / \rho_S = 0.05...0,1$); α_R – температурный коэффициент сопротивления резистора (приведены в табл. 2.4 для резисторов различной конструкции); $\alpha_R \Delta T$ – температурная погрешность сопротивления.

Расчет геометрических размеров интегрального полупроводникового резистора начинают с определения ширины. Расчетная ширина $b_{\text{расч}}$ принимается равным или большим наибольшего из величин $b_{\text{техн}}$, $b_{\text{точн}}$, b_{p} :

 $b_{\text{pacy}} \ge \max \{b_{\text{техн}}, b_{\text{точн}}, b_{\text{p}}\},\$

где $b_{\text{техн}}$ – минимальная ширина резистора, определяемая разрешающей способностью технологических процессов; $b_{\text{точн}}$ – минимальная ширина резистора, при которой обеспечивается заданная погрешность геометрических размеров; b_p – минимальная ширина резистора, определяемая из максимально допустимой мощности рассеяния.

Величину $b_{\text{техн}}$ определяют по технологическим ограничениям выбранной технологии (для планарноэпитаксиальной технологии $b_{\text{техн}} =$

= 5 мкм).

Ширину $b_{\text{точн}}$ можно определить как

$$b_{\text{точн}} = (\Delta b + \Delta l / k_{\phi}) k_{\phi} / \Delta k_{\phi}, \qquad (4.1.3)$$

где Δb , Δl – абсолютные погрешности ширины и длины тела резистора, обусловленные технологическим процессом.

В случае типового технологического процесса относительная погрешность коэффициента формы $K_{\phi}/\Delta K_{\phi}$ при $\Delta b = \Delta l = 0,05$ мкм определяется

$$\Delta K_{\phi} / K_{\phi} = \Delta R / R - \Delta \rho_S / \rho_S + \alpha_R \Delta T. \qquad (4.1.4)$$

Ширина $b_{\rm p}$ определяется по формуле

$$b_{\rm p} = \sqrt{\frac{P\rho_S}{P_0 R}} = \sqrt{\frac{P}{P_0 K_{\rm \phi}}},\tag{4.1.5}$$

где P_0 – максимально допустимая удельная мощность рассеяния, принимаемая в зависимости от типа корпуса микросхемы и условий ее эксплуатации в пределах 0,5...4,5 Вт/мм².

Чертеж оригинала фотошаблона вычерчивается в масштабе 100 : 1, 200 : 1 и т.д. и для этого выбирается шаг координатной сетки 0,5 или 1,0 мм (допускается 0,1...0,2 мм). Далее определяют шаг координатной сетки для фотошаблона делением на масштабное число (100, 200 и т.д.).

Определяют промежуточное значение ширины резистора:

$$b_{\text{пром}} = b_{\text{расч}} - 2 \left(\Delta_{\text{трав}} + \Delta y \right), \tag{4.1.6}$$

где $\Delta_{\text{трав}}$ – погрешность, вносимая за счет растравливания окон в маскирующем слое оксида перед диффузией, обычно $\Delta_{\text{трав}} = 0, 2...0, 5$ мкм;

 Δy – погрешность, вносимая за счет ухода диффузионного слоя под маскирующий оксид в боковую сторону (примерно Δy составляет 60 % глубины базового слоя и 80 % глубины эмиттерного слоя).

Следующий шаг – определение топологической ширины $b_{\text{топ}}$ (ширину на чертеже топологии) и реальную ширину резистора на кристалле после изготовления ИМС.

В случае $b_{\text{пром}} \ge b_{\text{техн}}$ за величину $b_{\text{топ}}$ принимают равное или ближайшее к $b_{\text{пром}}$ большее значение, которое должно быть кратным шагу координатной сетки (принятым ранее для проектирования).

$$b = b_{\text{топ}} + 2 (\Delta_{\text{трав}} + \Delta y).$$
 (4.1.7)

Если $b_{\text{пром}} < b_{\text{техн}}$, то за $b_{\text{топ}}$ принимается равное или ближайшее к $b_{\text{техн}}$ большее значение, которое будет кратным шагу координатной сетки. Реальную ширину резистора принимают как показано выше.

Расчетная длина резистора определяется по формуле

$$L_{\text{pacy}} = b \left(R / \rho_S - n_1 k_l - n_2 k_2 - 0.55 N_{\text{H3F}} \right), \tag{4.1.8}$$

где $N_{\rm изг}$ – количество изгибов резистора на угол $\pi/2$; n_1 , n_2 – число контактных площадок (у резистора обычно n = 2); k_1 , k_2 – поправочные коэффициенты, учитывающие сопротивление контактных областей резистора в характерных точках (в месте изгиба области резистора под прямым углом, у металлического контакта, у металлического контакта в пинч-резисторе создается различная плотность линий тока, что и требует поправки).

На рис. 4.1.1 графически показано изменение k_1 , k_2 в зависимости от конфигурации контактной области резистора (соотношения размеров контактного окна L_1 , контактной области L_2 и реальной ширины резистора b с каждой стороны.

Кроме того надо учитывать, что реальная длина резистора l на кристалле будет меньше топологической длины $l_{\text{топ}}$ на чертеже топологии за счет увеличения геометрических размеров контактных областей резистора с обоих концов в результате боковой диффузии. По этой причине необходимо оценивать промежуточное значение длины резистора

$$l_{\text{пром}} = l_{\text{расч}} + 2 (\Delta_{\text{трав}} + \Delta y).$$
 (4.1.9)

За топологическую длину резистора *l*_{топ} принимают ближайшее к *l*_{пром} значение длины, кратное шагу координатной сетки, принятому ранее для чертежа топологии.



Рис. 4.1.1. Значения коэффициентов k₁ и k₂ для расчета диффузионных резисторов при различных конструкциях контактных областей: *a*, *c* – для низкоомных резисторов; *б*, *в* – для высокоомных резисторов Реальная длина резистора на кристалле

$$l = l_{\text{топ}} - 2 (\Delta_{\text{трав}} + \Delta y). \tag{4.1.10}$$

Отклонение размеров резистивной области за счет погрешностей $\Delta_{\text{трав}}$ и Δy необходимо учитывать при определении величин L_1 и L_2 и при выборе коэффициентов k_1 и k_2 .

При окончательном определении топологических значений $b_{\text{топ}}$ и $l_{\text{топ}}$ рассчитывают сопротивление спроектированного резистора и погрешность, используя реальные значения ширины и длины резистора на кристалле. При необходимости увеличивают ширину или длину резистора до значения, дающего приемлемую погрешность.

В зависимости от топологии резистора сопротивление рассчитывают по несколько отличающимся формулам. Наиболее распространенные топологии резисторов показаны на рис. 2.1.11. Определение сопротивлений для показанных топологий производится по формулам:

- для резисторов на рис. 2.1.11 *а*, *б*, *г*, *д* используют

$$R = \rho_S \left(l / b + 2k \right); \tag{4.1.11}$$

- для варианта 2.1.11, в приемлемо выражение

$$R = \rho_{S} \left[(l_{1} + l_{2}) b + 3k \right]; \tag{4.1.12}$$

- в случае топологии, соответствующей рис. 4.1.11, e, рассчитывают по формуле

$$R = \rho_S(l_{\Sigma}/b + 2k + 0.55N_{\text{M3F}}), \qquad (4.1.13)$$

где l_{Σ} – суммарная длина прямолинейных участков;

– при проектировании пинч-резистора для топологии как на рис. 2.1.11, ж

$$R = \rho'_{S}l_{2} / b + \rho_{S}[(l_{1} + l_{3}) / b + 2k], \qquad (4.1.14)$$

где ρ'_{S} – поверхностное сопротивление базового слоя, ограниченного эмиттерным слоем; ρ_{S} – поверхностное сопротивление базового слоя.

4.1.2. Расчет пленочных резисторов

Расчет пленочных резисторов отличается от расчета полупроводниковых.

Особенностью расчета пленочных резисторов является групповое проектирование, что связано с необходимостью выбора материала резисторов. По возможности он должен быть единым для резисторов всей ИМС. Поэтому для пленочных ИМС при проектировании резисторов необходимо провести анализ номиналов резисторов, свести их в несколько групп с близкими значениями сопротивления, а затем уже выбрать для каждой группы материал.

Дальнейшая последовательность расчетов может быть определена в зависимости от конструкции приведенными ниже этапами.

1. Определяется оптимальное значение удельного поверхностного сопротивления резистивной пленки с точки зрения обеспечения минимума площади под резисторами гибридной или пленочной ИМС по формуле

$$\rho_{Sorr} = \sqrt{\frac{\sum_{i=1}^{n} R_{i}}{\sum_{i=1}^{n} \frac{1}{R_{i}}}},$$
(4.1.15)

где *n* – число резисторов; *R_i* – номинал *i*-го резистора.

2. Выбирается материал резистивной пленки с удельным сопротивлением, ближайшим по значению к вычисленному ρ_{S опт}. Используемые материалы регламентируются соответствующими ГОСТами, ОСТами. Электрофизические характеристики наиболее часто употребляющихся материалов сведены в табл. 4.1.1. Следует обращать внимание на то, чтобы температурный коэффициент сопротивления (ТКR) был минимальным, а допустимая удельная мощность рассеивания *P*₀ была максимальной.

4.1.1. Электрофизические характеристики материалов пленочных резисторов

Материал резисторов (контактная площадь)	Удельная поверхность сопротивления р _{з ош} , Ом/	Диапазон номинальных значений, Ом	Допустимая мощность рассеяния P_0 , Bt/cm^2	Температурный коэффициент сопротивления ТКR, α·10 ⁻⁴ , 1/°C	Стабилизация за 1000 ч. %
Хром ЭРХ 4 ТУ 530–70	200	_	1,0	2,0	2,0
Хром ГОСТ 5905–67 (медь луженая)	500	5030 000	1,0	0,6	_
Нихром X20H80 ГОСТ12766-72 (медь)	300	5030 000	2,0	1,0	1,2

Материал резисторов (контактная площадь)	Удельная поверхность сопротивления р _{s опт} , Ом/	Диапазон номинальных значений, Ом	Допустимая мощность рассеяния P_0 , BT/см2	Температурный коэффициент сопротивления TKR, α·10 ⁻⁴ , 1/°C	Стабилизация за 1000 ч, %
ГОСТ8803–58	10	110 000	2,0	-2,25	—
(золото с подслойкой нихрома)	50	550 000	2,0	-2,25	—
Тантал ТВЧ					
ТУ 95.311-75	10100	50100 000	3,0	-2,0	5,0
РЭТУ 1244-67					
(Al с подслойкой V)	20100	10010 000	3,0	-2,0	5,0
(Си с подслойкой нихрома)	100	50100 000	3,0	-2,0	5,0
(Тантал)	10	1015 000	3,0	-2,0	5,0
Кермет К50					
ЕТО.21.033ТУ	1000300	100010 000	2,0	-5+3	0,5
Кермет К-50С	5000	500200 000	2,0	-4	0,5
ЕТО.021.013 ТУ					
(золото с подслойкой нихрома		4 5			
или хрома)	10 000	104103	2,0	-5	0,5
Кермет К-20					
ЕТО.021.033ТУ					
(золото с подслойкой нихрома	1000 2000		•	o r	0.6
или хрома)	10003000	-	2,0	0,5	0,6
PC3001	000 2000		5.0	1.0	0.5
10C122025-76	8003000	-	5,0	1,0	0,5
ETO.021.019 TV	1000	10050 000	2,0	0,2	_
(золото с подслойкой Cr,	2000	200 100 000	2.0	0.0	
нихрома)	2000	200100 000	2,0	0,2	-
PC3/10	2000	1000	2.0	0.2	
ЕТО.021.034 ТУ	3000	1000	2,0	0,3	—

3. Проводится проверка правильности выбранного материала резистивной пленки с точки зрения точности изготовления резисторов.

Полная относительная погрешность изготовления пленочного резистора

$$\gamma_R = \gamma_{k\phi} + \gamma_{\rho s} + \gamma_{R\tau} + \gamma_{Rc\tau} + \gamma_{R\kappa}, \qquad (4.1.16)$$

где $\gamma_{k\varphi}$ – погрешность коэффициента формы; $\gamma_{\rho s}$ – погрешность воспроизведения величины γ_s резистивной пленки; $\gamma_{R\tau}$ – температурная погрешность; $\gamma_{R\kappa}$ – погрешность переходных сопротивлений контактов; $\gamma_{Rc\tau}$ – погрешность, обусловленная старением пленки.

Погрешность коэффициентов формы $\gamma_{k\phi}$ зависит от погрешности воспроизведения геометрических размеров резистора и определяется как

$$\gamma_{k\phi} = \Delta l / l + \Delta b / b. \tag{4.1.17}$$

Погрешность воспроизведения удельного поверхностного сопротивления $\gamma_{\rho s}$ зависит от условий напыления и материала резистивной пленки. В условиях серийного производства ее значение на превышает 5 %.

Температурная погрешность зависит от ТКС материала пленки

$$\gamma_{RT} = \alpha_R (T_{max} - 20 \,^{\circ}\text{C}),$$
 (4.1.18)

где α_R – температурный коэффициент сопротивления материала пленки, 1/°С.

Погрешность γ_{Rct} , обусловленная старением пленки, зависит от материала пленки и эффективности ее защиты, а также от условий хранения и эксплуатации. Обычно γ_{Rct} не превышает 3 %.

Погрешность переходных сопротивлений контактов γ_{Rk} зависит от технологических условий напыления пленок, геометрического размера контактного перехода и не превышает 1...2 %.

Допустимая погрешность коэффициента формы определяется выражением

$$\gamma_{k\phi,\text{доп}} = \gamma_R - \gamma_{\rho s} - \gamma_{R t} - \gamma_{R c t} - \gamma_{R \kappa} . \qquad (4.1.19)$$

Если значение $\gamma_{k \phi, \text{доп}} < 0$, то изготовление резистора заданной точности из выбранного материала невозможно. В этом случае следует выбрать другой материал с меньшим α_R [3] или предусмотреть подгонку резистора.

4. Определение конструкции резисторов по значению коэффициента формы k_{ϕ} :

$$k_{\phi i} = R_i / \rho_s \,. \tag{4.1.20}$$

Если $1 < k_{\phi} < 10$, то рекомендуется конструировать резистор прямоугольной формы (рис. 4.1.2, *a*); в случае $k_{\phi} > 10$ следует выбирать



Рис. 4.1.2. Типы тонкопленочных резисторов: *a* – с длиной большей ширины; *б* – с длиной меньшей ширины; *в* – с коэффициентом формы более 10

резистор сложной формы типа "меандр" (рис. 4.1.2, *в*); при $0,1 < k_{\phi} < 1$ – использовать резистор прямоугольной формы, у которого длина меньше ширины; конструировать резистор с $k_{\phi} < 0,1$ не рекомендуется в связи с нерационально большой площадью под широкие контактные площадки.

Расчеты резисторов с различными коэффициентами формы имеют определенные особенности и методика их расчета приведена в последующих разделах.

4.1.2.1. Расчет прямоугольных полосковых тонкопленочных резисторов

Для резисторов, имеющих $1 < k_{\phi} < 10$, расчетное значение ширины резистора определяется из условия

$$b_{\text{pacy}} > \max \{ b_{\text{техн}}; b_{\text{точн}}; b_{\text{p}} \},$$
 (4.1.21)

где $b_{\text{расч}}$ – минимальная ширина резистора, определяемая возможностями выбранного технологического процесса ($b_{\text{техн}} = 0,2$ мм для метода "свободной" маски и $b_{\text{техн}} = 0,1$ мм – для метода литографии); $b_{\text{точн}}$ – ширина резистора, определяемая точностью изготовления:

$$b_{\text{точн}} > \left(\Delta b + \Delta l / k_{\phi}\right) / \gamma_{k \phi, \text{доп}}; \qquad (4.1.22)$$

где Δb , Δl – погрешности изготовления ширины и длины резистора, зависящие от выбранного метода изготовления; $\Delta b = \Delta l = 10$ мкм для метода фотолитографии и $\Delta b = \Delta l = 50$ мкм для метода "свободной" (съемной) маски; $b_{\rm p}$ – минимальная ширина резистора, при которой рассеивается заданная мощность,

$$b_{\rm p} = \sqrt{\frac{P}{P_0}} k_{\rm \phi} \ .$$
 (4.1.23)

За ширину *b* резистора принимается ближайшее к b_{pacu} наибольшее значение, кратное шагу координатной сетки, принятому для чертежа топологии с учетом масштаба. Для тонкопленочной технологии шаг координатной сетки обычно составляет 1 или 0,5 мм. Например, если шаг координатной сетки 1 мм, масштаб 20:1, то округление производится до величины, кратной 0,05 мм.

Расчетная длина резистора определяется по формуле

$$l_{\text{pacy}} = bk_{\phi}. \tag{4.1.24a}$$

За длину *l* резистора принимается ближайшее к *l*_{расч} значение, кратное шагу координатной сетки, принятому для чертежа топологии с учетом масштаба.

Полная длина резистора с учетом перекрытия контактных площадок определяется из выражения

$$l_{\text{полн}} = l + 2e, \qquad (4.1.246)$$

где *е* – размер перекрытия резистора и контактной площадки (*е* > 02 мм для "свободной" маски и *е* > 0,1 мм для метода литографии).

Площадь, занимаемая резистором на площадке, определяется по формуле

$$S = l_{\text{полн}} b.$$
 (4.1.25)

В случае резисторов с 0,1 < k_{ϕ} < 1 сначала определяется длина, а затем ширина резистора. Расчетное значение длины резистора $l_{\rm pac+}$ выбирается из условия

$$l_{\text{pacy}} > \max \{ l_{\text{техн}}, l_{\text{точн}}, l_{\text{p}} \},$$
 (4.1.26a)

где $l_{\text{техн}}$ – минимальная длина резистора, определяемая разрешающей способностью выбранного технологического метода формирования конфигурации ($l_{\text{техн}} = 0,2$ мм для метода "свободной" маски и $l_{\text{техн}} = 0,1$ мм для метода литографии); $l_{\text{точн}}$ – минимальная длина резистора, при которой обеспечивается заданная точность

$$l_{\text{точн}} > (\Delta l + \Delta b k_{\phi}) / \gamma_{k\phi}. \qquad (4.1.266)$$

За длину *l* резистора принимается ближайшее к *l*_{расч} значение, кратное шагу координатной сетки, принятому для чертежа топологии.

Расчетная ширина резистора определяется по формуле

$$b_{\rm pacy} = l / k_{\rm \phi} \,.$$
 (4.1.27)

За ширину резистора принимается ближайшее к b_{pacy} значение, кратное шагу координатной сетки.

Полная длина резистора с учетом перекрытия контактных площадок и площадь резистора определяются соответственно по формулам (4.1.246) и (4.1.25).

Для проверки правильности расчета находятся действительная удельная мощность рассеивания и погрешность резистора. Резистор спроектирован удовлетворительно, если:

1) удельная мощность рассеивания

$$P_0^1 = P/S < P_0; (4.1.28)$$

2) погрешность коэффициента формы $\gamma'_{k\phi}$ не превышает допустимого значения $\gamma_{k\phi}$:

$$\gamma'_{k\phi} = \Delta l / l_{\text{пол}} + \Delta b / b \le \gamma_{k\phi,\text{доп}}; \qquad (4.1.29a)$$

3) суммарная погрешность $\gamma_{R'}$ не превышает допуска γ_{R} :

$$\gamma_R = \gamma_{\rho s} + \gamma_{k\phi} + \gamma_{R\tau} + \gamma_{R\kappa} + \gamma_{Rc\tau} \le \gamma_R.$$
(4.1.296)

4.1.2.2. Конструктивный расчет тонкопленочных резисторов сложной формы (k_ф >10)

К резисторам сложной формы относятся конфигурации типа "меандр", приведенные на рис. 4.1.2, *в.* Расчет их ведется также из условия минимальной занимаемой площади. Ширина определяется по приведенным выше формулам (4.1.21) – (4.1.23). Дальнейший расчет после определения ширины *b* резистора ведется в следующей последовательности:

- определяется длина средней линии меандра

$$l_{\rm cp} = b \, k_{\rm \phi} \,, \tag{4.1.30}$$

при этом задается расстояние между резистивными полосками a; с учетом технологических ограничений ($a_{\min} = 300$ мкм для масочного метода и $a_{\min} = 100$ мкм в случае литографии), обычно a = b;

- определяется шаг одного звена меандра:

$$t = a + b;$$
 (4.1.31)

– определяется оптимальное число звеньев меандра $n_{\text{опт}}$ из условия получения минимальной занимаемой площади, что выполняется в случае вписывания меандра в квадрат (L = B);

если отношение средней линии меандра к ширине резистивной полоски больше 10, то оптимальное число звеньев меандра может вычисляться по приближенной формуле

$$n_{\rm offr} = \sqrt{\frac{l_{\rm cp}/t}{B/L}};$$
 (4.1.32)

если L = B (меандр квадратной формы) и a = b выражение еще больше упрощается

$$n_{\text{опт}} = \sqrt{K_{\phi}/2}$$
; (4.1.33)

вычисленное значение *n*опт округляется до ближайшего целого;

- определяется длина меандра из выражения

$$L = n (a + b);$$
 (4.1.34)

вычисляется ширина меандра

$$B = (l_{\rm cp} - an) / n, \tag{4.1.35}$$

где *n* – оптимальное число звеньев, округленное до ближайшего целого.

Расстояние *а* выбирается из конструктивно-технологических соображений. Например, при напылении резисторов через свободную маску размер *a*_{min} определяется минимально возможным расстоянием между соседними щелями в маске. Для обеспечения требуемой жесткости маски оно должно удовлетворять условию

$$B_{\max} / a < 10.$$
 (4.1.36)

Если это условие не выполняется, то необходимо изменить расстояние a и вновь вычислить n_{ont} , L, B.

Приведенные расчетные соотношения не учитывают, что в резисторах типа "меандр" плотность тока в изгибах неравномерна.

Это приводит к сокращению электрической длины пленочного резистора и уменьшению его сопротивления. Для приближенной оценки сопротивления меандра можно воспользоваться формулой

$$R \approx \rho_s \left(l_{\rm cp} \,/\, b \right) \approx \rho_s \, k_{\rm \phi} \,. \tag{4.1.37}$$

Для уточненного расчета конструкцию резистора типа "меандр" необходимо представить в виде последовательно соединенных прямолинейных участков и изгибов. В этом случае сопротивление меандра можно определить из выражения

$$R = R_{\mu}m + l_{\mu}\rho_{s}/b, \qquad (4.1.38)$$

где R_{μ} – сопротивление изгибов; m – число изгибов; l_{π} – длина прямолинейных участков; n – число звеньев меандра.

Для изгиба под прямым углом (рис. 4.1.2, б) $R_{\mu} = 2,55\rho_s$, при П-об-разном изгибе $R_{\mu} = 4\rho_s$. Отсюда длина прямоугольного участка одного звена меандра выражается как

$$l_{\rm m} = (R - mR_{\rm m}) b / (\rho_s n). \tag{4.1.39}$$

Если квадратная или близкая к ней форма резистора типа "меандр" оказывается неприемлемой при компоновке пленочных элементов на подложке микросхемы, то, задавшись одним из размеров меандра (например, B' при известном S), можно определить второй размер L'и число звеньев меандра n'

$$L' = S / B';$$
 (4.1.40)

$$n' = L' / t.$$
 (4.1.41)

4.1.2.3. Конструктивный расчет толстопленочных резисторов

Особенности расчета толстопленочных резисторов связаны с технологией. При изготовлении элементов по толстопленочной технологии затруднительно получение заданного номинала, поэтому всегда предусматривается дополнительная операция – подгонка.

Возможности технологии ограничивают также минимальный размер резистора и ряд других параметров. При выборе способа выполнения резисторов по толстопленочной технологии следует ориентироваться на приведенные ниже данные:

- толщина пленки 15...20 мкм;
- минимальный размер $l \times b 0.8 \times 0.8$ мм;
- диапазон номиналов 25 Ом 1 МОм;
- допустимое отклонение от номинала ±2 % (после лазерной подгонки);
- температурный коэффициент сопротивления ТКС, 1/°С, в диапазоне (-60...125 °С);
- максимальная допустимая удельная мощность рассеяния $P_0 = 3...8 \text{ мBT/mm}^2$.

Форму резистора следует предпочитать прямоугольную, хотя допускается другая конфигурация.

Рекомендуется выбирать коэффициент формы резистора в пределах от 0,2 до 5...6.

Общей рекомендацией можно считать размещение резисторов на двух сторонах платы с количеством слоев резисторов не более трех.

Исходными данными для расчета следует принимать: номинал резистора R_i , кОм; мощность рассеяния P_t , мВт; относительную погрешность изготовления резисторов до подгонки; максимально допустимую удельную мощность рассеяния резистивной пленки P_0 , мВт/мм²; минимальные размеры резистора $b_{\min} \times l_{\min} = 0.8 \times 0.8$ мм; шаг координатной сетки, мм.

Порядок расчета

1. Следует сделать предварительный выбор подложки и материалов (паст) для проектируемой толстопленочной ИМС.

Подложки для толстопленочной технологии использовались в разное время из оксида бериллия, фарфора,

оксида алюминия, эмалированных металлов, стекла и др. Каждый из этих материалов обладает как

определенными достоинствами, так и недостатками. Наиболее широко распространены подложки из оксида

алюминия (94...98 %) и смеси 4...6 % оксидов кремния, кальция, магния и других элементов.

Отечественной промышленностью в основном выпускается керамика марки 22XC красного и темно-красного цветов, состоящая из оксидов: алюминия (94,4 %), кремния (2,76 %), марганца (2,35 %) и хрома (0,49 %). Подложки изготавливают размерами от 10×10 до 120×120 мм при толщине 0,6...1,7 мм с различным химическим составом (табл. 4.1.2).

Характеристики керамических подложек из оксида алюминия, выпускаемых зарубежными фирмами Du Pont (США), Kyoto Ceramic, Murata (Япония), Rosental Technik (ФРГ) и Desmarquest (Франция), представлены в табл. 4.1.3.

4.1	1.2	2.	Хи	мический	состав	высокоглиноземистой	керамики

Марка	Химический состав, мас. %									
керамики	Al_2O_3	SlO ₂	MnO	Cr ₂ O ₃	CaO	B_2O_3	Na ₂ O	MgO		
22XC ГБ-7	94,40 97.25	2,76 0.92	2,35	0,49	_ 0.91	0.92	_	_		
ВГ-7	95,81	2,60	_	_	_	_	0,10	1,49		
M-7	94,20	3,70	—	_	2,10	_	_	_		
A-995	99,80	_	_	_	_	_	_	0,20		

4.1.3. Керамические подложки из оксидов алюминия зарубежных фирм

Характеристика	Kyoto) Ceramic (Яп	ония)	Desmsrques	t (Франция)	Rosental Technik (ΦΡΓ)
Техническое название	Киосера	Киосера	Киосера			Рубалит
Содержание Al ₂ O ₃ , %	94,0	96,0	98,0	97,0	99,5	96,0
Цвет	Розо- вый	Белый	Белый	Белый	Белый	Белый

Кроме керамических подложек, широко стали применяться металлические подложки со стекловидным (эмалированные) покрытием. К их достоинствам следует отнести высокую теплопроводность, термостойкость, механическую прочность. Они позволяют совмещать на одном основании толсто- и тонкопленочные микросхемы, монтировать бескорпусные элементы и ИМС непосредственно на металлическое основание. Основные материалы таких подложек приведены в табл. 4.1.4.

Технологический процесс изготовления металлоэмалевых подложек включает формирование металлической заготовки (штамповка, гибка, пробивка отверстий), подготовку поверхности (травление, промывку, нанесение адгезионного покрытия), нанесение эмали, сушку, обжиг. В качестве материала эмали используются стеклопорошки с температурой вжигания 760...800 °C.

4.1.4. Характеристики материалов металлических подлож

Материал подложки	Коэффициент теплопроводности K _т , 10 ² , Вт/м.°С	Температурный коэффициент линейного расширения TKJIP, 10 ⁻⁶ , °C ⁻¹	Удельная теплоемкость, кал/с.°С	Шлотность, г/см ³	Удельное объемное электрическое сопротивление р, Ом·м
Алюминий	2,14	23,0	0,90	2,7	$2,8 \cdot 10^{-4}$
Латунь	0,85	18,5	0,38	8,4	$6,7 \cdot 10^{-4}$
Медь	3,20	17,0	0,39	8,9	$1,7.10^{-4}$
Графит	1,40	5,4	1,67	1,8	$1 \cdot 10^{-1}$
Ковар	0,15	6,0	0,50	8,0	$49 \cdot 10^{-4}$
Молибден	1,34	4,9	0,25	10,2	$5,7 \cdot 10^{-4}$
Никель	0,58	13,0	0,44	8,9	$7,8 \cdot 10^{-4}$
Сталь					
(холодный прокат)	0,55	03,0	0,45	7,8	$17 \cdot 10^{-4}$
Сталь					
(нержавеющая Н316)	0,15	16,5	0,50	8,0	91.10-4
Вольфрам	1,56	5,0	0,13	19,3	$5,5 \cdot 10^{-4}$

Соответственно схеме электрической принципиальной располагают резисторы в порядке возрастания номиналов и производят разбивку на группы таким образом, чтобы каждый резистор состоял не более чем из 5...6 квадратов. При этом ориентируются на значения, приведенные в табл. 4.1.2 - 4.1.6. В них даны значения ρ_S резистивных паст различного назначения.

Пасты представляют собой композиты, в состав которых входят мелкодисперсные порошки металлов, оксидов или сплавов, порошки связующей фазы в виде мелкоизмельченного стекла и органической связующей жидкости. В зависимости от свойств получаемых из них элементов различают проводниковые, резистивные и диэлектрические пасты.

Проводниковые пасты предназначены для создания соединений между элементами, контактных площадок для дискретных элементов, для получения выводов резисторов и обкладок конденсаторов. Основным компонентом проводниковых паст является металлическая фаза, в качестве связующего применяют стекло различного состава. Поскольку стекло является химически активным компонентом, взаимодействующим при высокой температуре с металлической составляющей (растворение), то не все металлы могут использоваться для этой цели; практически пригодными являются только благородные металлы – золото, платина, палладий и серебро.

Промышленностью выпускается ряд типов проводниковых паст на основе Pd–Ag и серебросодержащую композицию. Основные характеристики проводников, полученных из этих паст, приведены в табл. 4.1.2.

Vanautanuatura	Тип пасты								
ларактеристика	ПП-1	ПП-2	ПП-3	ПП-4	ПП-5	КСС-1	КСС-2		
ρ _S , Ом/□	0,05	0,5	0,05	0,05	0,05	0,003	0,005		
Прочность сцепления с керамикой, кг/см ²	50	_	50	_	50	≥50	≥50		
Растекаемость паст, мкм	150	150	50	50	20	30	50		
Шероховатость поверхности пленок, мкм	5	5	_	_	5	_	_		

4.1.2. Толстопленочные проводники на основе серебра и системы Pd–Ag

Паста ПП-1 используется при получении проводников на керамике типа 22ХС и имеет растекаемость 100...1500 мкм; ПП-2 – для верхних обкладок конденсаторов, инертных к облуживанию; ПП-3 – для проводников с пониженной растекаемостью; ПП-4 – для проводников больших интегральных микросхем на верхних диэлектрических слоях; ПП-5 – для проводников на керамике 22ХС, совместимых с рутениевыми толстопленочными резисторами и с растекаемостью 10...20 мкм; КСС-1 – для микрополосковых линий (МПЛ) с малыми потерями; КСС-2 – для металлизации заземляющих плоскостей МПЛ, отверстий и торцов подложки.

Из паст на основе драгоценных металлов наибольшую проводимость обеспечивают пасты, содержащие золото. Они позволяют получать элементы с высокой адгезией к керамическим подложкам и низким удельным поверхностным сопротивлением. Термообработка паст проводится на воздухе. Золотые контактные площадки могут использоваться для установки кристаллов кремния в корпус методом эвтектической пайки.

В качестве функциональной металлической фазы используется мелкодисперсный порошок золота, полученный восстановлением золотохлористоводородной кислоты органическими восстановителями. Полученный порошок полидисперсный, содержит 80 % частиц сферической формы диаметром 0,6...2,2 мкм. Небольшой процент составляют частицы чешуйчатой формы с "условной" длиной 3...6 мкм и толщиной 0,5...1,0 мкм. В качестве стеклосвязки используется свинцовоборосиликатное стекло в виде порошка с удельной поверхностью 10 000 см²/г и температурой размягчения 660 °C. Органическая связка в пасте – раствор целлюлозы в терпинеоле, модифицированном ланолином. Пасты приготавливают путем смешивания компонентов в валковой мельнице с металлическими валками диаметром 75 мм и зазором между ними 0,03...0,05 мм.

В табл. 4.1.3 приведено несколько золотосодержащих паст различного состава.

4.1.3. Золотосодержащие пасты и их растекаемость

		Растекаемость		
Тип пасты	Порошок золота	рошок золота Стеклосвязка Органическое связующее		и астекаемость, МКМ
ПЗП-1	80,1	7,9	12,0	110
ПЗП-3	83.0	2,5	14,5	520
ПЗП-4	81,6	2,5	17,0	825
ПЗП-5	78,7	2,4	18,9	1025

Паста ПЗП-1 предназначена для получения толстопленочных прецизионных проводниковых элементов методом трафаретной печати на керамической подложке с температурой вжигания 850...950 °C. Пасты ПЗП-3, ПЗП-4, ПЗП-5 могут использоваться для создания контактных площадок в углублениях керамических корпусов и установки кристаллов кремния размером до $2,5 \times 2,7$ мм пайкой при 420 ± 10 °C в течение 9 с и с усилием прижима до 80 г.

В последнее время стали распространяться пасты, не содержащие благородных металлов. К ним относятся композиции на базе меди, алюминия и никеля, разрабатываемые рядом фирм. Некоторые сведения по медным пастам приведены в табл. 4.1.4, что наглядно показывает, какое значение придается разработке таких материалов.

Фирма	Состав пасты				Параметр проводника			
	Медь масс. %	Стекло масс. %	Элементы в состоянии стекл	Оптимальный режим				
Du Pont	_	_	_	Время подсушки 510 мин при 110 °C. Время вжигания 810 мин при 900 °C. Общий цикл вжигания 50 мин. Среда вжигания – азот	1,3	25	100	15
Cermalloy	88,0	10	Ba, P, C, Pb, O ₂	Температура подсушки 125150 °C. Время – 1015 мин. Температура вжигания 900 °C, время – 56 мин. Среда – азот	2,0	25	95	20
Electro Oxide (EO)	70,3	28	Ba, Si, Al, P, Na, C, O ₂	Подсушка – 125 °C. Вжигание в азоте 850 °C – 10 мин	2,0	25	20	30
Thick Film Sistem (TES)	78,0	21	Ba, Si, P, C, O ² , Sb	Вжигание в азоте при 850950 °C	2,83,2	25	10	10

4.1.4. Характеристики толстопленочных проводников на основе медной пасты

Более подробные данные в литературе не приводятся; отмечается, что содержание медного порошка составляет 65...98 %, для улучшения адгезии иногда проводится окисление до содержания оксида меди 1...5 масс. %, дисперсность – 1...10 мкм.

Имеются сведения о выпуске никелевых паст, например, фирмой Engelhard: пасты A-2884, A-2964 с разрешающей способностью 250 мкм, поверхностным сопротивлением $\rho_s = 0,05...0,1$ Ом/ \Box и прочностью сцепления 2,1...2,8 Н/м².

Припойные пасты. Этим материалам придается сейчас большое значение, поскольку их применение позволяет уменьшить трудоемкость монтажа активных компонентов ГИС (монтаж составляет до 50 % трудоемкости изготовления ГИС). Наиболее известными фирмами, выпускающими припойные пасты, являются

Du Pont, ЕМКА (США), Hereus (ФРГ), в табл. 4.1.5 приведены некоторые данные паст фирмы Du Pont.

Тип пасты	Состав наполнителя, масс. %	Температура плавления, °С	Рекомендуемая температура оплавления, °С					
Трафаретная печать								
8513	Au 88; Ge12	356	400450					
8518	Sn 95; Ag5	235	240275					
8523	Sn62; Pb36; Ag2	189	200230					
Дозатор								
8932	Sn10; Pb90	300	320350					

4.1.5. Низкотемпературные припойные пасты

По сравнению с обычной пайкой использование припойных паст имеет ряд преимуществ: прочное и селективное размещение пасты на контактных площадках, возможность защиты чувствительных элементов схемы; контролируемая и однородная толщина нанесенного слоя; возможность нанесения паст на плату групповым методом (трафаретной печатью); минимальные потери припоя; возможность использования пасты как временного адгезива компонентов при монтаже; не требуется нанесение флюса.

Данные по отечественным припойным пастам приведены в табл. 4.1.6.

4.1.6. Российские припойные пасты

Характеристика		Тип пасты							
		ПЛ1-1 ПЛ1-3		КЛ-1	КЛ-2				
Состав:	припой	ПОС-61	ПОС-61	ПОСК-50/18	Композиция, %: Sn45, Pb29, Cd17, In9				
	флюс	Активированна	я канифоль	Производные орг	анических кислот				
Рабочая температура оплавления, °С		220250	220250	170180	140150				
Растекаемость, мкм (при толщине 50 мкм)		≤30 ≤50		_	_				
Расход, г/см ² (при толщине 50 мкм)		0,0450,05	0,0450,05	_	_				
Прочность сцепления с поверхностью проводников, кг/см ²		≥50	≥ 50	≥ 50	≥ 50				
Растворитель для удаления остатков органики		Спирт : бензин – 1:1	Горячая вода	Спирт : диметил- формамид – 1:1	Спирт : диметил- формамид – 1:1				
Срок хранения, мес		3	3	1	1				

Резистивные пасты и толстопленочные резисторы представляют собой сложные композиции из смеси металлов, оксидов металлов и стекла. Для обеспечения требуемых характеристик используют системы, содержащие серебро-палладий, золото, платину; оксиды талия, индия, рутения.

Наиболее распространенными следует считать пасты на базе серебро-палладиевой системы: ПР-5; ПР-20; ПР-50; ПР-100; ПР-20; Пр-1000; Пр-1000; Пр-1К; ПР-3К; ПР-6К; ПР-20К; ПР-100К. Цифры в маркировке обозначают поверхностное сопротивление в Ом/□; Буква "К" в конце маркировки показывает, что цифры в марке следует считать килоомами. Технологический процесс изготовления резистивной пасты включает механическое

измельчение серебра, стеклосвязки и последующее перемешивание с органическим связующим; различный номинал обеспечивается изменением соотношения проводящей составляющей и стеклосвязки.

Для выполнения толстопленочных резисторов с высокой стабильностью параметров, с низким ТКС и коэффициентом шума, не зависящим от их геометрических размеров, фирмами Du Pont (США), Johnson Mattey Ltd. (Англия) разработаны резистивные составы на основе оксида рутения; поверхностное сопротивление в них может изменяться варьированием основного компонента и стеклосвязки. Оксид рутения стехиометрического состава получают термообработкой гидрооксихлорида рутения при температуре выше 500 °C. Наиболее распространенный режим – нагрев гидрооксихлорида рутения до 600 °C, выдержка 4 ч, охлаждение с печью, измельчение полученного продукта в планетарной мельнице в течение 10 ч и просеивание. Для паст используется порошок с основным гранулометрическим составом, соответствующим частицам размером 0,2 мкм. Следует отметить высокую чувствительность составов к примесям Fe, Cr, Ni, Cu, K, Na, содержание которых может достигать 0,3...3,0 %. Существенным является также состав стеклосвязки, которую модифицируют MgO, ZnO, SrO, BaO, что обеспечивает эффект упаковки, затрудняет ионную проводимость и обусловливает возможность управления ТКС резистивных пленок.

В последнее время появились сообщения о перспективности использования в качестве связки кристаллизующихся стекол (типа стеклоцементов) на основе соединений рутения. Особенностью этих паст является то, что роль проводящей фазы здесь выполняют не только частицы соединений рутения, но и сама основа – закристаллизовавшееся стекло. При этом достигаются низкие значения ТКС, немаловажным является также низкое содержание рутения.

Получены толстопленочные резисторы с удельным поверхностным электрическим сопротивлением от 5 Om/\Box до 1 MOm/\Box ; ТКС резисторов с сопротивлением от 500 Om/\Box до 1 MOm/\Box составляет ±1·10⁻⁴ °C⁻¹, а для резисторов с сопротивлением от 5 до 500 MOm/\Box не превышает ±2,5·10⁻⁴ °C⁻¹. Рутениевые пасты обозначаются буквами ППР и цифрами, указывающими на сопротивление, получаемое в резистивных пленках: ПРР-5, ПРР-50, ПРР-10K, ПРР-10K, ПРР-10K, ПРР-10K, ПРР-500K, ПРР-10K, ПРР-10K, ПРР-500K, ПРР-100K, КР-500, КР-100K, КР-500, КР-100K, КР-500, КР-100K, КР-500, КР-100K, КР-500, КР-100K, КР-50K, КР-50K, КР-10K, КР-20K, КР-50K, КР-100K с аналогичными электрофизическими характеристиками. Следует отметить, что в пасты добавляется оксид ниобия для устранения недостатка по кислороду, повышения стабильности и регулирования ТКС. Приведенные рутениевые пасты технологически хорошо сочетаются с проводниковыми пастами марок ПП-1, ПП-3, ПП-5, КСС-1, КСС-2.

Для удешевления резистивных паст нередко используются рутенаты свинца, висмута и другие добавки; особое внимание обращается на синтез исходных компонентов – рутенат свинца стехиометрического состава получается при смешивании компонентов и обжиге при 800...1000 °С в течение 24 часов.

Среди других материалов такого типа следует отметить резистивные композиты на основе оксидов индия, талия, кадмия и др.

2. Следующий этап расчета сводится к определению оптимального значения удельного сопротивления $\rho_{S \text{ опт}}$ по формуле (4.1.42), как показано выше для тонкопленочных резисторов.

$$\rho_{S \text{ OITT}} = \sqrt{\frac{\sum_{i=1}^{n} R_{i}}{\sum_{i=1}^{n} \frac{1}{R_{i}}}},$$
(4.1.42)

где *n* – количество резисторов.

3. Резистивная паста выбирается после расчета $\rho_{S \text{ опт}}$, исходя из информации, приведенной выше по тексту и в табл. 4.1.7.

Обозначение пасты	C-4	IIP-100	IIP-500	IIP-1K	IIP-3K	HP-6K	IIP-20K	ITP-50K	IIP-100
Удельное поверхностн ое сопротивлен ие ρ _S , Οм/ [∫]	5	100	$5 \cdot 10^2$	10 ³	3·10 ³	6·10 ³	2·10 ⁴	5·10 ⁴	10 ⁵

4.1.7. Удельное поверхностное сопротивление ρ_S резистивных паст (ПР)

В производственных условиях резистивные пасты получают практически смешиванием проводящих и диэлектрических паст. Данные по диэлектрическим пастам приведены в разделе расчетов конденсаторов.

4. Определение коэффициента формы резистора:

$$K_{\phi} = R/\rho_S. \tag{4.1.43}$$

В случае $K_{\phi} \ge 1$ определяют геометрические размеры резистора: ширину *b* и длину *l*.

5. Ширина резистора прямоугольной формы $b_{\text{расч}}$ должна быть не меньше наибольшего значения одной из двух величин $b_{\text{р}}$ и $b_{\text{техн}}$

$$b_{\text{pacy}} \ge \max \{b_{\text{p}}, b_{\text{TexH}}\},$$
 (4.1.44)

где $b_{\text{техн}}$ – минимальная ширина резистора, обусловленная возможностями толстопленочной технологии ($b_{\text{техн}} = 0,8$ мм).

Ширина резистора из условий выделения мощности определяется:

$$b_{\rm p} = \sqrt{\frac{K_{\rm p}P_i}{P_0K_{\rm \phi}}},\tag{4.1.45}$$

где K_p – коэффициент запаса мощности, учитывающий подгонку резистора, он может вычисляться по формуле

$$K_{\rm p} = \gamma_R / 50.$$
 (4.1.46)

Если принять $\gamma_R = 50$ %, то $K_p = 2$. 6. Расчетная длина резистора

$$L_{\text{pacy}} = b_{\text{pacy}} K_{\phi} \,. \tag{4.1.47}$$

Расчетные значения b_{расч} и l_{расч} следует корректировать, поскольку необходимо предусматривать подгонку, длину *l* и ширину *b* резистора меняют так, чтобы уменьшалось сопротивление *R_i*. Для этого необходимо ширину b_{расч} увеличить, а длину *l*_{расч} уменьшить и принять кратной выбранному шагу сетки. По откорректированному значению длины резистора l В зависимости ОТ ширины b находят по графику (рис. 4.1.3) исправленное значение длины резистора *l*_{испр} с учетом растекания пасты



Для резисторов с $K_{\phi} < 1$ при расчете определяют длину по формулам:

$$L_{\text{pacy}} \ge \max \{l_{\text{p}}, l_{\text{TexH}}\};$$
 (4.1.48a)

$$l_{\rm p} = \sqrt{\frac{K_{\rm p} P K_{\rm \phi}}{P_0}}; \qquad (4.1.486)$$

7. Длина резистора с учетом перекрытия с контактными площадками

$$L_{\text{полн}} = l_{\text{испр}} + 2e, \qquad (4.1.49)$$

где е – минимальный размер перекрытия, определяемый по конструкторско-технологическим ограничениям.

Обычно его значение выбирают равным ширине проводника.

8. Площадь резистора

 $S = l_{\text{полн}} b.$ (4.1.50)

Расчет проводится в нескольких вариантах, варьируются типы паст и их количество. Оптимальным считается вариант, когда число паст и площадь под резисторы будут минимальными.

4.2. РАСЧЕТ КОНДЕНСАТОРОВ

Конструктивные параметры конденсаторов ИМС рассмотрены в разд. 2.1 и могут выполняться в рамках полупроводниковой и пленочной технологий. Наиболее рационально выполнение малых номиналов (менее 30 пФ) в полупроводниковых ИМС, средние номиналы (менее 5000 пФ) в рамках пленочных технологий (более широкий спектр номиналов, возможность подгонки, дешевле и др.) и номиналы микрофарадного диапазона используются в качестве компонентов.

4.2.1. Полупроводниковые конденсаторы

Структуры конденсаторов на биполярных транзисторах показаны на рис. 2.1.12, а основные параметры приведены в табл. 2.1.5. Конструкции организуются на различных *р*-*n*-переходах.

Емкость диффузионного конденсатора на основе обратно смещенного *p*-*n*-перехода

$$C = C_{\text{дон}} + C_{\text{бок}} = C_0 ab + C_{\text{обк}} (a+b) x_i , \qquad (4.2.1)$$

где C₀ и C_{обк} – удельная емкость донной и боковой частей *p*–*n*-перехода; *a*, *b* и *x*_i – геометрические размеры *p*–*n*перехода.

Оптимальным в расчетах является отношение a / b = 1. В этом случае доля боковой емкости оказывается минимальной. Емкость С₀ можно взять из табл. 2.1.5.

Геометрические размеры конденсатора находят по заданным значениям С, Со, Собк. Расчет упрощается при возможности пренебрежения величиной Сбок. Погрешность ΔC определяется погрешностями технологии при выполнении геометрических размеров диффузионных слоев и отклонения емкости от номинала за счет изменения температуры.

Структуры МДП-конденсаторов показаны на рис. 2.1.13, а параметры приведены в табл. 2.1.6.

Емкость МДП-конденсатора определяется выражением

$$C = 0,0885\varepsilon S / d = C_0 S, \qquad (4.2.2)$$

где ε – относительная диэлектрическая проницаемость (для SiO₂ ε = 4); d – толщина диэлектрика; C_0 – удельная емкость (по табл. 2.1.4); S – площадь верхней обкладки конденсатора.

При расчете геометрических размеров МДП-конденсатора задаются величиной d, определяют C₀ и далее рассчитывают площадь верхней обкладки. Следует провести проверку конденсатора на пробой, т.е. определить *U*_{пр} по формуле

$$U_{\rm np} = E_{\rm np} d, \qquad (4.2.3)$$

где $E_{\rm np}$ – электрическая прочность диэлектрика (для SiO₂ $E_{\rm np}$ = 10⁷ B/см). Величина $U_{\rm np}$ должна быть больше рабочего напряжения (обычно 10...50 B).

В совмещенных ИМС конденсаторы МДМ-типа рассчитываются по схеме тонкопленочных (см. ниже).

4.2.2. Тонкопленочные конденсаторы

Основные конструкции пленочных конденсаторов показаны на рис. 2.1.17. Конденсаторы, которые существенно различаются по топологии и имеют некоторые различия в расчетах, приведены на рис. 4.2.1.

Общий порядок расчета по схеме (рис. 4.2.1, *a*) включает несколько приведенных ниже этапов.

1. Выбор материала диэлектрика по рабочему напряжению производится в соответствии с данными, приведенными в табл. 3.2.1 и в соответствии с [3]. Следует ориентироваться на материал диэлектрика с возможно более высокими диэлектрической проницаемостью ε , электрической прочностью $E_{\rm np}$, малыми значениями ТКС и tgδ для обеспечения минимальных геометрических размеров конденсатора, тип которого приведен на рис. 4.2.1, *a*.



Рис 4.2.1. Тонкопленочные конденсаторы:

a - c емкостью до 5·10³ пФ;

δ – гребенчатый конденсатор с емкостью до 30 пФ

2. Определение минимальной толщины диэлектрика производится из условий обеспечения необходимой электрической прочности по формуле

$$d_{\min} > k_3 U_p / E_{\pi p}$$
, (4.2.4)

где k_3 – коэффициент запаса электрической прочности (обычно для тонкопленочных конденсаторов составляет k_3 = 2...3); E_{np} – электрическая прочность материала диэлектрика, В/мм. Толщину диэлектрика чаще выбирают в пределах 0,1...1 мкм.

Меньшая толщина характеризуется наличием пор и других дефектов, что приводит в большинстве случаев к короткому замыканию обкладок. Толщина диэлектрика более 1 мкм дает высокую ступеньку при переходе от верхней обкладки к подложке и создает большую вероятность обрыва в этом месте. Оптимальной толщиной принято считать величину в 0,3...0,5 мкм.

3. Определение удельной емкости конденсатора (пФ/см³) ведется по формуле

$$C_{0\nu} = 0,0885\varepsilon \,/\,d,\tag{4.2.5}$$

где *d* – толщина диэлектрика (см).

4.2.1. Электро	физические х	арактеристики	илиэлектриков	лля конденсаторов
	w	appendent op not interest	Another printer	gen nongenearopos

Материал диэлектрического слоя	$C_{0 m max}$, п $\Phi/ m Mm^2$	3	tgδ	<i>Е</i> _{пр} ·10 ⁵ , В/мм	<i>А</i> _т , ТКС·10 ^{−4} , 1/°С	Стабильность за 1000 ч.
SiO (ГОСТ 5.634–70)	100	56	0,01 0,02	23	2,0	± (1,56)
SiO ₂ , БКО 0.028.004ТУ	100	56	0,002 0,02	23	2,0	± (1,56)
ЕТО 0.021.014ТУ	150	1012	0,001 0,01	1,0	3,0	-1,0

Ta ₂ O ₅	2000	23	0,02	2,0	4,0	±(25)
Al ₂ O ₃	850	10	0,007	9,0	2,5	±(13)
GeO (ГОСТ 19502– 74)	50150	1112	0,005 0,007	1,0	3,0	_

4. Определение относительной температурной погрешности производится из выражения

$$\gamma_{Cer} = \alpha_C (T_{max} - 20 \text{ °C}),$$
 (4.2.6)

где α_C – температурный коэффициент емкости материала диэлектрика, значения которого для интервала температур (-60...125 °C) приведены в табл. 4.2.1.

5. Определение допустимой относительной погрешности активной площади конденсатора осуществляется из формулы:

$$\gamma_{S \text{ доп}} = \gamma_C - \gamma_{C \text{ o}} - \gamma_{C \text{ cr}} - \gamma_{C \text{ cr}}. \qquad (4.2.7)$$

В случае $\gamma_{S \text{ доп}} < 0$ изготовление конденсатора с заданной точностью невозможно и следует выбрать другой материал диэлектрика с меньшей температурной погрешностью.

6. Определение удельной емкости конденсатора с учетом точности изготовления:

$$C_{0 \text{ точн}} = C \left(\gamma_{S \text{ доп}} / \Delta L \right)^2 K_{\phi} / (1 + K_{\phi})^2, \qquad (4.2.8)$$

где $K_{\phi} = L / B$.

Для обкладок квадратной формы (при $K_{\phi} = 1$)

$$C_{0 \text{ точн}} = C \left[\gamma_{S \text{ доп}} / (2 \Delta L) \right]^2.$$
 (4.2.9)

Точность изготовления линейных размеров пленочных элементов и расстояний между ними Δl , Δb , ΔL , ΔB при масочном и фотолитографическом методах равна $\pm 0,01$ мм.

7. Выбор минимального значения удельной емкости конденсатора с учетом электрической прочности и точности изготовления:

$$C_0 < \min\{C_{0\nu}, C_{0 \text{ точн}}\}. \tag{4.2.10}$$

8. Определение коэффициента, учитывающего краевой эффект:

$$K = \begin{cases} 1; & C/C_0 \ge 5 \text{ MM}^2, \\ 1,3...0,06 & C/C_0; & 1 \le C/C_0 \le 5 \text{ MM}^2. \end{cases}$$
(4.2.11)

9. Определение площади верхней обкладки конденсатора

$$S_{\rm B} = C/C_0 \cdot K. \tag{4.2.12}$$

В случае площади перекрытия обкладок менее 1 мм² необходимо взять другой диэлектрик с меньшим значением є, или увеличить *d* в пределах *d*_{опт}, или конструировать конденсатор специальной формы.

Если площадь перекрытия обкладок более 200 мм², то необходимо взять другой диэлектрик с большим значением є или уменьшить толщину диэлектрика в допустимых пределах.

10. Определение размеров верхней обкладки конденсатора:

если k_ф ≠ 1

$$L = \sqrt{Sk_{\phi}}$$
; $B = L / k_{\phi}$;

– при k_ф = 1

$$L = B = \sqrt{S} \tag{4.2.13}$$

Величины *L* и *B* следует округлять до значений, кратных шагу координатной сетки с учетом масштаба топологического чертежа.

11. Вычисление размеров нижней обкладки конденсатора с учетом допусков на перекрытие:

$$L_{\rm H} = B_{\rm H} = L + 2q. \tag{4.2.14}$$

где q – размер перекрытия нижней и верхней обкладок конденсатора (q = 0, 2 мм).

12. Определение размеров диэлектрика:

$$L_{\pi} = B_{\pi} = L_{\rm H} + 2f'. \tag{4.2.15}$$

где f' – размер перекрытия нижней обкладки и диэлектрика (f' = 0,1 мм).

13. Определение площади, занимаемой конденсатором:

$$S_{\mu} = L_{\mu} B_{\mu}.$$
 (4.2.16)

Форма обкладок конденсатора выбирается на этапе разработки эскиза топологии. Сначала проектируются обкладки конденсатора квадратной формы, а при отсутствии места на чертеже топологии для расположения квадрата следует задаться одной из сторон конденсатора, коэффициентом формы обкладок и вычислить размеры обкладок прямоугольной формы.

Для контроля емкости в процессе или после изготовления микросхемы конденсатор проектируют со специальными контактными площадками.

14. Конденсатор спроектирован правильно при выполнении приведенных ниже условий.

14.1. Рабочий тангенс угла диэлектрических потерь не превышает заданного:

$$tg\delta_{pa\delta} \le tg\delta,$$
 (4.2.17)

 $tg\delta_{pa\delta} = tg\delta_{a} + tg\delta_{o\delta}. \qquad (4.2.18)$

Значение тангенса угла потерь диэлектрика tgδ_д следует определить по табл. 4.2.1 или в [3] для выбранного материала диэлектрика.

Тангенс угла потерь в обкладках $tg\delta_{ob}$ следует вычислять по формуле

$$tg\delta_{ob} \approx (4\pi / 3) f_{max} R_{ob} C,$$
 (4.2.19)

где R_{ob} – сопротивление обкладок конденсатора, Ом; C – емкость конденсатора, Φ ; f_{max} – максимальная рабочая частота, Гц.

Сопротивление обкладок конденсатора зависит от его формы и рассчитывается по формуле

$$R_{\rm of} = \rho_{S\,\rm of}\,k_{\rm \phi}\,, \tag{4.2.20}$$

где $\rho_{S o 6}$ – удельное поверхностное сопротивление материала обкладок, определяемое по табл. 4.2.2

14.2. Рабочая напряженность электрического поля $E_{\text{раб}}$ не превышает $E_{\text{пр}}$ материала диэлектрика:

$$E_{\rm pa\delta} \le E_{\rm np} \,, \tag{4.2.21}$$

$$E_{\rm pa\delta} = U_{\rm pa\delta} / d, \qquad (4.2.22)$$

$$d = 0,0885 \varepsilon / C_0. \tag{4.2.23}$$

14.3. Погрешность активной площади конденсатора не превышает допустимую:

$$\gamma_{S \text{ pab}} \leq \gamma_{S \text{ don}}, \qquad (4.2.24)$$

где $\gamma_{S \text{ раб}}$ вычисляется по формуле

где

где

$$\gamma_S = \Delta \frac{1 + K_{\oplus}}{\sqrt{K_{\oplus}S}}; \qquad (4.2.25)$$

величину $\gamma_{S \text{ доп}}$ для введения в формулу (4.2.24) следует вычислить по формуле (4.2.7).

При невыполнении одного из п. 14.1 – 14.3 необходимо выбрать другой материал диэлектрика или изменить конструкцию конденсатора.

В случае наличия в схеме нескольких конденсаторов целесообразнее выбирать для всех один и тот же материал диэлектрика для последующего выполнения их в едином технологическом цикле.

При наличии нескольких конденсаторов на одной подложке расчет следует начать с конденсатора, имеющего наименьший номинал емкости.

После выбора материала диэлектрика и вычислений по формулам (4.2.4), (4.2.5), (4.2.7) – (4.2.9) можно определить значение удельной емкости, при которой конденсатор будет занимать минимальную площадь на подложке

$$C_{0\min} = C_{\min} / S_{\min} . \tag{4.2.26}$$

Окончательный выбор С₀ производится по формуле

$$C_0 \le \min \{ C_0 \min, C_{0\nu}, C_{0 \text{ точн}} \}.$$
(4.2.27)

Вычисление толщины диэлектриков, соответствующей удельной емкости C_0 , следует производить по (4.2.23). Если толщина диэлектрика не выходит за пределы возможностей тонкопленочной технологии (в пределах 0,1...1,0 мкм), то производится дальнейший расчет, если нет – выбирается другой материал диэлектрика.

4.2.3. Толстопленочные конденсаторы

Исходные данные расчета: емкость конденсатора, C, п Φ ; относительная погрешность изготовления конденсатора γ_C , %; рабочее напряжение $U_{\text{раб}}$, B; технологические ограничения, приведенные в разделе 5.1 (табл. 5.1.5).

Расчет конденсаторов на точность не проводится. Если точность изготовления конденсатора выше 15 %, то необходимо предусматривать участок подгонки на верхней обкладке конденсатора.

Расчет толстопленочных конденсаторов производится в следующей последовательности.

1. Производится выбор проводящей пасты для нижней и верхней обкладок по табл. 4.1.2. Диэлектрическую пасту, в зависимости от диапазона, выбирают по табл. 4.2.3.

2. Определяют площадь верхней обкладки конденсатора

$$S = C / C_0. (4.2.28)$$

3. Рассчитывают геометрические размеры верхней обкладки конденсатора. Для обкладок квадратной формы

$$L = B = \sqrt{S}.\tag{4.2.29}$$

4. Вычисляют геометрические размеры нижней обкладки конденсатора

$$L_{\rm H} = B_{\rm H} = L + 2p, \qquad (4.2.30)$$

где *p* – перекрытие между нижней и верхней обкладками конденсатора (по таблице технологических ограничений).

5. Определяют геометрические размеры диэлектрика

$$L_{\rm g} = B_{\rm g} = L_{\rm H} + 2f, \qquad (4.2.31)$$

где f – перекрытие между нижней обкладкой и диэлектриком (технологические ограничения).

Обозначение пасты	Толщина пленки, мкм	Удельная емкость <i>C</i> ₀ , пФ/см ²	Тангенс угла диэлектрических потерь на частоте 1,5 МГц, tg8 × 10 ⁻³	Область применения
ПК1000-30	4060	3700	3,5	Для диэлектрика конденсаторов, изоляции пересекающихся проводников
ПК12	4060	10 000	3,5	Для диэлектрика конденсатора
ПД-1	6070	160	2	Для межслойной изоляции при двух уровнях пленочных элементов
ПД-2	5060	220	3	Для межслойной изоляции при трех (и более) уровнях пленочных элементов
ПД-3	3050	_	2	Для верхнего защитного слоя при использовании пасты ПД-1
ПД-4	3050	_	3	Для верхнего защитного слоя при использовании пасты ПД-2

4.2.3. Характеристики паст для диэлектрика конденсаторов (ПК) и межслойного диэлектрика (ПД)

6. Вычисляют площадь, занимаемую конденсатором на плате:

$$S_{\mathrm{m}} = L_{\mathrm{m}} B_{\mathrm{m}} \,. \tag{4.2.32}$$

В случае неприемлемости применения квадратных обкладок конденсатора принимают обкладки прямоугольной формы. В этом случае задаются одним из размеров верхней обкладки – *L* или *B* – и определяют второй размер, ориентируясь на необходимую общую площадь обкладки.

4.3. ЭЛЕМЕНТЫ С РАСПРЕДЕЛЕННЫМИ ПАРАМЕТРАМИ

В таких элементах один и тот же элемент является частью резистора и конденсатора, электрические параметры которых распределены вдоль структуры. Различают два типа таких структур, обозначаемых как R-C-NR и C-R-NC.

4.3.1. Пленочные *R*-*C*-структуры с распределенными параметрами

На рис. 4.3.1 показаны схема и структуры элементов с распределенными параметрами. Как видно из рассмотрения структуры R-C-NR (рис. 4.3.1, *a*), резисторы расположены друг над другом, выполняя одновременно роль обкладок конденсатора. Верхний резистор номиналом R имеет контакты (выводы) 1 и 2. Нижний резистор номиналом NR имеет выводы 3 и 4 (N – коэффициент кратности в отношении номинала).

Упрощенная схема и структура C-R-NC показаны на рис. 4.3.1, б. В данном случае конденсаторы C и NC имеют общую обкладку с выводами 1-2 в виде резистора R и обкладки 5, 6.

Различают *RC*-структуры с постоянными и переменными по длине конструкции погонными параметрами. Для изменения погонных сопротивлений и емкостей меняют толщину резистивной и диэлектрической пленки и их ширину. Предпочтительнее с точки зрения технологии варьирование ширины. Ширина меняется плавно или ступенчато. Несколько конфигураций топологии приведены на рис. 4.3.2.

Электрические характеристики *RC*-структур можно определить из решений дифференциальных уравнений, связывающих напряжения и токи в любом сечении x структуры, приведенной на рис. 4.3.2, δ , при определенных условиях на полюсах.


Рис. 4.3.1. Схемы структур с распределенными параметрами



Рис. 4.3.2. Топологии пленочных элементов с распределенными параметрами

Расчеты трехполюсных структур и получающиеся частотные характеристики приведены в [8]. Показаны также возможности *RC*-структур, описываемых рациональными функциями, например нулевые фильтры.

Методика расчета *RC*-структур с распределенными параметрами:

 исходя из заданных амплитудно-частотной, фазочастотной характеристик или частоты, соответствующей нулевому коэффициенту передачи избирательного фильтра, определяют необходимое произведение RC;

- базируясь на особенностях разрабатываемой схемы, выбирают значение сопротивления *R* резистивного слоя;

– при выбранном R из известного произведения RC определяют емкость C (желательно обеспечить соотношение $C \ge C_{\rm H}$, где $C_{\rm H}$ – емкость нагрузки);

– значения *R*, *C*, *RC* выражают через геометрические размеры структуры и параметры материалов, далее определяют геометрические размеры *RC*-структуры;

 в нулевых фильтрах сопротивление дополнительного резистора выбирают исходя из определенных заданных соотношений по таблицам.

4.4. ИНДУКТИВНЫЕ КАТУШКИ

4.4.1. Пленочные индуктивные катушки

Пленочные индуктивные катушки выполняются в виде плоских спиралей, наносимых на диэлектрическую или ферритовую подложки. Наиболее часто используют топологию, показанную на рис. 4.2.1.

К конструктивным параметрам относятся ширина проводника (*b*), шаг витков (*S*), суммарная ширина витков (*h*), внутренний (D_1) и внешний диаметры (D_2). Обычно $D_2 < 10$ мм, $S \cong 40$ мкм, $b \cong 10$ мкм.



Рис. 4.2.1. Пленочные индуктивные катушки:

а – спиральные; *б* – прямоугольные; *D*₁ и *D*₂ – внутренний и внешний диаметры катушки; *h* – суммарная ширина витков; *S* – шаг витков

Основными характеристиками являются индуктивность (*L*), добротность (*Q*), собственная резонансная частота (f_0), температурный коэффициент индуктивности (ТКИ). Обычно в диапазоне частот 1 МГц – 2 ГГц величина $L \approx 8$ нГ при $D_2 = 1,5...2,0$ мм.

Основные характеристики сильно зависят от условий окружающей среды и их достаточно сложно рассчитать, поэтому расчет ведется приближенный через размер, форму, расстояние между витками, числом витков по эмпирической формуле

$$L = \frac{25D_{\rm cp}N^2}{1+3h/D_{\rm cp}}, \, \mathrm{H}\Gamma,$$

где D_{cp} – средний диаметр витка определяется как $D_{cp} = 0,5(D_2 + D_1);$ N – число витков; h – суммарная ширина витков, $h = 0,5(D_2 - D_1).$

Следует отметить, что в катушках прямоугольной формы величина индуктивности больше на 10 % из-за большей протяженности витка при одних и тех же N, D_2 и D_1 .

Индуктивность увеличивается с применением подложек из материалов с повышенной магнитной проницаемостью.

Индуктивность катушки уменьшается при размещении вблизи пленочных резисторов, конденсаторов, экранов, корпуса. При отношении расстояния l до экрана к внешнему диаметру катушки $D_2 l / D_2 > 0.5$ уменьшением индуктивности можно пренебречь; при более близком расположении металлических элементов расчетное значение индуктивности следует увеличить.

Добротность спиральной катушки с учетом геометрических характеристик и свойств материала полупроводника (без учета скин-эффекта) оценивается по формуле:

$$Q = \frac{16f D_1 k^2 tb}{\rho_s \left(\frac{D_2^2}{D_1^2} - 1\right) \cdot 10^4}$$

где f – рабочая частота, МГц; ρ – удельное сопротивление проводника, Ом·см; t – толщина проводника, мкм; k – коэффициент, зависящий от соотношения D_2/D_1 ; b – ширина проводника, мм.

Коэффициент к можно оценить из графика на рис. 4.2.2.

Можно принять, что оптимальное соотношение D_2/D_1 для круглой катушки – 0,4, для прямоугольной – 0,36.

Шероховатость величиной 4...10 мкм в 2-3 раза снижает добротность за счет сопротивления поверхностного слоя.

При практических расчетах снижением добротности пренебрегают, если расстояние катушка–толстый экран $l > 0.5D_2$, для тонкого экрана $l = D_2$.

Исходными данными для расчета являются индуктивность L, добротность Q, рабочая частота f, наличие экранов и их параметры (материал, толщина и др.).

Рис. 4.2.2. Соотношение геометрических размеров катушки

 $9D_2/D_1$

k

0,3

 $\theta, 2$

0.1

 $\theta \boxed{1 3 5 7}$

Для предварительной оценки размеров катушки можно воспользоваться таблицей и эмпирическим выражением

$$L_{\rm vg} = (0,05...0,3) D_2$$
, мкГ/см².

<i>D</i> ₂ , мм	<i>D</i> ₁ , мм	Ν	<i>S</i> , мм	<i>b</i> , мм	L , мк Γ	Q	$L_{ m ya}, \ m M\kappa\Gamma/cm^2$
8	3	13	0,19	0,14	1,18	95	1,85
6,5	3,8	11	0,12	0,08	1,0	78	2,4
3	1,4	7	0,11	0,06	0,2	25	2,2
3	0,6	2,8	0,41	0,3	0,016	160	0,18

Таблица типичных параметров катушек ГИС

По заданной индуктивности L ориентировочно подбирают внешний диаметр D_2 и удельную индуктивность L_{ya} ; далее определяют D_1 , задаваясь оптимальным соотношением диаметров.

По заданной индуктивности рассчитывают необходимый шаг

$$S = \frac{kD^{\frac{3}{2}}}{\sqrt{L}} \,.$$

Шаг витков *S* и диаметр катушки *D* вводятся в миллиметрах, коэффициент *k* определяется по графику на рис. 4.2.2.

По заданным значениям добротности Q и частоты f, с учетом вычисленных значений D_2 , D_1 , S и принятой технологии определяют из уравнения добротности необходимую ширину витка b. Если на заданной частоте толщина t составляет 2...4 глубины скин-слоя, то b увеличивают в 1,5–2 раза.

Сравнивают полученное значение *b* с расчетным шагом *S*; при условии S > b + c расчет заканчивается; если S < b + c, следует увеличить D_2 и повторить весь расчет.

Наличие экранов требует поправки L и Q по графикам, приведенным на рис. 4.2.3 и 4.2.4.

В частности на рис. 4.2.3 показано, что можно увеличить индуктивность при постоянных габаритах катушки за счет использования подложки из материала с повышенной магнитной проницаемостью. Здесь показана зависимость отношения индуктивности L на подложке с $\mu = 50$ к индуктивности L_0 на подложке с $\mu = 1$ (L / L_0) от отношения толщины подложки δ_1 к среднему радиусу катушки R_{cp} (δ_1 / R_{cp}) для различных толщин δ_2 ферритового покрытия на катушке.



Индуктивность катушки уменьшается за счет уменьшения магнитного поля при размещении катушки вблизи пленочных резисторов, конденсаторов, экранов и корпуса на расстоянии меньше ее диаметра D_2 . Зависимость, как видно из рис. 4.2.4, сложная.

Сплошные линии на графике для толстых экранов (десятые доли миллиметра), штриховые – 0,5 мкм на изолированной подложке из алюминия; L_3 – индуктивность катушки с экраном; L_0 – индуктивность катушки без экрана; l – расстояние до экрана.

При $l/D_2 > 0,5$ влиянием экранов можно пренебречь. При более близком расположении металлических элементов расчетное значение индуктивности следует увеличить.

4.5. МЕЖСОЕДИНЕНИЯ, КОНТАКТНЫЕ ПЛОЩАДКИ

Металлическая разводка, контактные площадки, контакты к интегральным элементам играют существенную роль в обеспечении надежности, долговечности и других параметров качества. Больше половины отказов микроэлектронной аппаратуры связано именно с этими звеньями.

4.5.1. Конструирование пленочных контактов

Основные типовые контактные системы пленка-пленка приведены на рис. 4.5.1.

Конструкция контакта, показанного на рис. 4.5.1, *б*, наиболее благоприятна, поскольку чаще резистивный слой 2 и контактный слой *l* выполняются в одном вакуумном цикле и имеют меньшее переходное сопротивление.



Рис. 4.5.1. Типовые системы пленочных контактов: *a* – метод свободной маски; *б* – метод литографии; *l* – проводящий слой; *2* – резистивный слой

Контакт, формируемый с использования свободной маски (рис. 4.5.1, *a*), выполняется чаще в различных вакуумных циклах (имеет место разгерметизация между напылением резистора и металлического контакта) и характеризуется большим переходным сопротивлением от резистивного слоя 2 к проводящему слою *l* по всей площади перекрытия и величиной перекрытия *l*. Просчитывается минимальная величина перекрытия для создания минимального сопротивления на переходе.

Полное переходное сопротивление контактного соединения R_{nep} оценивается как

$$R_{\rm nep} = U_0 / I_0, \qquad (4.5.1)$$

где U_0 и I_0 – напряжение и ток на переходе соответственно.

Полное переходное сопротивление может рассчитываться с использованием выражения

$$R_{\rm nep} = \frac{\sqrt{\rho_{S\,\rm noB}\rho_{\kappa}}}{b} \frac{1}{\operatorname{th} l \sqrt{\frac{\rho_{S\,\rm noB}}{\rho_{\kappa}}}},\tag{4.5.2}$$

где $R_{\text{пер}}$ – полное переходное сопротивление; $\rho_{S \text{ пов}}$ – поверхностное сопротивление резистивного материала; ρ_{κ} – удельное переходное сопротивление; l – длина перекрытия; th – знак гиперболического тангенса.

Второй множитель в этой формуле превращается в единицу при

$$l\sqrt{\frac{\rho_{S \text{ пов}}}{\rho_{\kappa}}} > 2,5, \tag{4.5.3}$$

а соответственно, при этом сопротивление контакта будет достигать минимального значения и дальнейшее увеличение длины перекрытия не приведет к его уменьшению

Минимальное сопротивление R_{к min} пленочных систем в этом случае можно определять по формуле

$$R_{\rm \kappa\,min} = \frac{\sqrt{\rho_{S\,\rm IOB}\,\rho_{\rm \kappa}}}{b} \,. \tag{4.5.4}$$

Обычно величина $\rho_{\kappa} = 0.05...025$ Ом·мм² при получении контактной системы в едином вакуумном цикле и $\rho_{\kappa} = 2.5...50$ Ом·мм² при создании контактов с разгерметизацией установки напыления пленок.

При известных р_S и р_{S пов} величину перекрытия *l* можно выбирать из соотношения

$$l = 1.5 \sqrt{\rho_{S \text{ пов }} \rho_{\kappa}} . \tag{4.5.5}$$

Если *R*_{пер} оказывается чрезмерно большим, то увеличивают ширину контакта *b* до значений *b'*. При расчете можно ориентироваться на данные, приведенные в табл. 4.5.1 для нескольких контактных пар.

4.5.1. Переходное сопротивление в контактных парах

Контактная пара	Cr–Al	Au–Cr	Au–Ta
ρ_{κ} , мОм/мм ²	0,488,0	0,033,0	20500

Максимально допустимая величина контактного сопротивления рассчитывается по формуле

$$R_{\rm k \ дon} = \rho_{Rk} R_i / 2 \tag{4.5.6}$$

и проверяется выполнение условия

$$R_{\rm k\,min} < R_{\rm k\,\,gon}\,. \tag{4.5.7}$$

Если условие не выполняется, то следует увеличить ширину резистора до величины b' (рис. 4.5.1, a),

принимая равенство $R_{\kappa \text{ доп}} = R_{\kappa \text{ min}}$ и вычисляя далее b' из выражения (4.5.4).

Минимальная длина переходного контакта определяется из выражения

$$l_{\min} \ge 1.5 \sqrt{\rho_{\kappa} / \rho_{S \, \Pi OB}}$$
; (4.5.8)

полная длина контактного перехода с учетом ошибок совмещения в случае применения свободной маски соответствует

$$l_{\kappa} \ge l_{\kappa \min} + \Delta l + \eta ; \qquad (4.5.9)$$

$$c \ge b + 2 (\Delta b + \eta),$$
 (4.5.10)

где $l = \Delta b = 0.05$ мм – погрешность изготовления маски; $\eta = 0.2$ мм – погрешность совмещения.

4.5.2. Конструктивный расчет межэлементных соединений

Материал проводникового слоя или нескольких слоев следует выбирать, исходя из:

- 1) удельного поверхностного сопротивления ρ_S (табл. 4.5.2) [3];
- 2) совместимости резистивного материала и материала проводящего слоя;
- 3) метода присоединения выводов навесных компонентов и внешних выводов.

Материал проводящих слоев	Толщина слоя, мкм	Удельное поверхностное сопротивление р _S , Ом/
Медь вакуумной плавки МВ	0,60,8	0,020,0;
Алюминий А97	0,20,5	0,060,1
Золото Зл 999,9	0,60,8	0,030,5

4.5.2. Электрические свойства проводящих слоев

Эти условия обеспечиваются при использовании в качестве проводников и контактных площадок многослойных систем: подслой – проводниковый слой – защитный слой. Подслой обеспечивает адгезию к подложке и резистивному слою проводящего материала. Проводниковый слой – необходимое удельное сопротивление, защитный – защиту от внешних воздействий и возможность присоединения внешних выводов.

В качестве подслоя обычно используют слои хрома, ванадия, нихрома с толщиной 0,01...0,05 мм, если материалами резистивного слоя являются сплавы типа PC, и только ванадий в случае напыления керметов. При использовании хрома и нихрома в качестве резистивного слоя этот же слой выполняет и функцию адгезионного.

В качестве защитного слоя используют никель толщиной 0,1...0,2 мм, если для присоединения внешних проводников используют пайку или микросварку расщепленным электродом, и золото, если метод присоединения пайка и все виды микросварки.

Если в качестве проводникового слоя используется алюминий или золото, то защитный слой (для А1)

необходим лишь для обеспечения возможности сборки, например, для пайки.

Если необходимо учесть активное сопротивление проводников, то при расчете задаются допустимой величиной сопротивления пленочного проводника $R_{\text{доп}}$ или допустимой величиной падения напряжения $U_{\text{доп}}$. Геометрические размеры проводника рассчитываются из соотношения

 $R_{\text{пов}} l / b \le R_{\text{доп}} = U_{\text{доп}} / I.$ (4.5.11)

Необходимо иметь в виду, что плотность тока, протекающего через проводник, не должна превышать допустимого значения плотности тока

$$J = I / bl < J_{\pi 0 \pi}, \tag{4.5.12}$$

где *J* – плотность тока, протекающего через проводник; *J*_{доп} – допустимая плотность тока, обычно принимается 20 А/мм².

5. РАЗРАБОТКА КОНСТРУКЦИЙ ИМС И МИКРОСБОРОК

Электрическая схема, предлагаемая для разработки ИМС или микросборки, представляет обычно законченную функциональную схему различной сложности и объема выполняемых задач, которую весьма затруднительно выполнить в рамках одной конструкции (одной ИМС, ГИС, БГИС и т.д.). В этом случае производится разделение общей электрической схемы (ЭС) на более простые составляющие также с законченными функциями.

Разделение производится с учетом ряда критериев. На каждую *k*-ю ИМС или БИС устанавливается ограничение по числу внешних контактов N_{κ} . Предельное значение $N_{\kappa \max}$ зависит от числа контактов выбранной конструкции корпуса, который ограничивает площадь S_{κ} кристалла, ограничивает мощность рассеивания P_{κ} . В такой ситуации может оказаться целесообразным для уменьшения числа внешних контактов вводить в ГИС бескорпусные ИС, если это не приводит к недопустимому увеличению S_{κ} , P_{κ} или к существенному увеличению затрат на монтаж, приобретение и др. Разделение ЭС может быть связано с рядом других ограничений (необходимость размещения в одном корпусе, наличие той или иной элементной базы и т.д.).

При разделении общей ЭС составляют полный граф связей каждого *i*-го предполагаемого функционального узла с *j*-м контактом N_{ij} . Далее рассчитывают площади S_i и мощности рассеивания P_i каждого функционального узла. Задача сводится к разделению множества функциональных узлов ЭС на подмножества, соответствующие отдельным ИМС или БИС, которые должны соответствовать ограничениям для каждой *k*-й ИМС:

$$N_{\kappa} \le N_{\kappa \max}$$
; $S_{\kappa} = S_{i\kappa} \le \Sigma S_{\kappa \max}$; $P_{\kappa} = \Sigma P_{i\kappa} \le P_{\kappa \max}$

или другим дополнительным условиям, если они имеются.

При последующих действиях определяется вариант технологического исполнения каждого из узлов и в целом всей конструкции. Отдельные составляющие могут выполняться в различных вариантах: пленочная, полупроводниковая, гибридная ИМС или микросборка.

Составляется топология каждого из определенных узлов, затем определяется общая конструкция.

Решение о разработке того или иного типа ИМС или ГИС может приниматься из различных соображений.

Для решения о разработке полупроводниковой ИМС необходимо соблюдение ряда условий:

 возможность выполнения электрических элементов в рамках полупроводниковой технологии (большая часть электрических элементов – транзисторы, емкости малого номинала, отсутствие индуктивных элементов, сравнительно невысокие выходные мощности);

– возможность заказа на реализацию разработки на специализированных предприятиях с учетом экономической целесообразности.

При невозможности или нецелесообразности разработки полупроводниковой ИМС рассматривают по той же схеме вариант пленочной, гибридной ИМС или микросборки. В реальности решение о характере разработки решается чаще директивно.

5.1. РАЗРАБОТКА ТОПОЛОГИИ

Необходимыми данными для разработки топологии являются: схема электрическая принципиальная и перечень элементов, геометрические размеры активных полупроводниковых элементов (транзисторов, диодов), технологические ограничения.

Рекомендуется преобразовать электрическую принципиальную схему в схему соединений элементов. Для этого навесные компоненты заменяются контактными площадками, внешние контактные площадки размещаются на двух противоположных сторонах.

Преобразование схем проводится с целью сокращения длины проводников и уменьшения количества их пересечений до минимально возможного. Далее устанавливают взаимное расположение активных полупроводниковых или пленочных элементов и навесных компонентов.

Следующим шагом является расчет необходимой площади под ИМС или микросборку. Необходимая площадь определяется, например для гибридной ИМС, площадями, занимаемыми группами элементов и компонентов, и рассчитывается по формуле

$$S = k \left(\sum_{i=1}^{n} S_{Ri} + \sum_{j=1}^{m} S_{Cj} + \sum_{k=1}^{l} S_{Hk} + \sum_{q=1}^{p} S_{\kappa q} \right),$$
(5.1.1)

где k – коэффициент заполнения подложки (k = 2...3); S_{Ri} – площадь *i*-го резистора; n – количество резисторов; S_{Cj} – площадь *j*-го конденсатора; m – количество конденсаторов; S_{Hk} – площадь *k*-го навесного компонента; l – количество навесных компонентов; $S_{\kappa q}$ – площадь q-й контактной площадки; p – количество контактных площадок.

Способы установки на плату, электрические параметры, габаритные и присоединительные размеры транзисторов приведены в табл. 2.1.7 и на рис. 2.1.18.

Способы установки на плату, электрические параметры, габаритные и присоединительные размеры диодов, бескорпусных диодных матриц, диодных сборок приведены в табл. 2.1.8 и на рис. 2.1.19.

Основные электрические и массогабаритные размеры конденсаторов К10-17 приведены в табл. 2.1.9. Основные характеристики конденсаторов К10-9 приведены в табл. 2.1.10. Параметры конденсаторов К53-15 приведены в табл. 2.1.11, для К53-16 – в табл. 2.1.12, конструктивные особенности показаны на рис. 2.1.21.

При трансформировании электрической схемы принципиальной в приближении к топологическому виду следует учитывать следующие рекомендации.

1. Контактные площадки для внешних выводов следует располагать по периферии платы, при этом необходимо исключить перекрещивание привариваемых к ним проволочек от выводов корпуса.

2. Число пересечений проводников и их длина должны быть минимальны. Каждое пересечение вносит между проводниками паразитную емкость порядка 20...50 п Φ /мм². В качестве проводников рекомендуется использовать резисторы с $k_{\phi} > 5$. Платы с избирательными устройствами типа *LC* и *RC*-цепей надо располагать на подложке так, чтобы число проволочных перемычек с элементами схемы было бы минимальным.

3. Элементы и компоненты схемы, выделяющие мощность, следует равномерно размещать по площади платы.

При размещении элементов и компонентов на подложках могут использоваться различные критерии оптимизации: минимальные паразитные связи между элементами, максимальная равномерность температуры по поверхности подложки, минимальная длина проводников между определенной группой элементов и т.д. Зачастую различные требования и ограничения противоречат друг другу, что создает существенные затруднения при составлении автоматизированных программ.

Наиболее часто употребляется алгоритм размещения, при котором элементы ИМС заменяют прямоугольниками или квадратами, эквивалентными по площади реальным элементам. Элемент минимальной площади принимают за элементарную ячейку. Остальные элементы представляют в виде набора элементарных ячеек в соответствии с их площадью. Разумеется, размер элементарной ячейки должен быть кратным шагу выбранной координатной сетки. После этого составляется таблица топологических характеристик всех элементов: геометрических размеров и связей элементов друг с другом.

Эта таблица является основой для предварительного размещения элементов на подложке.

Вначале размещают выходные контактные площадки, потом располагают элементы, форма которых по контуру близка квадратной (конденсаторы, короткие резисторы, резисторы в виде меандра, катушки индуктивности и др.). При их размещении используют критерий максимального доступа к выходным площадкам и минимальной взаимосвязи элементов. В последнюю очередь размещают длинные узкие резисторы. Их размещают по критерию минимальной длины пути между соединяемыми элементами.

Существует критерий минимальной длины проводников между элементами на плате. Он реализуется с использованием алгоритма Ли и его модификаций. При этой технологии подложка предварительно разбивается на части (элементы), соответствующие минимальной ширине проводника и окружающих его изолирующих зон.

При нахождении наиболее короткого пути между двумя контактами на плате от первого контакта строят фронт волны от одной контактной точки к другой на всю свободную от элементов и уже имеющихся проводников зону. Это производится до тех пор, пока расширяющийся фронт волны не дойдет до второго контакта или же все точки перед волной окажутся занятыми.

После этого выбирается кратчайший путь между контактами по полю, занятому волной, который соответствует наименьшему числу шагов между ними. Основной недостаток в том, что некоторые контакты под конец расчета вообще невозможно соединить (это примерно 5...10%).

Если задача минимизации расстояний разводки не ставится, то можно использовать алгоритм Камерона. Сущность его в изоляции каждой пары соединяемых контактов от других пар, что приводит к преимущественному прокладыванию трасс по периферийной части кристалла. Обращается внимание на то, чтобы исключить возможность изоляции точек, которые подлежат соединению.

Более конкретная и детальная проработка топологии производится с учетом полученных опытом конструктивно-технологических ограничений (КТО). Для каждого из типов микросхем они специфичны.

Полупроводниковые ИМС на биполярных транзисторах (БТ). Конструктивно-технологические ограничения (КТО) на проектирование ИМС с биполярными транзисторами приведены в табл. 5.1.1. Реализация предполагает выполнение только по планарно-эпитаксиальной технологии с использованием изоляции *p*–*n*-переходом.

Конструктивно-технологические ограничения являются результатом опыта проектирования и производства ИМС на биполярных транзисторах. Их использование при проектировании позволяет определиться с оптимальным расположением элементов электрической схемы, создать топологию, которая будет способствовать достижению показателей эффективности производства. К ним относятся соответствие получаемых электрических параметров заданным, высокая надежность, низкие материалоемкость, стоимость, а также высокий уровень выхода годных изделий.

Рекомендуется придерживаться приведенных в табл. 5.1.1 правил, поскольку при неоправданных малых размерах ИМС может вообще оказаться неработоспособной, могут ухудшиться выходные характеристики за счет усиления паразитных связей между элементами. Увеличение же размеров элементов и топологических зазоров между ними приводит к увеличению площади кристалла.

Для осознанного оперирования конструктивно-технологическими ограничениями при проектировании топологии необходимо ознакомиться с ними непосредственно на реальном кристалле.

5.1.1. Конструктивно-технологические ограничения в ИМС на БТ

№ п/п	Эскизы элементов топологии	Наименование элемента топологии, наименование и обозначение размера	Величина ограничения, мкм
1.	$d_{22} \rightarrow \frac{d_5}{ $	Ширина линии скрайбирования	60
2.		Расстояние от центра скрайбирующей полосы до края слоя металлизации	50 100
3		или до края диффузионной ооласти Размер контактных плошалок для термокомпрессионной приварки	50100
5.		проводников d ₁	100×100
4.	$d_{24} \leftarrow d_{2}$	Расстояние между контактными площадками <i>d</i> ₂	70
5.		Размер контактов тестовых элементов рабочей схемы	50×50
6.	a dra de	Ширина проводника d ₃ :	
	v ² ↓ v v v v v v v v v v v v v v v v v v v	при длине ≤ 50 мкм	4
		при длине ≥ 50 мкм	6
7.	↑ <u>i</u> <u>└────────────────────────────────────</u>	Расстояние между проводниками d_4 :	2
		при длине ≤ 50 мм при ллине <50 мм	4
8.	₅ IIIIL <u>└───┘</u> ┠┟┠── [™]	Ширина области разделительной диффузии d_5	4
9.	╶╦╷╢┇┖══════┛╏╢╴╺ѱ	Расстояние от базы до области разделительной диффузии d ₆	10
10.	╱ ╢┇┍╬╤═══╗ ┨┇ <u>╢╶</u> ╗┤	Расстояние между краем области подлегирования	
	╵ <u>┿┨┖┺╬╪═══╕┚╶╹╽╵╶┑</u>	коллекторного контакта и краем разделительной области d_7	10
11.		Расстояние между краем разделительной области и краем скрытого <i>n</i> ⁻ -	10
12	"" " d ₁₈	слоя a_8	10
12.		r коллектору и краем базы d_0	7
13			
13.		к базе и краем базы d_{10}	3
14		Расстояние межлу эмиттерной и базовой областями d	3
1.5			-
15.		Расстояние между краем контактного окна в оксиде к эмиттеру и краем эмиттера d_{12}	3
16		Расстояние межлу контактным окном к базе и эмиттером d_{12}	4
17			•
17.		Расстояние между базовыми областями, сформированными в одном коллекторе	9
18.		Расстояние между эмиттерными областями, сформированными в одной базе	6
19.		Расстояние между контактным окном к коллектору и	10
	h []	ооластью разделительной диффузии а ₁₄	10
20.	I	Размеры контактного окна к базе <i>d</i> ₁₅	4 × 6
21.		Размеры контактного окна к эмиттеру d_{16}	4 × 4 или 3 × 5
22.		Ширина области подлегирования n^+ -слоя в коллекторе d_{17}	8
23.		Ширина контактного окна к коллектору d_{18}	4
24.		Ширина резистора d_{19}	5
25.		Размеры окна вскрытия в оксиде	2,5 × 2,5
26.		Перекрытие металлизацией контактных окон в оксиде	
27	$\sim 1 \approx$	к элементам ИМС d_{20}	2
27.	, (j, j, j	Расстояние от края контактного окна к p -разделительным областям для подачи смещения до края области разделения d_{21}	6
28.		Расстояние от края контактного окна к изолированным	
		областям <i>n</i> -типа для подачи смещения до края области	<i>,</i>
- 20		разделения d_{22}	6
29.		ширина диффузионной перемычки	<u> </u>
30.		1 азмер окна в пассивирующем оксиде a_{23} Расстоящие от края окца в пассивании то края контектной плошолии $\frac{1}{2}$	100 × 100
31.		гасстояние от края окна в пассивации до края контактной площадки a_{24} Расстояние между соселними регисторами d_{24}	7
33		Расстояние между соседними резисторами и ₂₅ Расстояние между лиффузионными и ионно-легированными резисторами	4
34.		Расстояние между контактной площадкой и проводящей	•
		дорожкой d ₂₆	20
35.		Ширина скрытого п'-слоя	4
36.		гасстояние между контактными площадками тестовых элементов	40



Рис. 5.1.1. Топология кристалла полупроводниковой микросхемы: *I* – 7 – контактные площадки и внешние выводы; *a* – диод; *б*, *в* – транзисторы; *г* – конденсатор; *д* – знаки совмещения; *е* – технологический транзистор-свидетель; *ж* – диффузионные полосковые резисторы

Представление о взаимном расположении изолированных зон, топологических элементов в интегральной схеме дает микрофотография кристалла с общим видом топологии усилителя широкополосного 140УД6, представленная на рис. 5.1.1.

Размер кристалла 900 × 1000 мкм; цифрами I - 7 обозначены периферийные контактные площадки, с которых идет разводка на внешние выводы. На периферии располагаются также элементы, необходимые для решения технологических задач. К ним относятся группа знаков совмещения, изображенная на рис. 5.1.1, d); в этой же области располагаются элементы-свидетели, например транзистор, показанный на рис. 5.1.1, e); элементы информационного характера – маркировка кристалла – 140УД6.

На поле кристалла просматриваются несколько изолированных зон. Более темная составляющая представляет собой изолирующую зону. Более светлое поле – изолированные области, в которых и располагаются активные и пассивные элементы. В качестве примера в выноске a) выделен вертикальный биполярный транзистор; в выноске δ) – горизонтальный транзистор; диод представлен фрагментом b; резисторы – m; конденсатор показан на выноске c).

Кроме того, имеет смысл идентифицировать все элементы на электрической схеме (рис. 5.1.2) с их реальной топологией и положением на кристалле.



Рис. 5.1.2. Электрическая принципиальная схема усилителя (140УД6)

Полупроводниковые ИМС на МДП-транзисторах. На этапе расчетов электрических параметров, геометрических размеров МДП-тран-зисторов и элементов на их базе конструктор встречается с рядом противоречивых требований, решение которых невозможно без компромиссов. В частности, увеличение выходных параметров по мощности и уменьшение размеров, увеличение степени интеграции и др.

Требование уменьшения площади, занимаемой микросхемой в целом, приводит к разработке кристалла минимально возможной площади. Поскольку каждая технология имеет свой определенный предел по величине выполняемых элементов и их точности, то следует ориентироваться на полученные опытом ограничения. Конструктивно-технологические ограничения на размеры МДП-структур и их взаимное расположение приведены в табл. 5.1.2 для трех различающихся технологий.

Топологицаакий закир	Наименование элемента топологии,]	Вид технологи	И
Топологический эскиз	наименование и обозначение размера	р-МДП	<i>п</i> -МДП	КМДП
	Толщина затворного диэлектрика $(SiO_2) h_{\pi}$, мкм	0,07 0,10	0,07 0,10	≥ 0,1
$h_{nc} = 1 + h_{md}$	Толщина толстого диэлектрика (SiO ₂) $h_{\text{т. д.}}$, мкм	1,0	1,0	1,0
	Толщина металлизации (алюминия) <i>h</i> _м , мкм	1,2	1,2	1,2
	Толщина кремниевого затвора <i>h</i> _{п. к. з} , мкм	-	0,5	0,5
$A \rightarrow [\underbrace{\begin{array}{c} & & & \\ & & & & \\ & & & \\ & & & & \\ & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & &$	Толщина межслойной изоляции (ФСС) <i>h</i> _{м. и} , мкм	-	1,0	1,0
	Толщина пассивирующего слоя (ФСС) $h_{\text{п. с}}$, мкм	1,0	1,0	1,0
$\frac{A}{2}$	Толщина стоков, истоков, диффузионных проводников <i>h_i</i> , мкм	1,5	1,0	$1,0(n^+)$ $1,5(p^+)$
	Толщина <i>p</i> -областей для формирования <i>n</i> -канальных транзисторов КМДП- ИМС <i>h_i</i> , мкм	_	_	6,07,0

	5.1.2.	Технологические	ограничения на	размеры	МДП-структур
--	--------	-----------------	----------------	---------	--------------

	Минимальная длина алюминиевого (кремниевого) затвора <i>l</i> ₃ , мкм	12	5	5	
h_{nc} $h_{m\partial}$	Перекрытие областей стока (истока) алюминиевым (кремниевым) затвором <i>i</i> , мкм	2,0	0,8	1,0	
	Минимальное расстояние от края контактного окна до края стока (истока), диффузионного проводника, кремниевого затвора <i>a</i> , мкм	4,0	2,0	2,0	
	Минимальный размер контактного окна к истоку (истоку), диффузионному проводнику и кремниевому затвору <i>c</i> × <i>c</i> , мкм	6 × 6	5 × 5	5 × 5	
	Минимальное расстояние от затвора до края контактного окна к стоку (истоку) <i>d</i> , мкм	10,0	4,0	4,0	
	Перекрытие области канала затвором на его конце <i>е</i> , мкм	3,0	2,0	до (Al) 2,0(Si)	
	Минимальное расстояние между соседними стоковыми (истоковыми) областями и диффузионными проводниками <i>f</i> , мкм	10,0	5,0	5,0	
	Минимальная ширина диффузионного проводника и охранного кольца g, мкм	8,0	5,0	5,0	
	Минимальное расстояние между кремниевым затвором и проводником <i>k</i> , мкм	_	4,0	4,0	
+ - - - - - - - - - - - - -	Минимальное расстояние между алюминиевыми затворами и между проводниками металлизации <i>s</i> , мкм	8,0	5,0	5,0	
	Минимальная ширина проводников металлизации <i>j</i> , мкм	8,0	5,0	5,0	
	Перекрытие проводником металлизации контактного окна ко всем областям <i>t</i> , мкм	3,0	2,0	2,0	
	Расстояние от края кристалла до контактной площадки <i>u</i> , мкм	\geq 50			
	Минимальный размер контактной площадки для ручной (числитель) и автоматизированной (знаменатель) термокомпрессионной сварки <i>v</i> × <i>v</i> , мкм	$\frac{50 \times 50}{150 \times 150}$			
	Минимальное расстояние между контактными площадками для ручной (числитель) и автоматизированной (знаменатель) термокомпрессионной сварки w, мкм	70 70			
	Расстояние между контактными площадками и другими элементами схемы <i>x</i> , мкм		20		

Проектирование топологии МДП-ИМС низкой и средней степени интеграции может производиться непосредственно с использованием совокупности уже рассчитанных транзисторов и других элементов. Это дает хороший результат в отношении плотности размещения элементов. Недостатком такого подхода к проектированию являются значительные временные затраты. Эти затраты непропорционально увеличиваются при переходе к проектированию ИМС высокой степени интеграции. Для упрощения этой ситуации используют несколько иной подход. Топологию составляют из совокупности уже ранее спроектированных и использованных в ИМС меньшей степени интеграции узлов (логические элементы, триггеры, регистры и др.). Это позволяет ограничиться только созданием коммутации между готовыми топологическими блоками. Плотность размещения элементов в данном случае будет менее рациональной, следствием этого является увеличение площади кристалла и ухудшение выходных параметров.

Компромиссом между этими двумя подходами может быть комбинированный метод, при котором сначала проектируют из совокупности элементов блоки отдельных типовых функциональных узлов с квадратной или прямоугольной формой, затем проектируют связи между ними.

В этом случае конструируют такие элементы, как ключевые и нагрузочные МДП-транзисторы, охранные диоды и кольца, затем приступают к их размещению на кристалле с одновременной прокладкой диффузионных шин и металлической разводки.

Конструкции ключевых и нагрузочных транзисторов, работающих в **активном режиме**, несколько отличаются тем, что для получения меньших паразитных емкостей выбирают минимальную длину канала по табл. 5.1.2:

$$l_{\rm K.\ TEXH} = l_3 - 2i, \tag{5.1.2}$$

затем подгоняют отношение ширины и длины канала $b_{\kappa}/l_{\kappa \text{ техн}}$ к требуемому значению удельной крутизны S_{02} , рассчитанному по соответствующим формулам. Если $b_{\kappa}/l_{\kappa \text{ техн}} \ge 20$, то рекомендуется П-образная форма канала ключевого транзистора. Обычно это бывает при проектировании КМДП-ИМС.

Особенности конструкции имеют МДП-транзисторы, входящие в состав сложных инверторов. Здесь требуется располагать ключевые транзисторы в виде последовательных или параллельных соединений. Для повышения степени интеграции допускается объединение областей стоков или истоков по схеме, показанной на рис. 5.1.3.

МДП-транзисторы, **работающие в пассивном режиме**, могут иметь малое значение удельной крутизны *S*₀. Поэтому для уменьшения занимаемой элементом площади целесообразно выбирать минимальную ширину канала, которую позволяет выполнить выбранная технология. В соответствии с табл. 5.1.2 эту величину можно определить как

 $b_{\kappa. \text{ техн}} = 2a + c - для прямоугольной формы стока (истоиз). (5.1.3)$

 $b_{\kappa. \text{ техн}} = g - для ступенчатой формы стока (истока).$

Длину канала подгоняют для получения отношения $b_{\mathrm{K,Texh}} / l_{\mathrm{K}}$ рассчитанного которое необходимо лля ранее значения удельной крутизны S₀₁. Остальные конструктивные параметры выбирают в соответствии с технологическими ограничениями, приведенными выше (табл. 5.1.2).

Топология для МДП-транзистора с прямоугольной формой стока (истока) приводилась ранее, например рис. 5.1.3. Эскиз топологии и электрическая схема нагрузочного транзистора с областями стока (истока) ступенчатой формы приведены на рис. 5.1.4.

Следующей особенностью проектирования МДП-транзисторов является создание системы защиты от пробоя пленки затворного диэлектрика под действием статического электричества. Диодная защита входной цепи инвертора КМДП-ИМС (рис. 5.1.5, *а*) состоит из подключен-



5.1.3. Топология и электрическая схема последовательного (*a*) и параллельного (*б*) соединения МДП-транзисторов



Рис. 5.1.4. Конструкция (*a*) и электрическая схема (*б*) нагрузочного *р*-канального МДП-транзистора



Рис. 5.1.5. Электрическая схема диодной защиты (*a*) и конструкция охранных диодов (б)

ных к входной шине охранных диодов Д₁ и Д₂. Статический заряд одного или другого знака стекает либо по одному, либо по другому диоду. Однако такая защита уменьшает входное сопротивление, появляется входной ток утечки в пределах 0,5...1,0 мкА. Правильное проектирование охранных диодов практически не приводит к ухудшению динамических параметров схемы.

Приведенная защитная схема не допускает подачу на вход напряжения $U_{\rm вx} > U_{\rm и.\, n}$, что может привести к протеканию через входную цепь больших токов и разрушению диодов. По этой причине при включении аппаратуры на КМДП-ИМС с защищенными входными цепями напряжение питания следует подавать раньше входного сигнала, а выключение аппаратуры – снимать позже.

Особенностью конструкции (топология на рис. 5.1.5, *б*) охранных диодов Д₂ и Д₁ является то, что электрический контакт к *n*-области диода Д₁ и *p*-области диода осуществляется через подложку.

Топология кристалла МДП-ИМС. Общая последовательность разработки топологии включает:

 размещение контактных площадок (КП) по периметру кристалла с нумерацией против часовой стрелки от нижнего правого угла;

 отведение места на периферии кристалла для размещения фигур совмещения и тестовых элементов МДПтранзисторов;

– выделение контактных площадок для подведения цепей питания (*U*_{и. п} и контакт "общий"), которые будут оставаться общими для всей серии проектируемых ИМС;

 при наличии однотипных схем на кристалле предусматривается проектирование только одной с последующим размножением;

 эскиз топологии начинают с первой контактной площадки при последовательном переходе от одного элемента к другому и с учетом технологических ограничений (табл. 5.1.2);

 в МДП-ИМС с алюминиевыми затворами в качестве разводки следует использовать диффузионные проводники и проводники металлизации;

– в МДП-ИМС с кремниевыми затворами используют три типа разводки – диффузионные проводники и проводники из поликремния для соединения областей затворов и проводники металлизации.

Конструктивные и электрические параметры элементов МДП-ИМС. Порядок расчета обычных и комплементарных МДП-ИМС имеет свои особенности, специфику и схемотехническую реализацию, достаточно подробно приведен в [4, с. 83–85].

Топология тонкопленочных гибридных ИМС. К разработке топологии приступают после расчета площади, занимаемой на подложке элементами и компонентами. Расчет резисторов приведен в разд. 4.1, конденсаторов – 4.2, элементов с распределенными параметрами – 4.3, катушек индуктивности – 4.4. Выбор навесных активных (транзисторов и диодов) и пассивных (конденсаторов) компонентов проводится в соответствии с разд. 2.1. Кроме того, должна быть выбрана технология выполнения ИМС и определены способы, которыми будут выполняться элементы.

Последующая разработка осуществляется с учетом конструктивно-технологических ограничений, приведенных в табл. 5.1.3 с учетом способа изготовления элементов. Здесь показаны ограничения для различных способов изготовления пленочных элементов. В числителе и знаменателе графы М/Ф показаны ограничения соответственно для масочного (М) и фотолитографического (Ф) методов; в графе МФ/ЭИ в числителезнаменателе приведены данные для комбинированного масочно-фотолитографического и электронно-ионного метода; графа ТА – данные по танталовой технологии.

Кроме конструктивно-технологических ограничений (табл. 5.1.3), необходимо выполнять общие правила и ограничения, которые приведены ниже:

1. Каждая плата микросхемы должна иметь ключ, которым является нижняя левая контактная площадка с вырезом по большой стороне платы или специальный знак в форме треугольника, прямоугольника.

2. В одной микросхеме следует применять навесные компоненты с одинаковым диаметром или материалом гибких выводов; однотипные по расположению выводов компоненты следует по возможности ориентировать одинаково.

3. Навесные компоненты рекомендуется располагать рядами, параллельными сторонам платы; допускается установка навесных активных компонентов с гибкими выводами вплотную, если контакт между ними не влияет на работоспособность схемы;

№ п/п	Наименование ограничения	Топологический эскиз		$\frac{M}{\Phi}$	<u>МФ</u> ЭИ	TA
1.		Точность изготовления линейны	х размеров			
		$\Lambda b \Lambda L \Lambda B$ и пругих при расположен	ии пленочных	+0.01	+0.01	+0.01
		элементов в одном слое		± 0.01 ± 0.01	± 0.01 ± 0.01	<u>=0,01</u>
2.			b	0,1	0,1/0,15	0,05
		резистора мм	<u>l</u>	<u>0,3</u>	<u>0,3</u>	
			b	0,1	0,3	0,1
3.		Минимально допустимые расстоя	яния между	0.2	0.2	
		пленочными элементами, расположени	ными в одном	$\frac{0.3}{0.1}$	$\frac{0.3}{0.1}$	0.05
1		Максимально допустимое соотношени	e nazwenog 1/h	10	<u>0,1</u> 30	0,05
1.			e pusmepon 170	$\frac{10}{100}$	$\frac{30}{100}$	100
2.		Максимально допустимое рассто	яние между			
		пленочными элементами, расположенными в разных			<u>0,2</u>	
		слоях, с, мм	0,1	0,1	0,1	
3.		Перекрытия для совмещения пленочных элементов,			≥0,2	
		расположенные в разных слоях, е, мм		$\overline{>0.1}$	$\frac{1}{>0.1}$	>0.1
4		Минимальное расстояние от пленочн	ых элементов	$\frac{\geq 0,1}{0.5}$	$\frac{\geq 0,1}{0.5}$	<u>~0,1</u>
		ло края платы d мм		$\frac{0.5}{0.2}$	$\frac{0.5}{0.4}$	0,2
		Минимальная ширина пленочных пров	одников <i>l</i> , мм	,	,	
				<u>0,1</u>	<u>0,1</u>	
5.				0,05	0,1	0,05
6.		Минимально допустимое расстояние	между краем			
		пленочного резистора и краем его	о контактнои			
		площадки ј, мм				
				<u>0,2</u>	<u>0,2</u>	
				0,1	0,1	0,1

5.1.3. Конструктивно-технологические ограничения при проектировании тонкопленочных интегральных микросхем



4. При рядном расположении навесных компонентов рекомендуется рядное расположение контактных площадок под одноименные выводы.

5. Не допускается установка навесных компонентов на пленочные конденсаторы, пленочные индуктивности и пересечения пленочных проводников; допускается установка навесных компонентов на пленочные проводники и резисторы, защищенные диэлектриком.

6. Не допускаются резкие изгибы и натяжение проволочных проводников; не рекомендуется делать перегиб проволочного вывода через навесной компонент; проволочные проводники и гибкие выводы не должны проходить над пленочным конденсатором.

7. Не допускается оставлять незакрепленными участки гибких выводов длиной более 3 мм; необходимо предусматривать их закрепление точками клея холодного отвердения, например, эпоксидного клея ЭД-20, ЭД-16.

Последующая проработка топологии включает расчет необходимой площади платы с учетом рассчитанной площади под элементы и компоненты и площади, которую необходимо отвести на промежутки между элементами, на межэлементные соединения в соответствии с технологическими ограничениями (табл. 5.1.3).

Ориентировочную площадь платы определяют по формуле

$$S = K (S_{\Sigma R} + S_{\Sigma C} + S_{\Sigma \kappa} + S_{\Sigma_{\text{H. }\kappa}}), \qquad (5.1.4)$$

где K – коэффициент запаса по площади, определяемый количеством элементов в схеме, их типом и сложностью связей между ними (ориентировочно можно принять K = 2...3); $S_{\Sigma R}$, $S_{\Sigma C}$, $S_{\Sigma \kappa}$ – площади, занимаемые всеми резисторами, конденсаторами и контактными площадками; $S_{\Sigma H. \kappa}$ – суммарная площадь навесных компонентов, которые не могут быть расположены над пленочными элементами и занимают площадь на плате.

Такой ориентировочный расчет площади платы заканчивают выбором размера платы исходя из стандартного ряда, приведенного в табл. 5.1.4.

Микросхемы чаще выполняют групповым методом на подложке, включающей несколько ГИС. Подложки обычно имеют размеры 48×60, 76×76, 102×102 мм. Их деление на части, кратные двум и трем, собственно и дает приведенный в табл. 5.1.4 ряд типоразмеров. Платы № 3 – 10 используют в стандартных корпусах, другие – в бескорпусных ГИС и микросборках. Толщина подложек составляет 0,35...0,6 мм. Размеры подложек имеют минусовые допуски в пределах (0,1...0,3 мм).

№ типо- размера	Ширина	Длина									
1	96	120	6	20	24	11	5	6	16	8	10
2	60	96	7	15	20	12	2,5	4	17	24	60
3	48	60	8	12	16	13	16	60	18	15	48
4	30	48	9	10	16	14	32	60	19	20	45
5	24	30	10	10	12	15	8	15	_	_	_

5.1.4. Типоразмеры плат тонкопленочных ГИС (размеры, мм)

Вместе с выбором типоразмера платы выбирают и способ защиты ГИС (см. разд. 5.2) и определяют типоразмер корпуса. Рекомендуемые размеры плат: 20×24, 20×16, 15×16, 15×8 мм и т.д.

Следующим этапом является разработка эскиза топологии. При этом решают задачу оптимального размещения на плате пленочных элементов, навесных компонентов и соединений между ними. Устанавливают также характер связи контактных площадок платы с внешними выводами корпуса.

Для разработки эскизных топологических чертежей в наличии должны быть: схема электрическая принципиальная, схема соединений элементов; форма и геометрические размеры пленочных элементов и навесных компонентов; ориентировочные размеры и материал платы; метод индивидуальной или групповой герметизации (вид и размеры корпуса или метод установки платы в блоке при групповой герметизации); возможности производственной базы, предназначенной для изготовления разрабатываемой ГИС.

В первую очередь составляются эскизные чертежи на миллиметровой бумаге в масштабе 10:1 или 20:1. Сначала выполняется эскиз, в котором совмещены все слои ИМС, так называемая суперпозиция слоев.

Навесные компоненты изображаются с соблюдением порядка расположения выводов, с расположением граней навесных компонентов вдоль осей координатной сетки. В случае жестких выводов навесных компонентов выполняют контактные площадки в соответствии с рис. 2.18, 2.20, *а*. Для компонентов с гибкими выводами на чертеж выносится их изображение в соответствии с рис. 2.19, 2.20, *б* с учетом их цоколевки.

Вместе с размещением элементов и компонентов проводят изображения проводников в виде одной линии по оси проводника. Следует учитывать ширину проводников при их параллельном расположении. Пленочные проводники должны проводиться параллельно осям координат. Обозначение проводников навесных компонентов и перемычек должно отличаться визуально. Необходимо избегать пересечения с начерченными ранее проводниками. При этом надо максимально использовать возможности воздушной переброски проводников компонентов с гибкими выводами для уменьшения или полной ликвидации пересечений пленочных проводников.

После проработки коммутационной схемы с обеспечением минимальной длины проводников и минимального количества пересечений производят изображение пленочных проводников двумя линиями. Изображение проводников, лежащих в разных слоях, лучше осуществлять разными цветами.

Необходимо обращать внимание на использование простых форм элементов, на равномерное размещение элементов на плате. Следует предусмотреть удобство выполнения сборочных операций (увеличение контактных площадок пробных элементов, расширение допусков на совмещение слоев и др.).

Кроме того, надо учитывать необходимость контроля электрических параметров элементов (располагать дополнительные контактные площадки для контактов с зондами измерительных устройств сопротивления, емкости и др.), а также иметь в виду требования к монтажу навесных компонентов и требования к сборке и защите микросхемы.

Поскольку разработка топологии является процессом многоплановым (многопараметрическим), выполняемым с привлечением достаточно большого количества разноплановой информации, то чаще не удается получить приемлемый вариант топологии с первого раза. Дальнейшая работа связана с анализом полученного результата (топологии) и устранением выявленных недостатков. Основное внимание направляют на то, чтобы чертеж соответствовал требованиям конструктивно-технологических ограничений (табл. 5.1.3). Следующий существенный момент касается масок. Необходимо проверить саму возможность выполнения маски, например отсутствие замкнутых участков. Чтобы выявить такие недочеты, как провисание некоторых участков маски, лучше для наглядности выделить анализируемый слой определенным цветом. Если не удается приемлемым образом устранить недостаток, то часть топологии проводника выполняют в другом слое. Это можно сделать в слое с нижними обкладками конденсаторов.

Окончательный вариант топологии (суперпозиция слоев) является основой для последующего выполнения чертежей слоев (резисторов, металлической разводки, нижних и верхних обкладок конденсаторов, диэлектрических слоев конденсаторов и т.д.)

Разработанная топология должна удовлетворять ряду требований, основными из которых являются: соответствие принципиальной электрической схеме и конструктивным требованиям; наиболее простая и дешевая технология; возможность проверки элементов в процессе изготовления; обеспечение заданного теплового режима. Кроме того, емкостные и индуктивные связи не должны нарушать нормальную работу схемы при заданных условиях эксплуатации.

При проверке правильности разработки топологии ГИС принят следующий порядок: проверка соответствия принципиальной электрической схеме; соответствие контактных площадок выводам корпуса; соответствие конструктивно-технологическим требованиям по табл. 5.1.3; проверяют соответствие расчетным значениям длины, ширины и коэффициента формы резисторов (при необходимости производят корректировку); проверка наличия в схеме пересечений пленочных проводников и их изоляции диэлектриком; проверка возможности контроля элементов по различным параметрам; обеспечение нормального функционирования микросхемы при заданных условиях эксплуатации. При наличии емкостей и индуктивностей оценивают емкостные и индуктивные связи.

Топология толстопленочных гибридных ИМС. При разработке топологии учитываются особенности толстопленочной технологии, конструктивные и технологические ограничения, основные из которых приведены в табл. 5.1.5.

Последовательность разработки топологии совпадает с последовательностью, принятой для тонкопленочных ИМС.

Однако имеется и ряд особенностей, связанных в основном с технологией. Они касаются пленочных элементов, контактных площадок, выводов и контактных переходов.

Пленочные элементы могут располагаться на обеих сторонах платы. Соединения между элементами, расположенными на разных сторонах платы, выполняют через отверстия или внешние контактные площадки, как показано на рис. 5.1.6.

Проводники, контактные площадки, выводы выполняют из проводящих материалов, выпускаемых в виде паст, приведенных в табл. 4.1.2 – 4.1.4. Они выполняются на платах в первую очередь в связи с более высокой температурой вжигания, т.е. располагаются в нижнем слое; резисторы выполняются поверх проводящего слоя, но под ними не должно быть проводящего слоя в случае возможного использования лазерной подгонки.



Если используется многослойная разводка, то межслойные переходы через диэлектрический слой осуществляются через отверстия

0,6 мм или квадратные размером 0,5×0,5 мм. Контактная площадка должна быть удалена от других элементов не менее чем на 0,3 мм. Пересечения проводников в однослойной разводке выполняют с помощью проволочных или пленочных перемычек, показанных на рис. 5.1.7. Если навесные компоненты с гибкими выводами, то перемычки проволочные. При жестких выводах от компонентов используют пленочные перемычки, при этом контактные площадки выполняют на 0,2 мм больше ширины перемычки на каждую сторону.



Рис. 5.1.7. Конструкции перемычек при однослойной разводке в толстопленочных ГИС: *a* – проволочные; *δ* – пленочные

Конструктивное исполнение внешних контактных площадок и выводов представлено рис. 5.1.8. Монтаж вывода при загибе на контактную площадку не должен выходить за ее пределы.

Используемые в толстопленочных гибридных ИМС навесные компоненты – бескорпусные транзисторы, диоды, диодные матрицы, конденсаторы – поставляются в различном конструктивном исполнении (по конструкции выводов могут быть нескольких видов), что следует учитывать при проектировании топологии.



Рис. 5.1.8. Конструктивное исполнение внешних контактных площадок и выводов

Если планируются навесные компоненты с гибкими выводами, то следует выбирать выводы одинакового диаметра и предусматривать технологические знаки в виде ограничителей монтажного поля в форме уголков из резистивных или диэлектрических пленок (рис. 5.1.8).

Активные компоненты рекомендуется располагать рядами параллельно сторонам платы. Желательно однотипные по расположению выводов компоненты ориентировать одинаково. Контактные площадки должны располагаться напротив выводов. При необходимости контактные площадки могут располагаться таким образом, чтобы изгиб

вывода компонента не превышал 90°. Контактные площадки одноименных выводов желательно располагать в одном ряду.

Монтаж компонентов с жесткими выводами отличается созданием защитного диэлектрического слоя на разводке (открытыми должны оставаться контактные площадки и 0,5 мм пленочного проводника, непосредственно прилегающего к площадке).



Рис. 5.1.8. Место установки компонентов с гибкими выводами: 1 – технологические знаки; 2 – поле установки компонента Следует отметить, что конденсаторы (как компоненты) имеют большой допуск по ширине и длине (из-за керамической технологии). Ввиду этого размеры контактных площадок (рис. 5.1.9) определяются из следующих соотношений:





Рис. 5.1.9. Топология контактных площадок в случае монтаже навесных конденсаторов

где L_{\min} , L_{\max} — минимальная и максимальная длина конденсатора; B, l — ширина и длина контактных площадок; L_1 — расстояние между контактными площадками.

Прорези на контактных площадках (рис. 5.1.9) выполняются с целью уменьшения толщины припоя при монтаже конденсаторов (ширина прорезей t < 0,2 мм, минимальное расстояние между прорезями d = 0,5 мм). Минимальное расстояние от края контактной площадки до прорези $b_1 = 0,2$ мм.

Рекомендуется также располагать все навесные компоненты на одной стороне платы. Допускается монтировать их на пленочных резисторах и проводниках при соответствующей изоляции диэлектрическим слоем.

В отношении пленочных резисторов рекомендуется следующее. Максимальное число резистивных слоев из паст разного состава на одной стороне платы должно быть не более трех. Ориентировка резисторов должна быть

одинаковой, резисторы с близкими номиналами следует выполнять с использованием одинаковых паст. Контактные площадки и проводящие элементы должны выполняться в одном слое. Каждый подгоняемый подрезкой резистор должен иметь внешние контактные площадки (при отсутствии предусмотренных электрической схемой выполняются временные перемычки до внешних контактных площадок). Это диктуется необходимостью непрерывного контроля номинала при лазерной подгонке. После подгонки временные перемычки удаляются.

Пленочные конденсаторы не располагают на той стороне платы, которая заливается компаундом. При соединении конденсаторов верхняя или нижняя обкладки могут быть общими.

Эскиз топологии обычно выполняют в масштабе 10:1 или 20:1 на миллиметровой бумаге с шагом сетки топологического чертежа 1,0 или 0,5 мм. Эскиз выполняется для обеих сторон. Особенностью проектирования толстопленочных ИМС следует также считать стремление к минимизации площади пленочных проводников и резисторов по экономическим соображениям (в пасте используются драгоценные металлы). Для удобства учета расхода материалов на чертеже платы указывают площади элементов, нанесенных различными пастами.

5.2. ВЫБОР ИЛИ РАЗРАБОТКА КОРПУСА

Защита ИМС от различного рода внешних воздействий (дестабилизирующих факторов), таких как повышенная или пониженная температура, высокая влажность, солнечная радиация, агрессивные среды или механические вибрации, осуществляется в основном герметизацией в специально созданных конструкциях – корпусах. Иногда герметизация выполняется непосредственным нанесением защитных покрытий на подложку.

Сейчас разработка ИМС в корпусах и в бескорпусном исполнении, как правило, проводится параллельно. Бескорпусные полупроводниковые и гибридные ИМС разрабатываются для использования в составе ячеек и блоков микроэлектронной аппаратуры, подвергающихся общей герметизации.

Герметизация в корпусах. Корпусы ИМС классифицируются по форме и расположению выводов. Их делят на пять типов, приведенных в табл. 5.2.1.

Тип	Подтип	Форма проекции корпуса на плоскость основания Расположение проекции выводов (выводных площадок) на плоскость основания		Расположение выводов (выводных площадок) относительно плоскости основания
1		Прямоугольная	В пределах проекции корпуса	
	11	$\textcircled{p}^{l} \textcircled{p}^{2} \textcircled{p} \textcircled{p} \textcircled{q}^{n}$		Перпендикулярное, в один ряд
				Перпендикулярное, в два ряда
	12	$\begin{array}{c} & & & \\ & & & & \\ & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ & & & & \\ &$		Перпендикулярное, в три ряда или более
	13	$ \begin{array}{c} $		Перпендикулярное, по контуру
	14	$\begin{array}{c} \begin{array}{c} \begin{array}{c} \begin{array}{c} \bullet & n-1 \\ \bullet \end{array} \end{array} \\ \hline \end{array} \\ \begin{array}{c} \end{array} \\ \hline \end{array} \\ \hline \end{array} \\ \begin{array}{c} \end{array} \\ \end{array} \\ \begin{array}{c} \end{array} \\ \end{array} \\ \end{array} \\ \begin{array}{c} \end{array} \\ \end{array} \\ \end{array} \\ \end{array} \\ \begin{array}{c} \end{array} \\ \end{array} $		прямоугольника
2	21 22	Прямоугольная	За пределами проекции корпуса	Перпендикулярное, в два ряда Перпендикулярное, в четыре ряда в шахматном порядке
3	31	Круглая		Перпендикулярное, по одной
	32	Овальная	в пределах проекции корпуса	окружности
4		Прямоугольная	За пределами корпуса	
	41			Параллельное, по двум противоположным сторонам
	42			Параллельное, по четырем сторонам
5		Прямоугольная	В пределах проекции корпуса	Перпендикулярное, для боковых выводных площадок; в плоскости основания для нижних выводных площадок

По габаритным и присоединительным размерам корпусы подразделяются на *типоразмеры*, каждому из них присваивается шифр из номера подтипа (табл. 5.2.1) и двузначного числа в пределах 01...99, означающего порядковый номер типоразмера; номер подтипа и порядковый номер типоразмера дают шифр типоразмера. Стандартом регламентируются габаритные размеры корпусов, количество выводов, расстояние между ними, диаметр (ширина) и длина выводов и другие данные. В конструкторской документации корпусам присваиваются условные обозначения, включающие слово "корпус", шифр типоразмера, цифровой индекс, определяющий число выводов, порядковый регистрационный номер разработки и указание на стандарт (пример – 2103.16-8 ГОСТ17467–79). Следует отметить, что встречаются обозначения по более раннему ГОСТ 17467–72. В нем не были предусмотрены подтипы и отсутствовали корпуса типа 5. Эти обозначения везде приведены в скобках.

5.2.2. Конструктивно-технологические характеристики корпусов для герметизации гибридных ИМС

№ п/п	Условное обозначение корпуса	Вариант исполнения	Масса, г, не более	Размеры монтажной площадки	Мощность рассеивания лри температуре 20 °C, Вт	Метод герметизации корпуса
1	1203 (151.14-2, 3)	MC	1,6	15,6×6,2	3,2	КС
2	1203 (151.15-1)	MC	2,0	17,0×8,3	1,6	АДС
3	1203 (151.15-2, 3)	MC	1,6	15,6×6,2	3,3	КС, АДС
4	1203 (151.15-4, 5, 6)	MC	2,4	14,0×6,2	3,2	КС
5	1206 (153.15-1)	MC	2,8	17,0×15,3	2,0	АДС
6	1207 (155.15-1)	MC	6,5	16,8×22,5	2,5	КС
7	1210 (157.12-1)	MC	14,0	34,0×20,0	4,6	ЛС
8	"Тропа"	ΜΠ	1,5	8,1×8,1	0,7	ЗК
9	"Пенал"	МП	2,4	20,1×8,1	0,6	ЗК
10	"Акция"	ΜΠ	1,8	16,1×10,1	0,5	ЗК

Примечания: 1. МСиМП – металлостеклянные и металлополимерные корпусы.

2. Для посадки платы в корпус используют клей холодного отверждения.

3. КС, АДС, ЛС, ЗК – конденсаторная, аргонодуговая, лазерная сварка и заливка компаундом соответственно.

В зависимости от применяемых материалов корпусы ИМС подразделяют на стеклянные, керамические, пластмассовые, металлостеклянные, металлокерамические, металлополимерные, стеклокерамические и др. Конструкции наиболее широко применяемых для герметизации ИМС корпусов показаны на рис. 5.2.1 – 5.2.10.

Конструктивно-технологические характеристики этих корпусов даны в табл. 5.2.2 – 5.2.5.

В табл. 5.2.2 даны конструктивно-технологические характеристики корпусов первого типа, применяющиеся для герметизации гибридных ИМС.

На рис. 5.2.1 приведена конструкция металлополимерного корпуса "Акция", который имеет достаточно большие размеры, позволяет осуществлять установку двух плат и может использоваться для герметизации гибридных тонкопленочных и толстопленочных ИМС. Однако использование этого корпуса допускается в порядке исключения.



Рис. 5.2.1. Конструкция металлополимерного корпуса "Акция"

Корпусы типа 2 используются для герметизации полупроводниковых ИМС. Их конструктивнотехнологические характеристики приведены в табл. 5.2.3.

5.2.3.	Конструктивно-технологические характеристики корпусов	типа 2 для	герметизации
	полупроводниковых ИМС		

№ п/п	Условное	Вариант	Масса, г, не	Размер монтажной	Метод крепления кристалла в корпусе		
J1⊻ 11/11	корпуса	исполнения	более	площадки, мм	Эвтектическая пайка	Посадка на клей	
1.	2103(201.8-1)	МК	1,8	5,0×3,0	+	+	
2.	2102 (201.14-10)	МК	1,55	5,6×3,0	+	_	
3.	2103 (201.16-8)	К	1,6	5,0×3,0	+	+	
4.	2103 (201.16-13)	К	1,6	4,4×2,2	+	+	
5.	2106 (201.16-17)	К	2,0	7,0×3,5	+	+	
6.	2106 (201.A.16-1)	К	2,0	6,0×5,0	+	-	
7.	2108 (210.A.22-1)	К	3,0	5,0×4,0	+	+	
8.	2120 (210.Б.24-1)	К	4,0	7,5×7,5	+	+	
9.	2114 (212.32-1)	МК	4,6	6,0×5,0	+	-	
10.	2104 (238.18-1)	К	3,0	5,5×3,7	+	-	
11.	2205 (244.48-11)	К	5,0	O 8,0	+	+	
12.	2204 (249.42-1)	К	4,15	6,2×6,2	+	+	
13.	2104 .18-2	К	1,6	7,0×3,5	-	+	
14.	2121.28-3	МК	4,5	5,0×5,0	_	+	
15.	2123.40-4	МК	6,0	6,0×5,0	_	+	



Рис. 5.2.2. Конструкция пластмассового корпуса 2102 (201.14-1)

В то же время защитные свойства пластмассовых корпусов невысоки, поскольку пластмассы имеют низкие влагозащитные свойства. Еще один существенный недостаток – большая разница коэффициентов термического расширения в сравнении с металлом. При большом интервале рабочих температур могут создаваться значительные термические напряжения, которые в конечном итоге приводят к появлению трещин и, как следствие, к разгерметизации. В этой связи герметизация в пластмассовые корпуса допускается для ИМС, которые устанавливаются в аппаратуре, эксплуатируемой в отапливаемых помещениях.

Корпусы типа 3 имеют металлостеклянное исполнение и используются для герметизации полупроводниковых ИМС. Конструктивно-технологические параметры корпусов типа 2 приведены в табл. 5.2.4.

Конструкции корпусов типа 3 предназначены для герметизации полупроводниковых ИМС, имеют в плане круглую или овальную форму и представлены в металлостеклянном варианте (рис. 5.2.3).

Металлостеклянные и металлокерамические корпусы состоят из металлического дна и металлической крышки, в образованном за их счет объеме располагается стекломасса, через которую проходят металлические внешние выводы круглого или прямоугольного сечения, электрически изолированные от металлического дна за счет той же стекломассы. В поверхность стекломассы впрессована металлическая монтажная площадка.



Рис. 5.2.3. Конструкция металлостеклянного корпуса 3104 302.8-1

			ой	Метод крепления кристалла в корпусе		я при Вт	KM/C
№ п/п	Условное обозначение корпуса	Macc a. r. не более	Диаметр контактн площадки, мм	Эвтектическая пайка	Посадка на клей	Мощность рассеяния температуре 20 °С,	Герметичность, л.м
1.	3101 (301.8-2)	1,3	3,0	+	+	0,4	6,1.10 ⁻⁶
2.	3107(301.12-1)	3,0	3,8	+	+	0,5	6,1.10 ⁻⁶
3.	3104 (302.8-1)	1,25	3,0	+	+		6,1.10 ⁻⁶
4.	3203(311.8-1)	20,0	8,0	+	_	3,5	5.10^{-5}
5.	3203(311.8-2)	20,0	8,0	+	_	_	5.10^{-5}
6.	3204 (311.10)	20,0	8,0	+	_	5,0	5.10^{-5}

Монтажная площадка покрыта слоем золота толщиной 2...5 мкм. Металлическая крышка герметизируется пайкой с металлическим фланцем, который также впаян или впрессован в стекломассу.

Корпусы типа 4 обеспечивают большое количество типоразмеров, однако обладают меньшими защитными свойствами. Это относится к металлокерамическим корпусам. Конструктивно-технологичес-кие характеристики корпусов 4 типа приведены в табл. 5.2.5.

На рис. 5.2.4 приведена общая конструкция керамического корпуса типа 4. В рамках этой конструкции выполняются корпусы 4118.24-1, 4118.24-2, 4118.24-3, 4118.24-4.

	Условное	Dopuour	Maggar F. Ha	Dooloopu koutovelo	Метод крепления крис	сталла в корпусе	
№ п/п	обозначение корпуса	исполнения	более	газмеры монтажной площадки, мм	Эвтектическая пайка	Посадка на клей	
1.	4105 (401.14-3)	С	0,35	4,9×2,0	_	+	
2.	4105 (401.14-4)	МС	0,35	4,9×2,0	+	+	
3.	4105 (401.14-5)	МС	0,6	4,9×2,0	+	_	
4.	4112 (402.16-21)	К	1,6	5,1×3,1	+	+	
5.	4112(402.16-23)	К	1,6	5,1×3,1	_	+	
6.	4112(402.16-25)	К	1,6	5,1×3,1	+	+	
7.	4112(402.16-32)	К	1,0	4,0×3,2	+	_	
8.	4112(402.16-33)	К	1,0	4,0×3,2	_	+	
9.	4118 (405.24-2)	К	1,6	7,5×5,0	+	+	
10.	4118 (405.24-4)	К	1,51	7,5×5,0	+	+	
11.	4134 (413.48-1)	MC	2,2	080	+	_	
12.	4116 (427.18-2)	МК	1,6	7,2×6,2	_	+	
13.	4151 (429.42-1)	К	4,0	6,2×6,2	+	-	
14.	4151 (429.42-3)	К	4,0	6,2×6,2	-	+	
15.	4151 (429.42-5)	К	4,0	7,0×7,2		_	
16.	4151 (429.42-6)	К	4,0	7,0×7,2	_	+	
17.	4202 (460.24-1)	MC	1,9	O80	+	_	
18.	4112.16-1	К	1,1	5,5×4,5	-	+	
19.	4112.16-2	К	1,1	5,5×4,5	+	_	
20.	4112.16-3	К	1,16	5,5×4,5	+	_	
21.	4117.22-2	МК	2,0	7,2×6,2	-	+	
22.	4118.24-1,3	К	1,9	5,0×5,0	+	_	
23.	4118.24-2,4	К	1,9	5,0×5,0	_	+	
24.	4119.28-2	МК	2,2	5,0×5,0	_	+	
25.	4122.40-2	МК	3,0	6,0×5,0	_	+	
26.	4131.24-2	МК	2,9	10,7×8,3	_	+	
27.	4138.42-2	МК	4,8	10,7×8,3	_	+	

5.2.5. Конструктивно-технологические характеристики корпусов типа 4 для герметизации полупроводниковых ИМС

Примечание: 1. С, К, МС, МК – соответственно стеклянные, керамические, металлостеклянные, металлокерамические корпусы.

2. Герметичность корпусов 4134.48-1 и 4202.24-1 – 1·10⁻⁵ л·мкм/с, всех остальных – 5·10⁻⁵ л·мкм/с.

3. Корпусы герметизируют шовной контактной сваркой, за исключением корпусов 4105.14-3, 4134.48-1,4202.24-1, которые герметизируют пайкой с использованием мягких припоев ПОС-61, ПСр-2, %.

Керамическими выполняют и корпусы типа 5, называемые микрокорпусами или кристаллодержателями.

Корпусы типа 5 называют микрокорпусами или кристаллодержателями. Конструктивно они выглядят в виде пластины квадратной или прямоугольной формы со встроенными внутри дорожками, по периметру расположены металлизированные контактные площадки для внешнего соединения. Внешний вид такого корпуса приведен в табл. 5.2.1. Благодаря такой конструкции уменьшаются габариты, повышается надежность, стойкость к механическим воздействиям, улучшаются схемотехнические характеристики, модуль получается более технологичным.



Рис. 5.2.4. Конструкция керамических корпусов типа 4

При использовании такого корпуса уменьшается длина выводов, что сказывается на смещении частотного предела использования ИМС примерно в 2–3 раза. Немаловажным является упрощение технологических процессов установки и сборки кристаллодержателей в микросборках и на печатных платах. Упрощается ремонт печатных узлов за счет достаточно быстрой и простой перепайки микрокорпусов.

Бескорпусная герметизация. В связи с увеличением объема производства микросборок, печатных плат с поверхностным монтажом большее распространение приобретает бескорпусная геремтизация. Первоначально защита подложек полупроводниковых и гибридных ИМС была составной частью при корпусировании.

Полупроводниковые ИМС перед монтажом в корпус пассивируются пленками SiO₂, боросиликатного или фосфоросиликатного стекла толщиной порядка 1 мкм. В случае герметизации МДП-ИМС в пластмассовые корпусы предварительно наносят в вакууме в тлеющем разряде защитную пленку 0,2...0,4 мм (фторопласт-4).

Гибридные ИМС предварительно защищают пленками SiO₂, SiO, GeO или негативным фоторезистом – ФН-11, ФН103, толстопленочные ГИМС чаще защищают слоем стекла (халькогениды).

При бескорпусной герметизации до или после монтажа на плату микросборки или плату печатного узла наносят герметики.

Полупроводниковые ИМС герметизируют кремнийорганической эмалью КО-97, эпоксидосодержащей эмалью ЭП-91, фторосодержащим лаком ФП-525, эпоксидным компаундом ЭКМ. Эмали и лаки наносят на рабочую сторону кристалла в виде растекающейся капли, компаундом покрывают рабочую и обратную стороны, боковые грани (чаще нанесение способом окунания – толщина герметика 200...400 мкм).

Герметизация тонкопленочных ГИМС производится лаками ФП-525, УР-231, эмалью ФП-545 распылением в электростатическом поле с использованием пульверизатора, погружением или поливом.

Герметизацию толстопленочных ГИМС осуществляют компаундами Ф-47, ЭК-91, ПЭП-177, ПЭК-19 методом обволакивания или вихревого напыления до образования оболочки толщиной от 0,2 до 1,2 мм.

Бескорпусные ИМС чаще имеют квадратную или прямоугольную форму (удобнее для размещения на плате), выпускаются в варианте с гибкими и жесткими выводами. Их конструкции и способы установки аналогичны диодным матрицам и транзисторам, что показано на рис. 2.1.18, 2.1.19.

5.3. ПРОВЕРОЧНЫЕ РАСЧЕТЫ

Целью проведения проверочных расчетов является анализ качества разработки, выявление поведения конструкции в различных условиях и прогнозирования ее работоспособности.

Обычно проводится анализ или оцениваются тепловые режимы работы ИМС.

Определяются и анализируются характеристики надежности работы ИМС.

Определяется обеспечение влагозащиты ИМС

5.3.1. Ориентировочный расчет теплового режима ИМС

Функционирование ИМС связано с выделением тепла в разной степени элементами и компонентами, что может приводить к нежелательным и недопустимым перегревам. На это обстоятельство обращается внимание на

всех стадиях проектирования (равномерное распределение тепловыделяющих элементов и компонентов, обеспечение путей выводов тепла и др.). Однако этот анализ теплового режима носит больше качественный характер и безусловно требует количественной оценки. В этой связи оцениваются наиболее нагреваемые места платы. К ним относятся резисторы, активные элементы и компоненты. Конденсаторы и индуктивности вносят в нагрев явно меньший вклад. Пленочная коммутация из-за малого сопротивления и высокой теплопроводности наоборот способствует отводу тепла от наиболее нагретых участков.

Считается, что нормальный режим ИМС обеспечивается, если температура самого тяжело нагруженного элемента ИМС (или компонента для ГИМС) не превышает его максимально допустимой рабочей температуры.

Прежде чем как приступать к тепловому расчету, необходимо познакомиться с общим ходом тепловых расчетов, усвоить такие понятия, как перегрев элемента, допустимая температура и др.

Перегрев элемента или компонента ИМС – разность между их собственной температурой и средней температурой поверхности корпуса (обычно обозначается Θ , °C).

Максимально допустимая температура $T_{\max \text{доп}}$ – максимальная температура элемента или компонента ИМС, при которой обеспечиваются требования к их надежности.

Удельная мощность рассеяния (P₀, Bт/°C) – плотность теплового потока от элемента ИМС, кристалла или платы ИМС.

Внутреннее тепловое сопротивление элемента, кристалла или компонента ИМС (*R*_{т. вн}, °С/Вт) – тепловое сопротивление самого элемента (кристалла, компонента) и тепловое сопротивление контакта между элементом (компонентом) и платой (кристаллом или корпусом) с учетом теплового сопротивления клеевой прослойки.

Величина теплового сопротивления существенно зависит от характера тепловыделяющего объекта. Если источник тепла сосредоточенный, как показано на рис. 5.3.1, то тепловой поток от него может быть направленным в сторону подложки в той или иной мере. В основном это зависит от размеров тепловыделяющего элемента. Если его размеры не соизмеримы с толщинами слоев, на которых он располагается (условие – l, b >> h), то тепловой поток можно считать плоскопараллельным. В этом случае тепловое сопротивление $R_{\rm T}$ определится выражением

$$R_{\rm T} = \left(\frac{h_{\rm m}}{\lambda_{\rm m}} + \frac{h_{\rm K}}{\lambda_{\rm K}}\right) \frac{1}{bl},\tag{5.3.1}$$

где λ_{π} и λ_{κ} – коэффициенты теплопроводности материалов подложки и клея соответственно, Bt/(м·°C); h_{π} и h_{κ} – толщины соответственно подложки и клея; b и l – размеры места контакта тепловыделяющего элемента с подложкой; общая толщина учитываемого слоя определяется как $h = h_{\pi} + h_{\kappa}$.



Рис. 5.3.1. Схемы тепловых потоков больших и малых источников тепла: *1* – теплоотводящий объем (теплоотвод); *2* – слой клея или компаунда; *3* – подложка; *4* – тепловыделяющий элемент

Уменьшение размера источника тепла усложняет картину теплоотвода, поскольку поток становится расходящимся. Эффективность теплоотвода увеличивается, учесть это при расчетах можно через определение эффективного теплового сопротивления.

$$R_{\mathrm{T.},\mathrm{s}\mathrm{\phi}} = R_{\mathrm{T}} \gamma (q, r), \qquad (5.3.2)$$

где q = l / 2h, r = b / 2h, l и b – линейные размеры плоского источника теплоты; $\gamma(q, r)$ – функция, учитывающая уменьшение теплового сопротивления при расходящемся от источника тепловом потоке.

Значения функции γ (*q*, *r*) для корпусов, представленных на рис. 5.2.3, 5.2.4, приведены в прил. 2.

При известных $R_{\rm T}$ и $R_{\rm T. 3\phi}$ для каждого элемента ИМС может производиться расчет величины перегрева Θ_3 элемента за счет выделяемой мощности P_3 .

$$\Theta_{\mathfrak{I}} = P_{\mathfrak{I}} R_{\mathfrak{T}, \mathfrak{I} \mathfrak{G}} \,. \tag{5.3.3}$$

Расчетная температура элемента определится как

$$T_{3} = T_{\kappa} + \Theta_{3}; \quad T_{3} = T_{c} + \Theta_{\kappa} + \Theta_{3}, \quad (5.3.4)$$

где *T*_c – температура окружающей среды; Θ_{κ} – перегрев корпуса относительно температуры окружающей среды.

Расчет навесных дискретных компонентов состоит из определения перегрева $\Theta_{\rm BH}$ относительно собственной подложки

$$\Theta_{\rm BH} = R_{\rm T. BH} P_{\rm P}, \qquad (5.3.5)$$

где *R*_{т. вн} – внутреннее тепловое сопротивление дискретного компонента.

Для навесного полупроводникового компонента температура будет соответствовать $T_{\rm HK}$, которую можно рассчитать

$$T_{\rm HK} = T_{\rm c} + \Theta_{\rm K} + \Theta_{\rm g} + \Theta_{\rm BH} \,. \tag{5.3.6}$$

Перегрев корпуса Θ_{κ} определяется рядом факторов, в частности конструкцией корпуса (платы), мощностью рассеяния находящихся в нем кристаллов, особенностями монтажа ИМС в блоке (ячейке), способом охлаждения и др.

Перегрев корпуса определяется из выражения

$$\Theta_{\kappa} = P_{\Sigma} R_{\kappa}, \qquad (5.3.7)$$

где P_{Σ} – суммарная мощность, рассеиваемая ИМС; R_{κ} – тепловое сопротивление корпуса.

Тепловое сопротивление корпуса R_{κ} оценивается (определяется)

$$R_{\rm \kappa} = 1/\left(\alpha \, S_{\rm T}\right),\tag{5.3.8}$$

где α – коэффициент теплопередачи, Bt/(м²·°C); $S_{\rm T}$ – площадь теплового контакта корпуса с теплоотводом.

Коэффициент теплопередачи определяется при охлаждении естественной конвекцией как $\alpha = 5...20$, при обдуве – $\alpha = 20...100$, при теплоотводе кондукцией через тонкий (0,1 мм) воздушный промежуток $\alpha \sim 3 \cdot 10^2$, при теплоотводе кондукцией через слой эпоксидного клея толщиной 0,1 мм $\alpha = 3 \cdot 10^2 ...3 \cdot 10^3$, при металлическом теплоотводе $\alpha = 10^4 ...10^5$.

Следует также отметить, что формула (5.3.4) не учитывает перегрева за счет взаимного влияния тепловыделяющих элементов (наложение тепловых потоков от всех элементов ИМС), правда фоновый перегрев частично учитывается величиной Θ_{κ} .

Таким образом, ориентировочный расчет режима, например ГИМС, сводится к определению температуры всех НАК и резисторов и сравнению ее с их максимально допустимой рабочей температурой.

Нормальный тепловой режим элементов и навесных компонентов (НК) обеспечивается при выполнении следующих условий:

$$T_{9} = T_{c \max} + \Theta_{\kappa} + \Theta_{9} \le T_{\max \text{ JOI}}, \qquad (5.3.9)$$

$$T_{\rm HK} = T_{\rm c\,max} + Q_{\rm K} + Q_{\rm HK} + Q_{\rm BH} \le T_{\rm max\,\,\rm Jon}\,, \tag{5.3.10}$$

где T_3 – температура элемента, °C; T_{HK} – температура навесного активного компонента, °C; $T_{c max}$ – максимальная температура окружающей среды, °C, в процессе эксплуатации, заданная TV; $T_{max \ доп}$ – максимально допустимая рабочая температура элемента и HK, заданная TV; Θ_{κ} –перегрев корпуса ИМС; Θ_3 – перегрев элемента ИМС; Q_{HK} – перегрев навесного активного компонента; Q_{BH} – перегрев области *p*–*n*-перехода навесного активного компонента.

При несоблюдении неравенств (5.3.9) и (5.3.10) необходимо принимать дополнительные меры (например, уменьшение теплового сопротивления за счет использования материалов с более высоким коэффициентом теплопроводности) для обеспечения теплового режима ГИМС.

Ориентировочный тепловой расчет проводится при следующих допущениях:

 коэффициенты теплопроводности всех материалов конструкции ГИМС в рассматриваемом диапазоне температур постоянны;

- тепловыделяющие элементы являются плоскими источниками теплоты;
- температура корпуса одинакова во всех его точках;
- фоновый перегрев элементов и НАК не учитывается.

Последовательность теплового расчета включает следующие этапы.

1. Определение теплового сопротивления при различных соотношениях между размерами источников тепла и теплоотвода.

При плоскопараллельном тепловом потоке (рис. 5.3.1, *a*) тепловое сопротивление определится по формуле

$$R_{\rm T} = \{ (h_{\rm m} / \gamma_{\rm m}) + (h_{\rm K} / \gamma_{\rm K}) \} \times (1/S), \qquad (5.3.11)$$

где γ_п и γ_к – коэффициенты теплопроводности материала подложки и клея, Вт/(м.°С); *h*_п и *h*_к – толщина подложки и клеевого слоя, соответственно; *S* – площадь контакта тепловыделяющего элемента с подложкой.

При уменьшении размеров источника тепла (рис. 5.3.1, б) эффективность теплоотвода повышается, а тепловое сопротивление в этом случае определится по формуле

$$R_{\text{T. } 9\phi} = R_{\text{T}} \gamma(q, r),$$
 (5.3.12)

где q = l / 2h; r = b / 2h; l и b – линейные размеры источника теплоты,

$$h = h_{\rm m} + h_{\rm K} \,. \tag{5.3.13}$$

Значения функций $\gamma(q, r)$ для нескольких конструкций корпусов и нескольких геометрических соотношений размеров приведены в прил. 2.

2. Определение перегрева элементов, НК и области *p*-*n*-перехода НК, а также корпуса за счет рассеиваемой ими мощности:

$$\Theta_{9} = P_{9} R_{\text{T. }9\phi}; \qquad (5.3.14)$$

$$\Theta_{\text{Hak}} = P_{\text{Hak}} R_{\text{T. } 9\varphi}; \qquad (5.3.15)$$

$$\Theta_{\rm BH} = P_{\rm Hak} R_{\rm T. BH}; \qquad (5.3.16)$$

$$\Theta_{\kappa} = P_{\Sigma} R_{\kappa}, \qquad (5.3.17)$$

где $R_{\text{т. нк}}$ – внутреннее тепловое сопротивление НК (их значения для различных бескорпусных транзисторов приведены выше и в [2]); $\Theta_{\text{нк}}$ – перегрев области *p*–*n*-перехода НК относительно подложки; Θ_3 и $\Theta_{\text{нк}}$ – перегрев элемента и НК, определяемые как разность между их температурой и средней температурой поверхности корпуса; $\Theta_{\text{к}}$ – перегрев корпуса относительно температуры окружающей среды; P_3 и $P_{\text{нк}}$ – мощность, рассеиваемая соответственно элементами и НК; P_{Σ} – суммарная мощность, рассеиваемая ГИМС; $R_{\text{к}}$ – тепловое сопротивление корпуса, составляющее

$$R_{\rm K} = 1/(S_{\rm T}\alpha),$$
 (5.3.18)

где S_т – площадь теплового контакта подложки с корпусом (площадь монтажной площадки); α – коэффициент теплопроводности, значения α приведены выше и в [2].

3. Определение температуры элементов:

$$T_{\mathfrak{I}} = T_{\mathfrak{c}\max} + \Theta_{\kappa} + \Theta_{\mathfrak{I}}. \tag{5.3.19}$$

4. Определение температуры НК:

$$T_{\rm Hak} = T_{\rm c max} + \Theta_{\rm k} + \Theta_{\rm Hk} + \Theta_{\rm BH} \,. \tag{5.3.20}$$

5. Проверка выполнения условий:

$$T_{2} < T_{\max 101};$$
 (5.3.21)

$$T_{\text{Hak}} < T_{\text{max доп}} \,. \tag{5.3.22}$$

Если рассчитанные температуры T_3 и $T_{\text{нак}}$ превышают предельно допустимые рабочие температуры, необходимо заменить навесные компоненты на другие, имеющие более высокий температурный предел работы, или рассмотреть другие варианты конструктивного исполнения ГИМС.

5.3.2. Расчет показателей надежности

В качестве основных показателей, характеризующих надежность ГИМС, рассчитывают P(t) – вероятность безотказной работы на заданном отрезке времени (1000 ч) и среднее время безотказной работы (T_{cp}):

$$P(t) = \exp(-\lambda_{\Sigma} t); \qquad (5.3.23)$$

$$T_{\rm cp} = \frac{1}{\lambda_{\Sigma}}, \qquad (5.3.24)$$

где

$$\lambda_{\Sigma} = n \lambda_R \alpha_{1R} \alpha_{2R} + m \lambda_C \alpha_{1c} \alpha_{2c} + l \lambda_{\text{HT}} \lambda_{1\text{T}} \lambda_{2\text{T}} + p \lambda_{\text{KT}} \alpha_{1\text{KT}}. \quad (5.3.25)$$

где λ_R – интенсивность отказов пленочных резисторов; λ_C – интенсивность отказов пленочных конденсаторов; $\lambda_{\text{нт}}$ – интенсивность отказов контактных соединений; *п*, *m*, *l*, *p* – количество однотипных элементов или компонентов в микросборке; α_1 – коэффициент, характеризующий зависимость интенсивности отказов от температуры; α_2 – коэффициент, характеризующий зависимость интенсивности отказов от электрической нагрузки.

T٤	ιбл	ица	5.3	.1
			~ • • •	

№ п/п	Наименование	λ, 1/час	$\alpha_1 (T = 85 \text{ °C})$	α_2
1.	Тонкопленочные резисторы 10	10 ⁻⁹	1,8	$P_i/P_{ m доп}$
2.	Тонкопленочные конденсаторы	$0,5 \cdot 10^{-8}$	15	$U_i/U_{ m доп}$
3.	Биполярные транзисторы	10 ⁻⁸	2,1	$U_i/U_{ m gon}$
4.	Контактные соединения	10 ⁻⁹	1,0	1,0

Рассчитав суммарную интенсивность отказов по (5.2.3) и табл. 5.3.1, следует определить P(t = 1000 ч) и T_{cp} по формулам (5.3.23) и (5.3.24), соответственно.

5.3.3. Обеспечение влагозащиты микросхем

Окружающая среда и влагостойкость. Необходимость размещения платы ИМС в корпусе возникает не только из-за удобства транспортирования, устойчивости к механическим повреждениям. Важнейшая функция корпуса – защита от климатического воздействия окружающей среды (в первую очередь имеется в виду влажность). Корпусы из неорганических материалов (металл, стекло) достаточно надежно ограждают конструкцию от воздействия внешних факторов. Органические материалы (пластмассы, компаунды, клеи и др.) обладают повышенными значениями влагопоглощения и влагопроницаемости. Для того чтобы оценить свойства корпуса в этом отношении, необходимо знать состояние окружающей среды и свойства материала корпуса.

Окружающая среда практически всегда содержит пары воды, воздействие которой на элементы ИМС приводит к их быстрой деградации, резко снижает срок службы. Содержание паров воды в воздухе при различных температурах можно определить из графиков, приведенных на рис. 5.3.2.

Рис. 5.3.2. Влияние температуры на относительную влажность воздуха Количество влаги, которая поглощается корпусом из воздуха, увеличивается с повышением парциального давления паров воды $p_{\rm H_2O}$, что определяется законом Генри:

$$M = \Gamma p_{\rm H_2O} , \qquad (5.3.26)$$

где Г – коэффициент растворимости.

Коэффициент $\Gamma(c^2/m^2)$ определяет количество влаги, которое способен поглотить материал в данных климатических условиях. Скорость процесса поглощения влаги материалом корпуса определяется коэффициентом диффузии молекул воды $D(m^2/c)$ в данном материале. Кроме того, вводится также понятие влагопроницаемости.

Коэффициент влагопроницаемости B(c) характеризует способность материала пропускать влагу и определяется количеством воды, прошедшей через мембрану из внешнего пространства внутрь корпуса до момента выравнивания в них количества влаги.

Приведенные коэффициенты находятся в определенной взаимосвязи между собой

$$B = D \Gamma. \tag{5.3.27}$$

Значения коэффициентов *B*, *D*, Г различных герметизирующих полимерных материалов приведены в таблице 5.3.2.

Влагозащитные свойства можно оценить расчетным путем, если воспользоваться значениями влажностных коэффициентов материалов, которые выбраны для герметизации.

Исходные данные для расчета влагозащиты ИМС: T_c – температура окружающей среды, К; φ – относительная влажность окружающей среды, %; p_0 – парциальное давление паров воды окружающей среды, Па; $p_{\kappa p}$ – критическое давление паров воды, приводящее к отказу ИМС, Па; S – площадь герметизирующей оболочки, через которую влага диффундирует в корпус, M^2 ; d – толщина герметизирующей оболочки, м; V – внутренний объем корпуса, в котором происходит растворение влаги, M^3 ; B – коэффициент влагопроницаемости герметизирующей оболочки, с; D – коэффициент диффузии молекул влаги в герметизирующей оболочке, M^2/c ; Γ – коэффициент растворимости влаги в материале, окружающем ИМС, c^2/M^2 .

Время влагозащиты, т (c), ИМС рассчитывается как период, в течение которого обеспечивается ее безотказная работа. Влагостойкость определяется для самого чувствительного к воздействию влаги элемента ИМС.

E 2 2 1 1			
ъ ъд знячения в тяж	сностных коэмминиентов і	епметизипующих полим	епных мятерия пов
J.J. Jila leitin Dilan	мпостных козффицисатов г	epine in supy longity notifing	cpinbia marcpinatob

N⁰	Матариал	Влаж	ностные коэффиц	иенты	Назначение материала	
п/п	материал	<i>B</i> , c	<i>D</i> , м ² /с	Γ , c^2/m^2	Пазначение материала	
1.	Фторопласт-4	$1 \cdot 10^{-16}$	8,34.10-13	12.10-5		
2.	Полиэтилен	6,27·10 ⁻¹⁶	6,4.10-13	9,8.10-4		
3.	Полистирол	4,22.10-15	3,32.10-11	12,6.10-5	Полый пластмассовый корпус	
4.	Пластмасса К-124-38	1,66.10-16	8,34.10-14	2,0.10-3		
5.	Пластмасса В4-70	$2,5 \cdot 10^{-16}$	3,06.10-13	8,3.10-4		
6.	Компаунд ЭК-16 "Б"	2,08.10-16	6,4.10-13	33,25.10-4	Герметизация заливкой, рис. 5.2.1	
7.	Кремнийорганический эластомер	8,2.10-15	8,2.10 ⁻¹²	1,0.10-3	Герметизация заливкой	
8.	Компаунд ЭКМ	$4,1 \cdot 10^{-16}$	7,1.10 ⁻¹³	5,77.10-4	Бескорпусная и корпусная герметизация полупроводниковых ИМС	
9.	Пресс-материал ЭФП-63	1,83.10 ⁻¹⁶	6,1.10 ⁻¹³	3,0.10-4	Корпусная герметизация, рис. 5.2.2	
10.	Пресс-материал К-89-39с	3,5.10 ⁻¹⁶	8,0·10 ⁻¹³	4,37.10-4	Корпусная герметизация, рис. 5.2.2	
11.	Порошковый компаунд ПЭП-177	8,0.10-16	1,14.10-12	7,0.10-4	Бескорпусная герметизация толстопленочных ГИС вихревым напылением	
12.	Тиксотропный компаунд Ф-47	8,5.10 ⁻¹⁶	1,5.10 ⁻¹²	5,7.10-4	Герметизация толстопленочных ГИС обволакиванием	
13.	Тиксотропный компаунд ЭК-91	6,0.10 ⁻¹⁶	3,0.10 ⁻¹²	5,7.10-4	Герметизация толстопленочных ГИС обволакиванием	
14.	Таблетируемый компаунд ПЭК-19	$7,8 \cdot 10^{-16}$	$2,1 \cdot 10^{-12}$	3,7.10-4	Герметизация заливкой, рис. 5.2.1	
15.	Эмаль ЭП-91	7,0.10-16	$1,08 \cdot 10^{-1}$	6,5.10-4	Бескорпусная герметизация полупроводниковых ИМС, рис. 5.2.5	
16.	Эмаль КО-97	8,2.10-16	$1, 1 \cdot 10^{-12}$	7,45.10-4	Бескорпусная герметизация полупроводниковых ИМС, рис. 5.2.5	
17.	Лак УР-231	5,2.10 ⁻¹⁶	3,5.10 ⁻¹²	1,48.10-4	Бескорпусная герметизация тонкопленочных ГИС	
18.	Лак ФП-525	4,5.10 ⁻¹⁶	1,18.10 ⁻¹²	3,8.10-4	Бескорпусная герметизация тонкопленочных ГИС	
19.	Клей ВК-3	2,9.10-16	8,0.10-13	3,6.10-4	Герметизация корпусов клеевым швом	
20.	Клей ВК-9	3,3.10-16	6,5.10 ⁻¹³	5,63.10-4	То же	

Влагостойкость полых корпусов. Полыми называют корпуса, которые имеют внутри свободный объем. Их влагозащита оценивается временем τ , в течение которого давление паров воды внутри корпуса достигает критического значения $p_{\rm kp}$, при котором наступает отказ ИМС. Оно определяется выражением

$$\boldsymbol{\tau} = \boldsymbol{\tau}_0 + \boldsymbol{\tau}_1, \tag{5.3.28}$$

где т₀ – время увлажнения материала оболочки; т₁ – время натекания влаги во внутренний объем корпуса.

Величина τ_0 зависит от толщины оболочки *d* и коэффициента диффузии *D* молекул воды в материале оболочки:

$$\tau_0 = d^{2}/(6D). \tag{5.3.29}$$

Формула составлена из предположения, что насыщение материала влагой происходит только путем молекулярной диффузии в оболочку корпуса. Следует учитывать τ_0 только в случае толщины оболочки корпуса d > 0,1 мм.

Время натекания влаги можно определить как

$$\tau_{1} = \frac{VTd}{BS} \ln\left(\frac{p_{0}}{p_{0} - p_{\rm kp}}\right).$$
(5.3.30)

Общее время, исходя из (5.3.28), определится по выражению

$$\tau = \frac{V \Gamma d}{BS} \ln \left(\frac{p_0}{p_0 - p_{\rm kp}} \right) + \frac{d^2}{6D}.$$
 (5.3.31)

В реальных случаях внутри корпуса всегда имеется воздух с вполне конкретной влажностью (парциальное давление *p*_н). С учетом этого время т уменьшится и составит

$$\tau = \frac{VTd}{BS} \ln \left[\frac{p_0(p_{\rm kp} - p_{\rm H})}{(p_0 - p_{\rm kp})(p_0 - p_{\rm H})} \right] + \frac{d^2}{6D}.$$
 (5.3.32)

Следует учесть, что в формулах (5.3.30) – (5.3.32) коэффициент Γ соответствует 7,4·10⁻⁶ c²/м².

При герметизации в стандартном пластмассовом или металлополимерном корпусе время влагозащиты рассчитывают с учетом влажности внешней среды в условиях хранения и эксплуатации ИМС и давления $p_{\rm kp}$. Обычно значение $p_{\rm kp}$ принимают 0,85...0,95 p_0 (при этом происходит внезапный или постепенный отказ ИМС).

Влагостойкость монолитных корпусов. Отказ ИМС, герметизированных в монолитные корпуса, вызывается поглощением герметизирующим материалом влаги и увлажнением поверхности ИМС. По достижении критической концентрации, которая соответствует критическому давлению $p_{\rm kp}$ паров воды, наступает отказ ИМС. Время, за которое на поверхности ИМС достигается критическая концентрация влаги, определяется выражением

$$\tau = -\frac{4d^2}{\pi^2 D} \ln \left[\frac{\pi^2}{8} \left(1 - \frac{p_{\rm KP}}{p_0} \right) \right].$$
(5.3.33)

Таким образом, время определяется толщиной герметизирующего материала, коэффициентом диффузии молекул воды в нем и отношением $p_{\rm kp}/p_0$ при условии слабой адгезии полимера относительно поверхности ИМС.

Наиболее простой, доступной и дешевой является конструкция пластмассового корпуса, показанная на рис. 5.2.2. Особенно пригодна такая герметизация для ИМС широкого применения, поскольку операции формирования монолитного корпуса совмещены с герметизацией. Кроме того, имеется возможность автоматизации сборки с использованием плоских выводов в виде рамок; возможна групповая технология герметизации литьевым прессованием или заливкой эпоксидными смолами в многоместные пресс-формы.

ПРИЛОЖЕНИЯ

ПРИЛОЖЕНИЕ 1

Примерные задания на курсовое проектирование

Исходные данные по курсовой работе приведены в табл. 1 и 2, принципиальные электрические схемы конструируемых узлов приведены на рис. 1 – 10.

Номер варианта задается двузначным числом, в котором первая цифра определяет основные требования к микросборке или микросхеме, тип активных элементов или компонентов и берется в табл. 1; вторая цифра определяет номер рисунка электрической схемы и номинальные значения пассивных элементов (резисторов, конденсаторов и катушек индуктивности) и берется из табл. 2.

Таблина	1
гаолица	1

Первая цифра шифра	Напряжение питания, В	Полная относительная погрешность R_i , %	Погрешность воспроизведения поверхности сопротивления резисторной пленки, ү _{р.} , %	Полная относительная погрешность C ₀ , %	Тип транзистора
1	5	10	2,5	25	КТ307АГ
2	6,3	15	5	25	КТ307АГ
2	-				
3	12,6	20	5	25	КТ369АГ
4	12,6 15	20 20	5	25 25	КТ369АГ КТ369АГ
<u> </u>	12,6 15 5	20 20 20	5 5 5	25 25 20	КТ369АГ КТ369АГ КТ307АГ
3 4 5 6	12,6 15 5 6,3	20 20 20 20	5 5 5 5	25 25 20 20	КТ369АГ КТ369АГ КТ307АГ КТ307АГ
3 4 5 6 7	12,6 15 5 6,3 12,6	20 20 20 20 20 10	5 5 5 5 2,5	25 25 20 20 20 20	КТ369АГ КТ369АГ КТ307АГ КТ307АГ КТ369АГ
3 4 5 6 7 8	12,6 15 5 6,3 12,6 15	20 20 20 20 10 15	5 5 5 2,5 2,5	25 25 20 20 20 20 20	КТ369АГ КТ369АГ КТ307АГ КТ307АГ КТ369АГ КТ369АГ
3 4 5 6 7 8 9	12,6 15 5 6,3 12,6 15 6,3	20 20 20 20 10 15 10	5 5 5 2,5 2,5 5	25 25 20 20 20 20 20 20 30	КТ369АГ КТ369АГ КТ307АГ КТ307АГ КТ369АГ КТ369АГ КТ369АГ

Таблица 2

Вторая цифра шифра	Схема рис. №	R1, кОм	R2, кОм	R3, кОм	R4, кОм	R5, кОм	R6, кОм	R7, кОм	С1, пФ	С2, пФ
1	1	5,6	0,1	4,0	4,0	1,8	0,4	5,6	3000	_
2	2	4,0	4,0	1,2	4,0	1,7	_	_	1500	1000
3	3	4,0	1,8	4,0	4,0	1,7	5,6	-	1200	-
4	4	1,4	5,6	9,8	4,0	0,6	4,8	_	1500	-
5	5	4,0	5,0	1,8	4,0	2,0	1,5	_	560	_
6	6	2,0	5,0	0,2	0,1	5,0	0,2	2,0	680	-
7	7	4,0	5,0	1,5	0,2	2,0	1,0	_	-	680
8	8	10,0	4,0	2,0	10,0	1,5	1,0	_	1000	-
9	9	1,0	3,0	0,5	0,6	0,6	0,5	_	560	560
0	10	15,0	1,0	5,0	2,0	1,0	_	_	200	680







Рис. 4













Рис. 9



Рис. 10

приложение 2

Комплект документов к полупроводниковой ИМС












Значения функций ү (q, r) для конструкций корпусов

ПРИЛОЖЕНИЕ 3

Комплект документов к тонкопленочной ГИМС



 $\langle \rangle$





















ПРИЛОЖЕНИЕ 4

Комплект документов к толстопленочной ГИМС

















 $\langle \rangle$







1. Березин, А.С. Технология и конструирование интегральных микросхем / А.С. Березин, О.Р. Мочалкина. – М. : Радио и связь, 1983. – 232 с.

2. Черняев, В.Н. Технология производства интегральных микросхем и микропроцессоров / В.Н. Черняев. – М. : Радио и связь, 1987. – 464 с.

3. Коледов, Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок : учебник для вузов / Л.А. Коледов. – М. : Радио и связь, 1989. – 400 с.

4. Конструирование и технология микросхем. Курсовое проектирование : учебное пособие для вузов / под ред. Л.А. Коледова. – М. : Высшая школа, 1984. – 231 с.

 Пономарев, М.Ф. Конструирование и расчет микросхем и микропроцессоров : учебное пособие для вузов / М.Ф. Пономарев,

Б.Г. Коноплев. – М. : Радио и связь, 1986.

6. Матсон, Э.А. Справочное пособие по конструированию микросхем / Э.А. Матсон, Д.В. Кржижановский. – Минск : Высш. школа, 1979. – 208 с.

7. Ефимов, И.Е. Микроэлектроника: Проектирование, виды микросхем, функциональная микроэлектроника : учебное пособие для вузов / И.Е. Ефимов, И.Я. Козырь, Ю.И. Горбунов. – М. : Высшая школа, 1987. – 416 с.

8. Ермолаев, Ю.П. Конструкции и технология микросхем : учебник для вузов / Ю.П. Ермолаев, М.Ф. Пономарев, Ю.Г. Крюков ; под ред. Ю.П. Ермолаева. – М. : Сов. радио, 1980. – 356 с.

9. Пономарев, О.Д. Технология микросхем : учебное пособие для вузов по спец. "Конструирование и пр-во ЭВА" / О.Д. Пономарев. – М. : Высш. шк., 1986. – 320 с.

10. Готра, З.Ю. Технология микроэлектронных устройств : справочник / З.Ю. Готра. – М. : Радио и связь, 1991. – 528 с.

11. Справочник по интегральным микросхемам / под ред. Б.В. Тарабрина. – М. : Энергия, 1981. – 816 с.

12. Полупроводниковые приборы. Транзисторы : справочник / под ред. Н.Н. Горюнова. – М. : Энегроатомиздат, 1986. – 904 с.

13. ГОСТ 2.105–79. Общие требования к текстовым документам.

14. ГОСТ 7.32-81. Отчет по НИР. Общие требования и правила оформления.

15. ГОСТ 2.102-68. Виды и комплектность конструкторской документации.

16. ГОСТ 2.108-68. Спецификация.

- 17. ГОСТ 2.201-80. Обозначения конструкторских документов.
- 18. ГОСТ 2.702-75. Правила оформления электрических схем.
- 19. ГОСТ 2.710-81. Обозначения буквенно-цифровые в электрических схемах.
- 20. ГОСТ 2.726-74. Обозначения условные графические в схемах. Резисторы, конденсаторы.
- 21. ГОСТ 2.730-73. Обозначения условные графические. Приборы полупроводниковые.
- 22. ГОСТ 26975-86. Микросборки. Термины и определения.
- 23. ГОСТ 17467-72. Микросхемы интегральные. Корпуса. Типы и размеры.
- 24. ОСТ 11073.002-75. Микросхемы интегральные гибридные. Подложки и платы. Размеры.
- 25. ОСТ 4.ГО 073212-85 Микросборки корпусные. Общие технические условия.
- 26. ОСТ 4.ГО.073.203 ред.-79. Микросборки корпусные. Конструирование. Обеспечение тепловых режимов.
- 27. ОСТ 4.ГО.010.214 ред.-78. Микросборки корпусные. Конструирование.
- 28. ОСТ 4.ГО.010.220 ред. 1-60. Микросборки. Установки бескорпусных компонентов. Конструирование.
- 29. ОСТ 4.ГО.054.074-86. Микросборки тонкопленочные. Типовые технологические процессы.
- 30. ОСТ 4.ГО.070.213 ред. 1–79. Микросборки. Правила выполнения конструкторской документации.
- 31. ОСТ 4.ГО.054.242 ред. 1-78. Микросборки. Сборки. Типовые технологически процессы.
- 32. ОСТ 4.ГО.054.208. Сборки и герметизация. Типовые технологические процессы.
- 33. ОСТ 4.ГО.054.241. Микросборки. Герметизация сваркой. Типовые технологические процессы.

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ					
ОБЩИЕ ВОПРОСЫ ПРОЕКТИРОВАНИЯ МИКРОСХЕМЫ					
 1 ЭЛЕКТРИЧЕСКАЯ ПРИНЦИПИА ЛЬНАЯ СХЕМА					
2.	КОНСТРУКЦИИ ИМС И ТЕХНОЛОГИИ ИХ ПРОИЗВОДСТВА				
	21	 Типы	ИМС конструкции элементов и компонентов	14	
	2.1.			14	
		2.1.1.	Интегральные микросхемы и их классификация	14	
		2.1.2.	Система обозначения микросхем	17	
		2.1.3.	Элементы полупроводниковых ИМС на биполярных транзисторах	20	
		2.1.4.	Элементы полупроводниковых ИМС на	20	
			полевых транзисторах	28	
		2.1.5.	Элементы пленочных ИМС	31	
		2.1.6.	Компоненты гибридных ИМС и микросборок	34	
	2.2.	Харан изгото	ктеристика технологических процессов овления ИМС	44	
		2.2.1.	Технологический маршрут изготовления ИМС на биполярных транзисторах (изоляция <i>p–n</i> -переходами)		
		2.2.2.	 Технологический маршрут изготовления ИМС	44	
			на полевых транзисторах	47	
		2.2.3.	Технологический маршрут изготовления ИМС на биполярных и полевых структурах	49	
		2.2.4.	Технологический маршрут изготовления тонкопленочных гибридных микросхем (ГИМС)	51	
		2.2.5.	Технологический маршрут изготовления толстопленочных ИМС	~.	
	• •	D -		52	
	2.3.	Выбо	р конструкции ИМС и технологии изготовления	55	

3. РАСЧЕТ АКТИВНЫХ ЭЛЕМЕНТОВ ИМС				
	56			
3.1. Расчет биполярных транзисторов	57			
	57			
5.2. Гасчет полевых транзисторов	65			
4. РАСЧЕТ ГЕОМЕТРИЧЕСКИХ РАЗМЕРОВ				
ПАССИВНЫХ Элементов имс				
	80			
4.1. Конструктивный расчет резисторов				
	80			
4.1.1. Расчет полупроводниковых резисторов	80			
4.1.2. Расчет пленочных резисторов				
	84			
4.2. Расчет конденсаторов	104			
4.2.1. Полупроводниковые конденсаторы	104			
·····	104			
4.2.2. Тонкопленочные конденсаторы	105			
	105			
4.2.5. Tonetoniseno inisie kongeneuropis	111			
4.3. ЭЛЕМЕНТЫ С РАСПРЕДЕЛЕННЫМИ				
ПАРАМЕТРАМИ	113			
4.3.1. Пленочные КС-структуры с распределенными параметрами				
	113			
4.4. Индуктивные катушки	114			
441 Пленочные инлуктивные катушки	114			
	114			
4.5. Межсоединения, контактные площадки				
	118			
4.5.1. Конструирование пленочных контактов	118			
4.5.2. Конструктивный расчет межэлементных				
соединений	120			
5. РАЗРАБОТКА КОНСТРУКЦИИ ИМС И МИКРОСБОРОК	122			
5.1. Разработка топологии	122			
	123			
5.2. Выбор или разработка корпуса	151			
5.3. Проверочные расчеты	131			
	161			
5.3.1. Ориентировочный расчет теплового режима				
ИМС	161			
5.5.2. гасчет показателей надежности	166			
5.3.3. Обеспечение влагозащиты микросхем				
приложения				
пп ныожении 				

Приложение 1. Примерные задания на курсовое	
проектирование	173
Приложение 2. Комплект документов к полупроводниковой ИМС	177
Приложение 3. Комплект документов к тонкопленочной ГИМС	186
Приложение 4. Комплект документов к толстопленочной ГИМС	197
СПИСОК ЛИТЕРАТУРЫ	205